

ЦИФРОВЫЕ УСТРОЙСТВА И МИКРОПРОЦЕССОРЫ

Омск
Издательство ОмГТУ
2013

МИНОБРНАУКИ РОССИИ
Федеральное государственное бюджетное
образовательное учреждение
высшего профессионального образования
«Омский государственный технический университет»

ЦИФРОВЫЕ УСТРОЙСТВА И МИКРОПРОЦЕССОРЫ

*Учебное электронное издание
локального распространения*

Омск
Издательство ОмГТУ
2013

Все права на размножение и распространение
в любой форме остаются за разработчиком.
Нелегальное копирование и использование
данного продукта запрещено.

Составитель А. И. Одинец (текст издания)
Редактор Н. И. Пилипчук
Компьютерная верстка А. Ю. Углиржа

*Рекомендовано редакционно-издательским советом
Омского государственного технического университета*

Издательство ОмГТУ
644050, Омск, пр. Мира, 11
E-mail: info@omgtu.ru

© ОмГТУ, 2013

ОГЛАВЛЕНИЕ

Предисловие	4
1. Контрольно-измерительные приборы	5
1.1. Индикаторные приборы	5
1.2. Логический анализатор	6
1.3. Генератор слов (кодовый генератор)	7
2. Логические элементы и схемы на их основе	8
2.1. Логические элементы	8
2.2. Исследование цифровых схем с помощью логического преобразователя	9
2.3. Синтез булевых функций	11
2.4. Формирователи импульсов на логических элементах	12
2.5. Генераторы импульсов на логических элементах	14
3. Комбинационные цифровые устройства	16
3.1. Мультиплексор, демультиплексор, компаратор	16
3.2. Преобразователи кодов	20
3.3. Сумматоры и АЛУ	21
4. Последовательные цифровые устройства	23
4.1. Триггерные схемы	23
4.2. Счетчики импульсов	26
4.3. Регистры сдвига	31
5. АЦП и ЦАП и генераторы на их основе	32
5.1. Аналого-цифровой и цифро-аналоговые преобразователи	32
5.2. Генераторы сигналов на основе АЦП и ЦАП	33
6. Схемы на транзисторах и операционных усилителях	35
6.1. Импульсные схемы на транзисторах и RC-элементах	35
6.2. Схемы на операционных усилителях (ОУ)	37
7. Микропроцессоры и микроконтроллеры	41
7.1. Микропроцессорные системы	41
7.2. Микроконтроллеры	43
Приложение. Изображение базовых логических элементов по ГОСТ 2.708–81 и в программе моделирования	47
Библиографический список	48

ПРЕДИСЛОВИЕ

Прогресс в цифровой и микропроцессорной технике обусловил широкое использование в аппаратуре связи, вычислительной технике и других областях радиоэлектроники цифровых устройств, микроконтроллеров и микропроцессоров. Настоящий альбом схем соответствует программе курса «Цифровые устройства и микропроцессоры» и включает рассмотрение часто встречающихся устройств цифровой техники.

Дисциплина «Цифровые устройства и микропроцессоры» является одной из основных при обучении студентов по направлению 210400.62 «Радиотехника». При изучении этой дисциплины основное внимание уделяется изучению вопросов, связанных с построением типовых цифровых узлов радиоэлектронных устройств.

Для современного этапа развития цифровой техники характерным является то, что на практике применяется огромное число различных технических решений, чрезвычайно разнообразна элементная база цифровой техники. Естественно, что изучение в курсе всех схем невозможно и нецелесообразно. Более эффективным оказывается глубокое рассмотрение некоторых наиболее важных схем цифровых устройств. Отбор этих схем произведен таким образом, чтобы дать студентам достаточные знания в данной области техники, позволяющие им самостоятельно разбираться в любой вновь появляющейся цифровой аппаратуре.

При выполнении лабораторных работ студенты должны освоить принципы функционирования, способы расчета устройств цифровой электроники, выбирать оптимальные схемотехнические решения. При разработке цифровых устройств целесообразно проводить компьютерное моделирование радиоэлектронных устройств.

Как показал анализ состояния программного обеспечения схемотехнического моделирования, на этапе начального освоения методов автоматизированного проектирования следует использовать программу Electronics Workbench. Данная программа представляет собой средство разработки и имитации электрических цепей, в том числе и узлов цифровой техники. Особенностью программы является наличие контрольно-измерительных приборов, по внешнему виду и характеристикам приближенных к их промышленным аналогам. Программа проста в обращении и не требует глубоких знаний в вычислительной технике [6].

В предлагаемом альбоме схем приведены элементы цифровой техники (логические элементы, триггеры и др.), а также такие схемы, как счетчики импульсов, регистры, генераторы сигналов. Приведены также структурные схемы микропроцессоров и микроконтроллера.

Альбом схем составлен на основе материалов, взятых из источников, которые приведены в библиографическом списке.

1. КОНТРОЛЬНО-ИЗМЕРИТЕЛЬНЫЕ ПРИБОРЫ

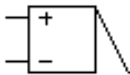
1.1. ИНДИКАТОРНЫЕ ПРИБОРЫ



Пробник логического уровня.

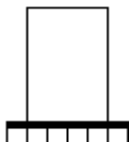
Пробник определяет логический уровень в конкретной точке схемы.

200 Hz



Зуммер.

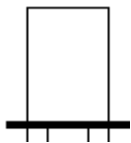
Зуммер применяется для звуковой сигнализации о превышении подводимого к нему напряжения. Значения порогового напряжения и частоту звукового сигнала можно изменить.



Семисегментный индикатор.

Каждый из семи выводов индикатора управляет соответствующим сегментом от а до g.

На дисплее можно получить изображения шестнадцатеричных цифр от 0 до F.



Дешифрирующий семисегментный индикатор.

Индикатор служит для отображения на своем дисплее шестнадцатеричных чисел от 0 до F.

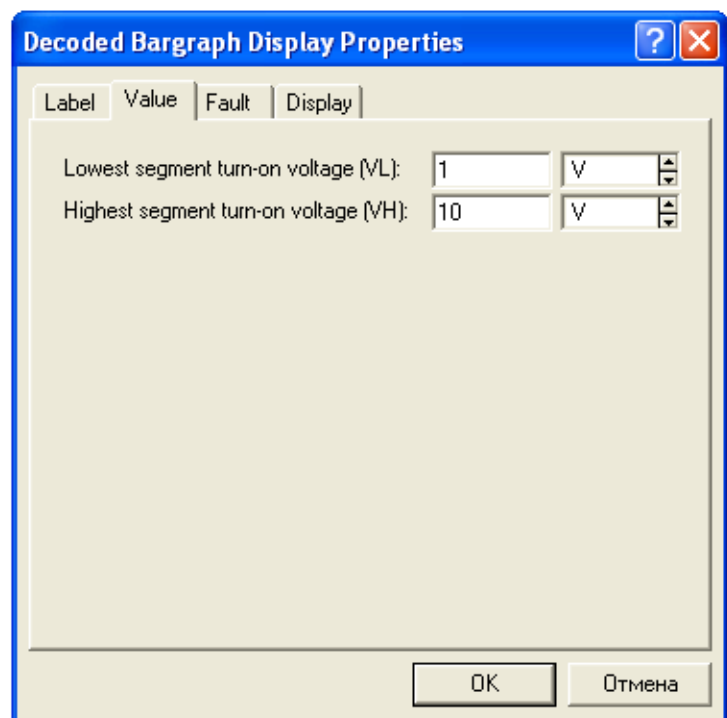
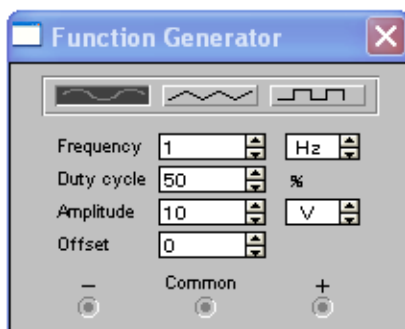
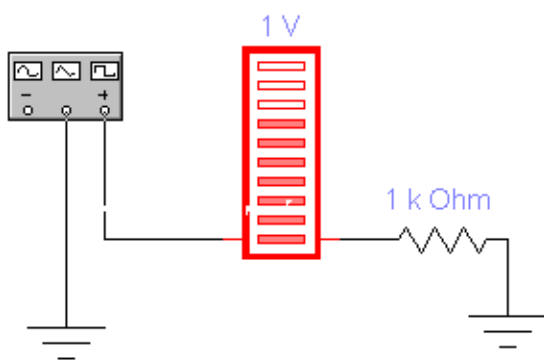
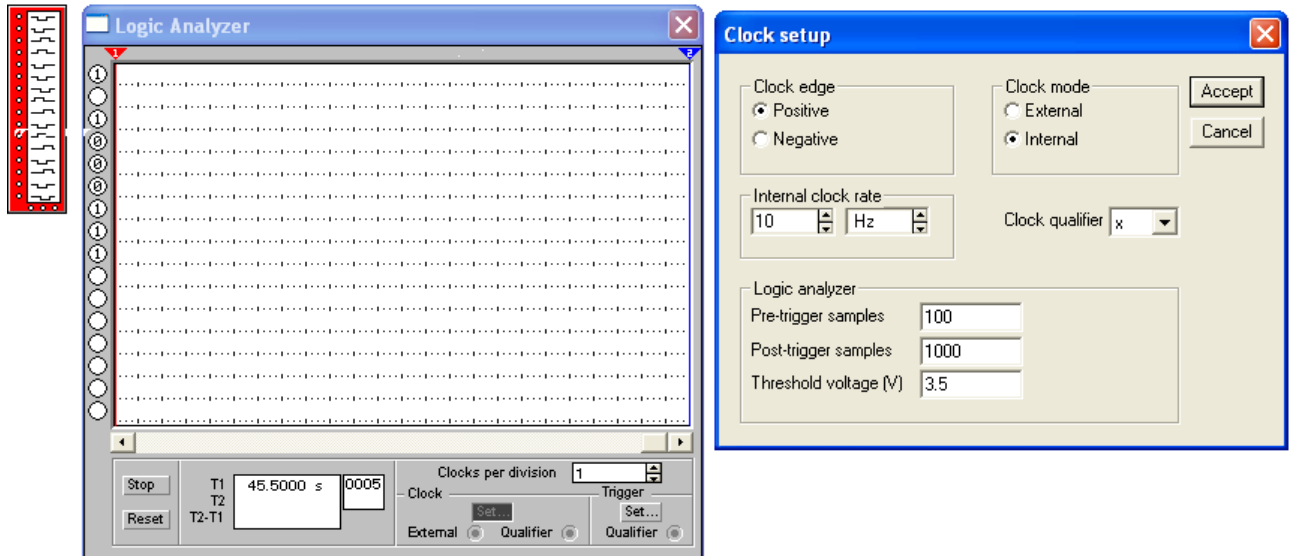


Схема включения индикатора с двумя входами

1.2. ЛОГИЧЕСКИЙ АНАЛИЗАТОР

Анализатор предназначен для отображения на экране двоичных кодовых последовательностей. Двоичные числа отображаются на входных клеммах-индикаторах.



В блоке **Clock** устанавливаются параметры запускающих импульсов:

Positive – запуск по переднему фронту запускающего сигнала;

Negative – запуск по заднему фронту запускающего сигнала;

External – внешний источник сигнала;

Internal – внутренний источник сигнала;

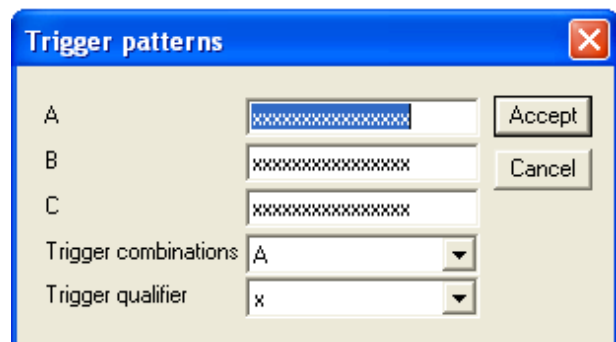
Clock qualifier – установка логического сигнала, при котором производится запуск анализатора (0, 1, X).

Кнопка **Set** определяет дополнительные условия запуска:

A OR B – запуск от канала A или B;

A THEN B – запуск от канала A, если сигнал в канале B равен 1;

(A OR B) THEN C – запуск от канала A или B, если сигнал в канале C равен 1.



В окне **Trigger qualifier** можно задать логические сигналы, при наличии которых производится запуск анализатора.

Две **визирные линейки** позволяют получить точные отсчеты временных интервалов T1, T2 и T2–T1.

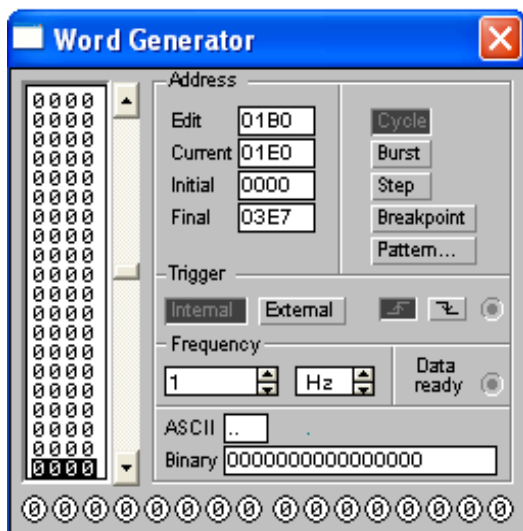
Линейка прокрутки по горизонтали дает возможность анализировать процессы на большом временном интервале.

1.3. ГЕНЕРАТОР СЛОВ (КОДОВЫЙ ГЕНЕРАТОР)



Вход синхронизации
Выход тактового сигнала

В ы х о д ы



Режимы работы генератора:

CYCLE – непрерывный режим (при повторном нажатии этой кнопки прерывается работа в непрерывном режиме);

BURST – циклический режим;

STEP – пошаговый режим;

Break port – прерывание работы генератора.

Панель Trigger (Синхронизация):

EXTERNAL – внешняя;

INTERNAL – внутренняя;

Data ready – сигнал синхронизации.

На 16 выходах кодовые комбинации индицируются в коде ASCII и двоичном коде (**Binary**).

В отсеке **Address** отображаются:

Edit – номер редактируемой ячейки от 0 до 2047 (от 0 до 03FF);

Current – адрес текущей ячейки;

Initial – адрес начальной ячейки;

Final – адрес конечной ячейки.

Меню кнопки **Pattern**:

Clear buffer – стереть содержимое всех ячеек;

Open – загрузить кодовые комбинации из файла с расширением .dp;

Save – записать все набранные на экране комбинации в файл;

Up counter – заполнить буфер экрана кодовыми комбинациями начиная с 0 в нулевой ячейке и далее с прибавлением 1 в каждой последующей ячейке;

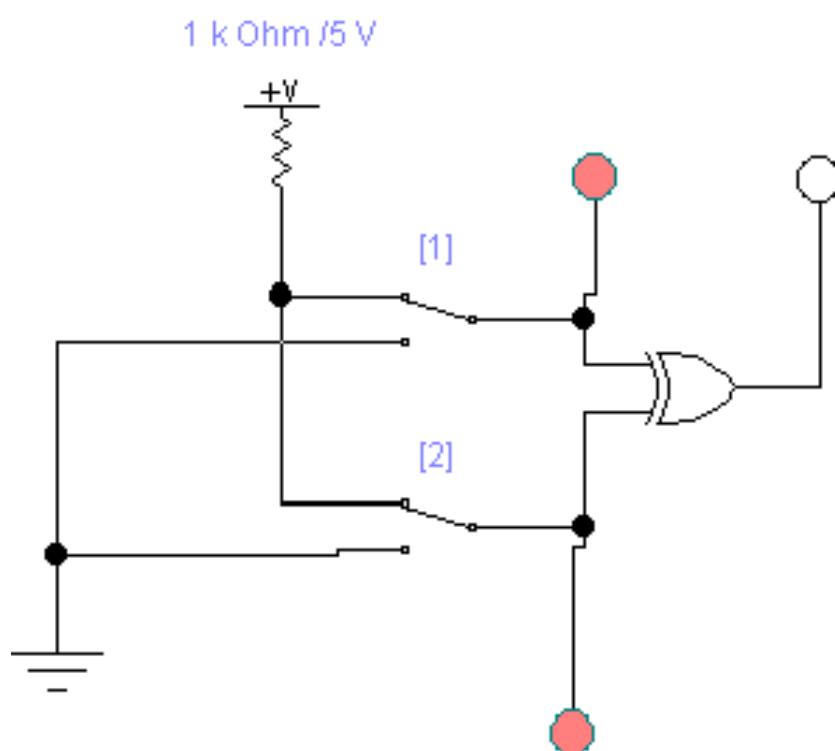
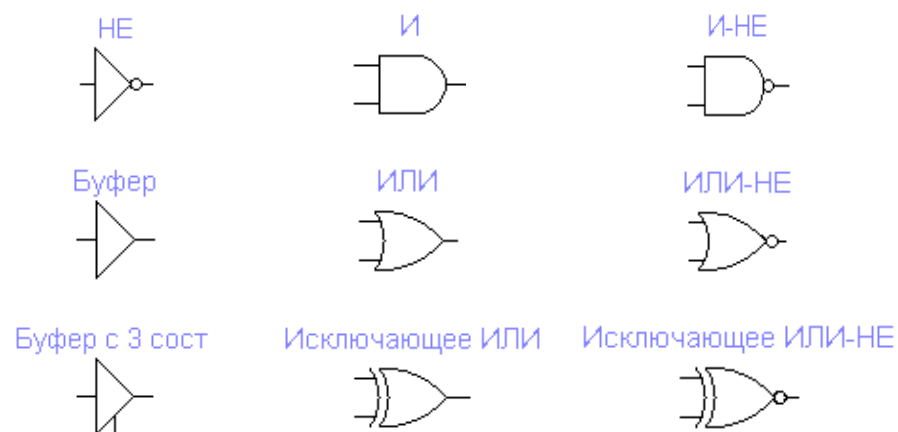
Down counter – заполнить буфер экрана кодовыми комбинациями начиная с FFFF в нулевой ячейке с уменьшением на 1 в каждой последующей ячейке;

Shift right – заполнить каждые четыре ячейки комбинациями 8000-4000-2000-1000 со смещением их в следующих четырех ячейках вправо;

Shift left – заполнить каждые четыре ячейки комбинациями 8000-4000-2000-1000 со смещением их в следующих четырех ячейках влево.

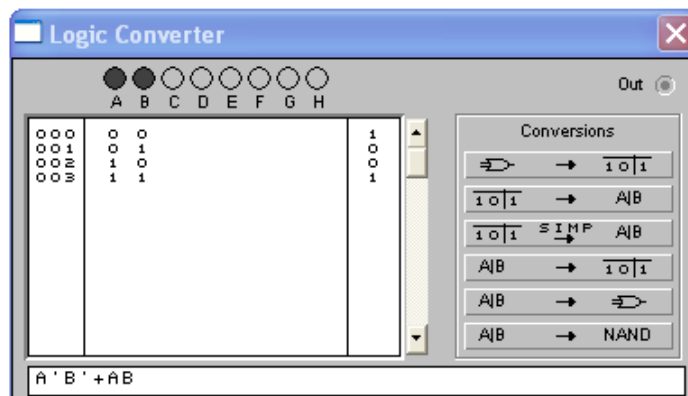
2. ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ И СХЕМЫ НА ИХ ОСНОВЕ

2.1. ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ



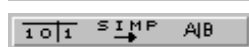




Исследование логического элемента
«Исключающее ИЛИ»

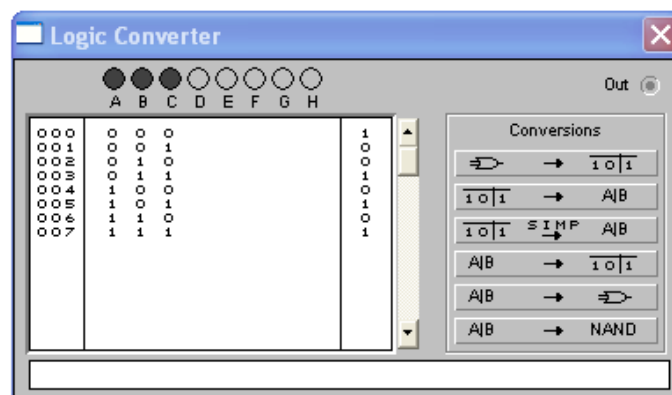
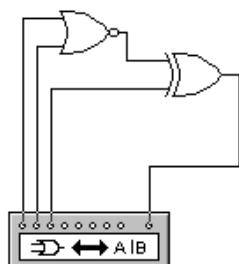
2.2. ИССЛЕДОВАНИЕ ЦИФРОВЫХ СХЕМ С ПОМОЩЬЮ ЛОГИЧЕСКОГО ПРЕОБРАЗОВАТЕЛЯ



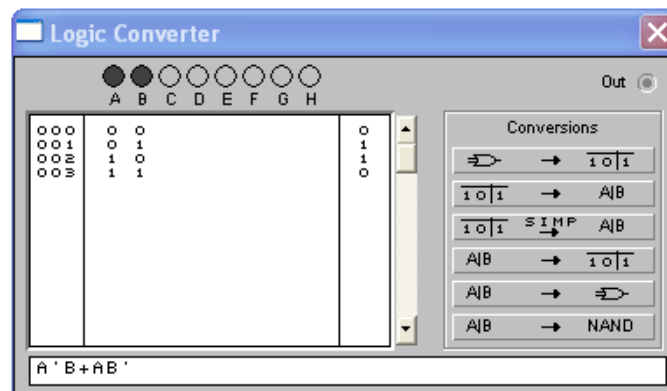
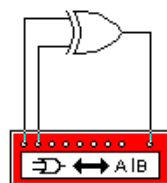
При использовании кнопок управления получим:


-  – таблицу истинности;
-  – булево выражение;
-  – минимизированное булево выражение;
-  – схему устройства на логических элементах;
-  – схему устройства только на логических элементах И-НЕ.

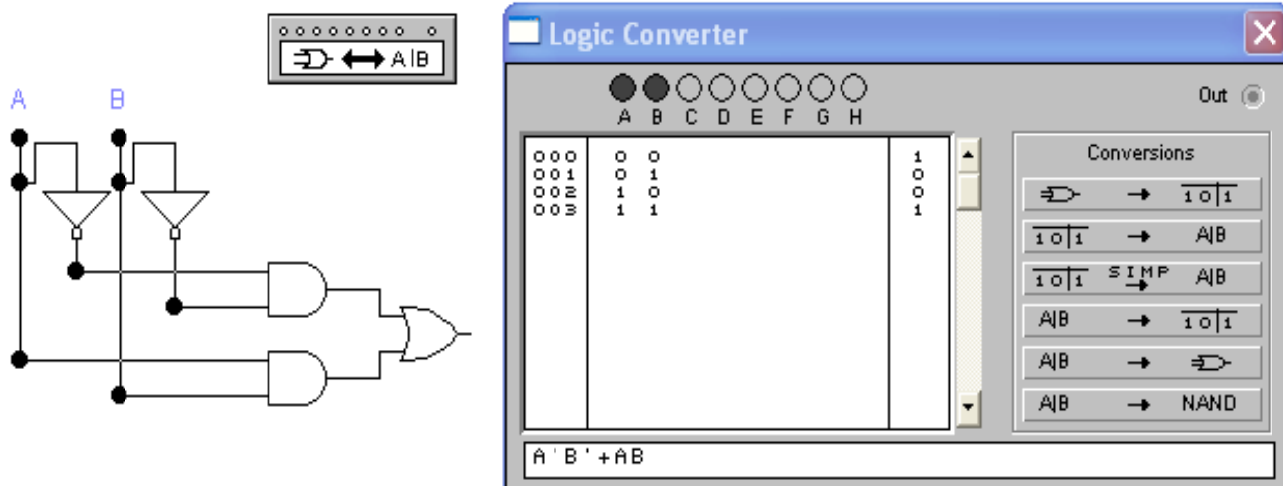
Входы преобразователя: A, B, C, ... H, выход – Out.



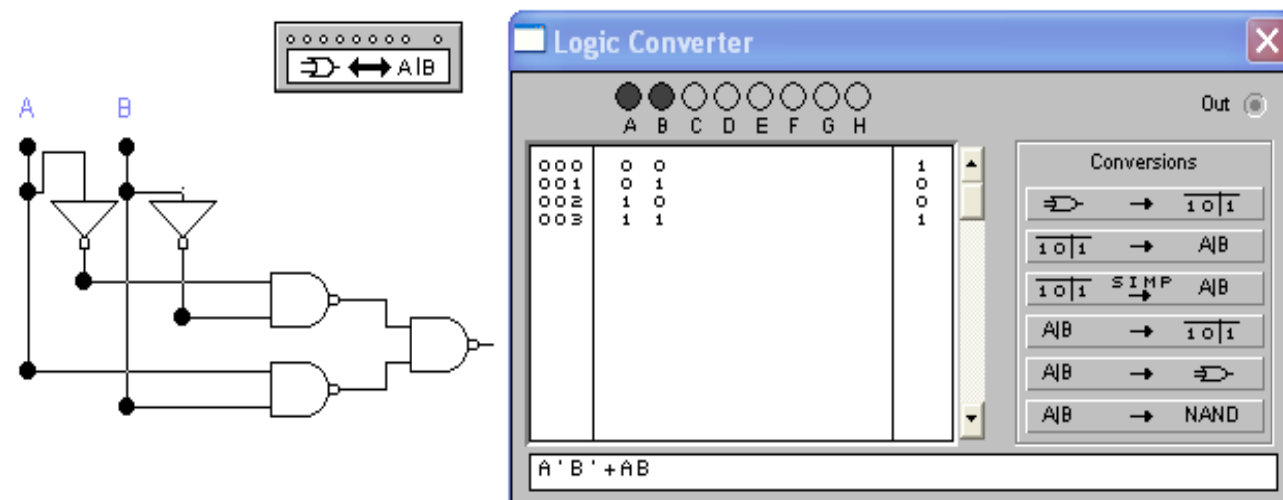
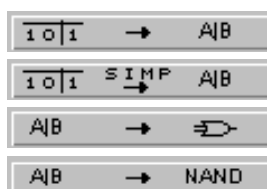
Формирование таблицы истинности (нажать клавишу )



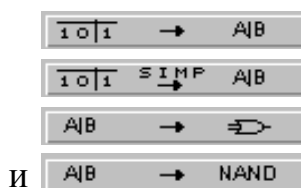
Получение булевого выражения (нажать клавишу )



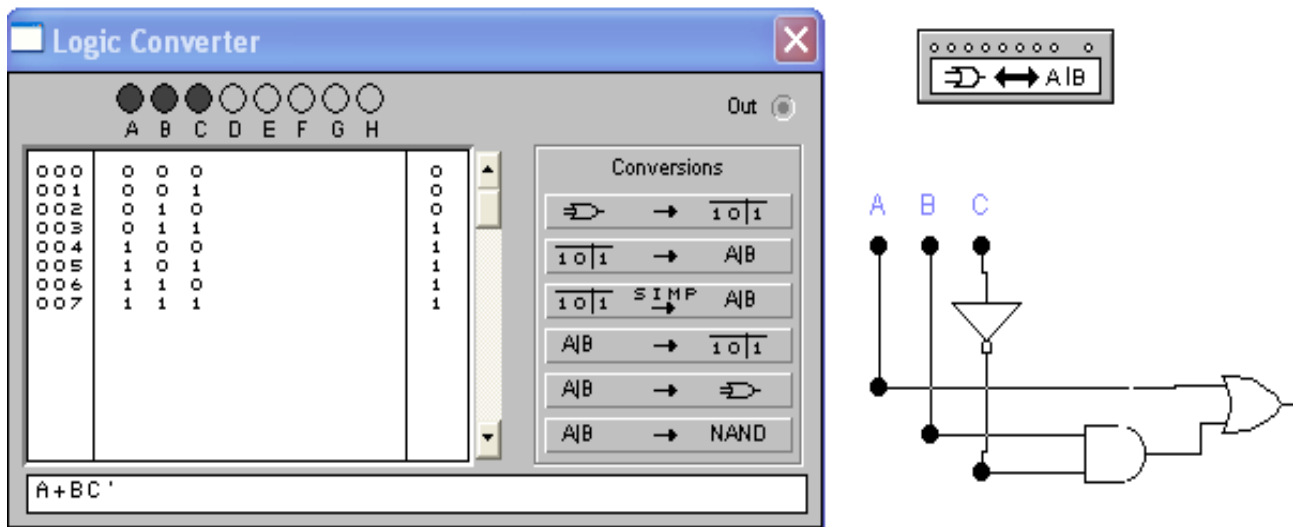
Синтез логической схемы по таблице истинности
(составить таблицу истинности и последовательно нажать клавиши)



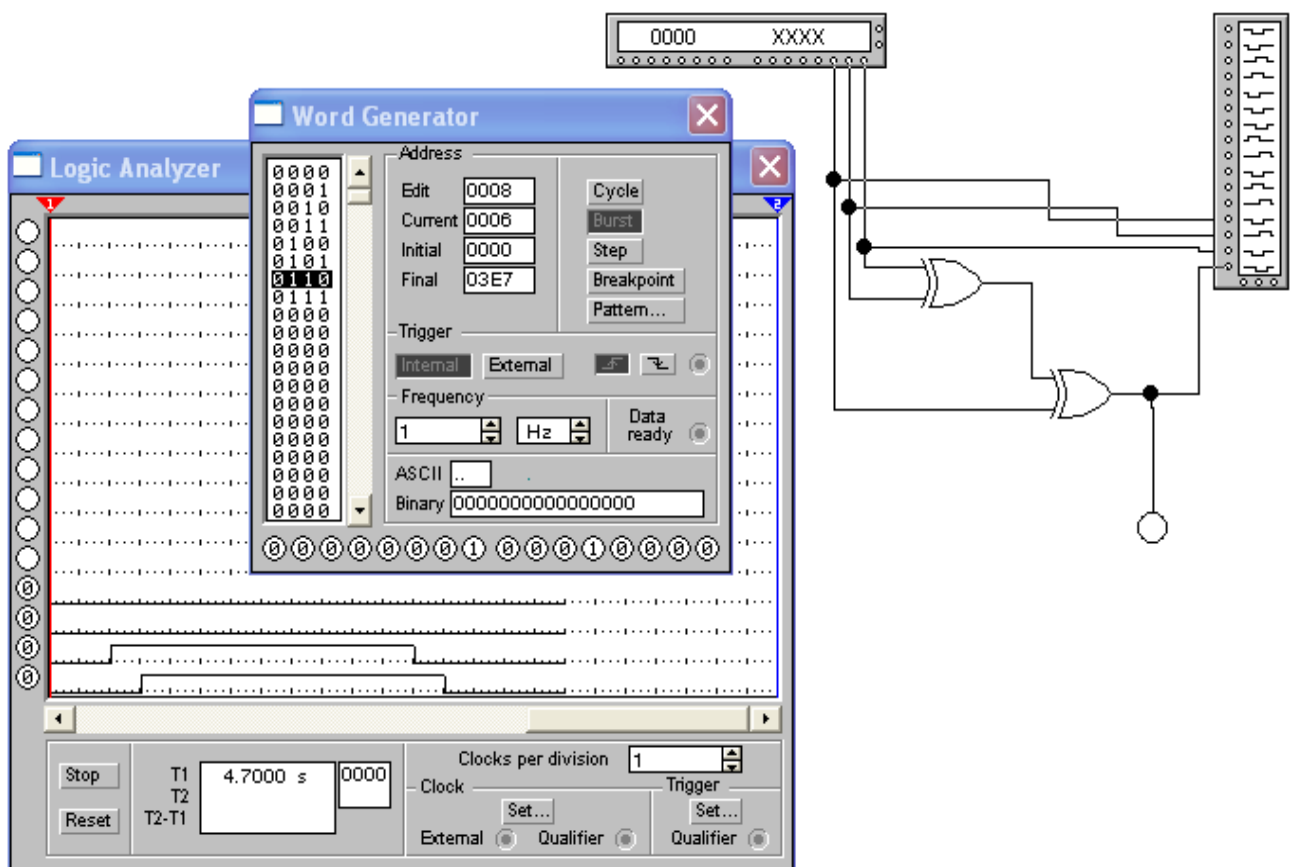
Синтез логической схемы на элементах И–НЕ по таблице истинности
(составить таблицу истинности и последовательно нажать клавиши)



2.3. СИНТЕЗ БУЛЕВЫХ ФУНКЦИЙ

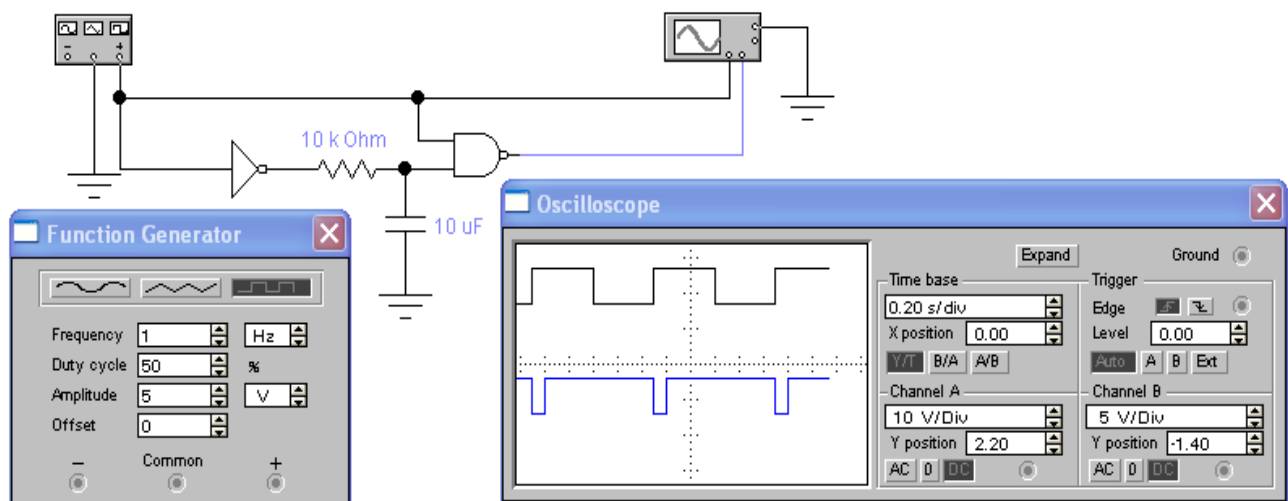


Синтез схемы при помощи логического преобразователя

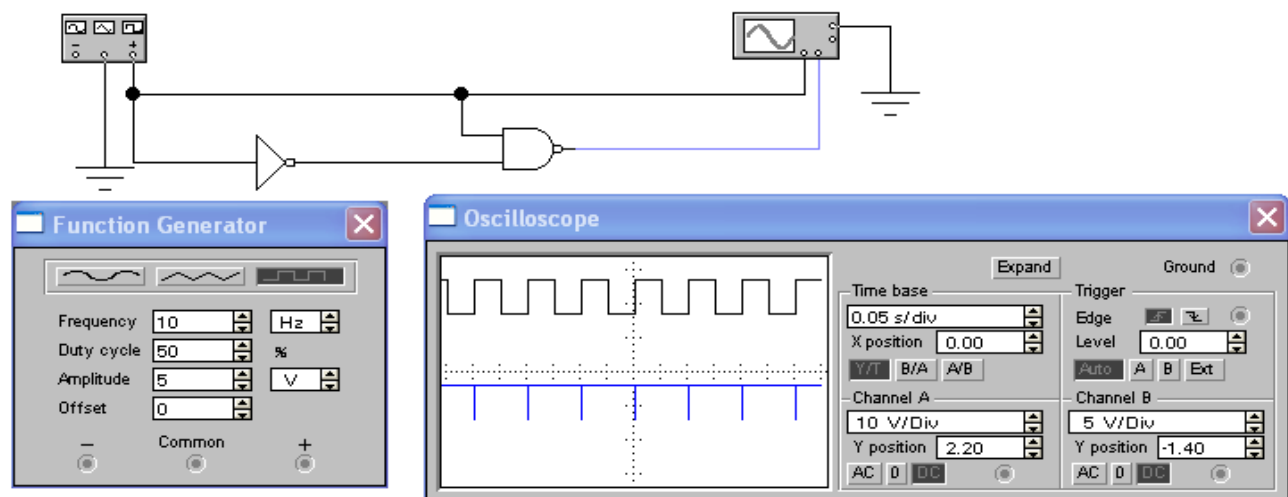


Исследование логической схемы на элементах «Исключающее ИЛИ» с помощью генератора слов и логического пробника

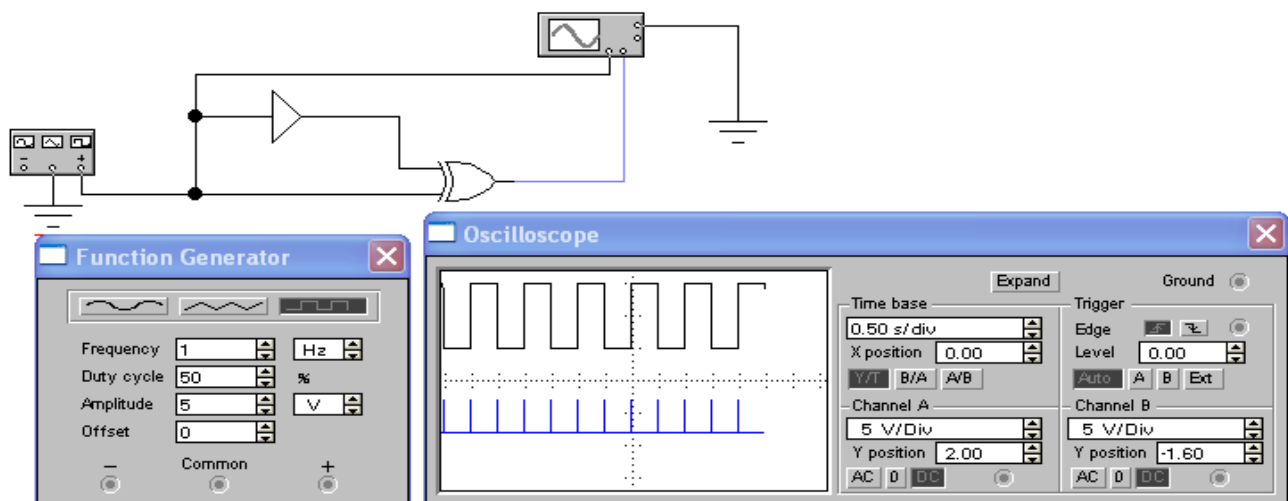
2.4. ФОРМИРОВАТЕЛИ ИМПУЛЬСОВ НА ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ



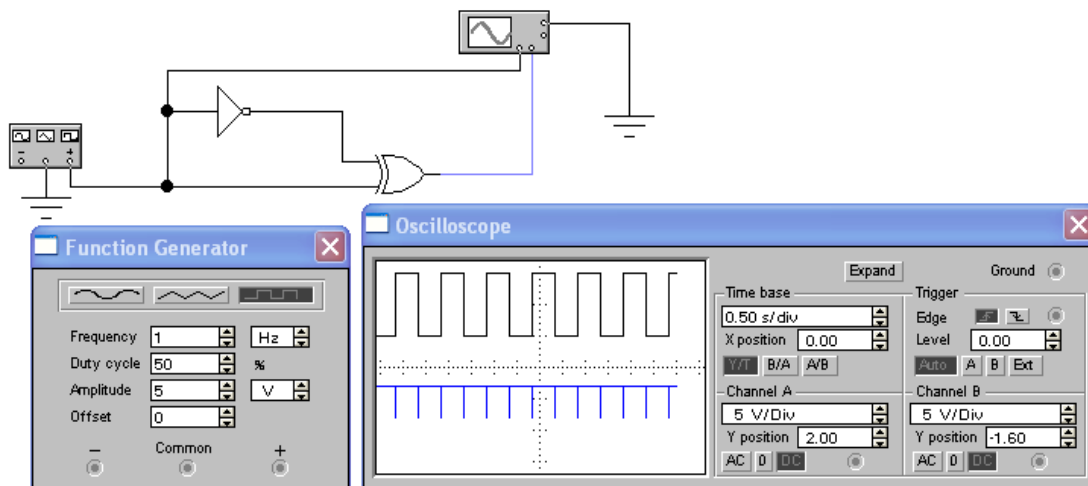
Формирователь импульсов с интегрирующей RC-цепью



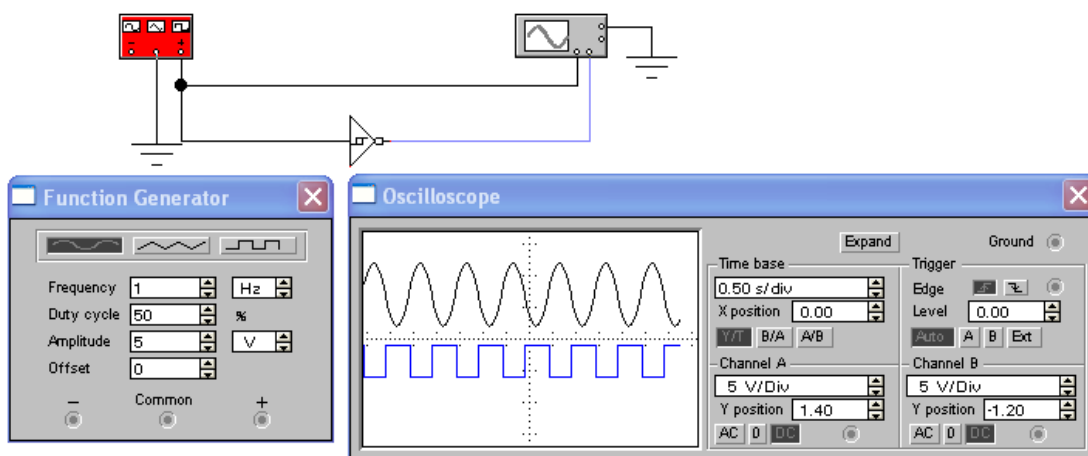
Формирователь импульсов с инвертором в качестве элемента задержки



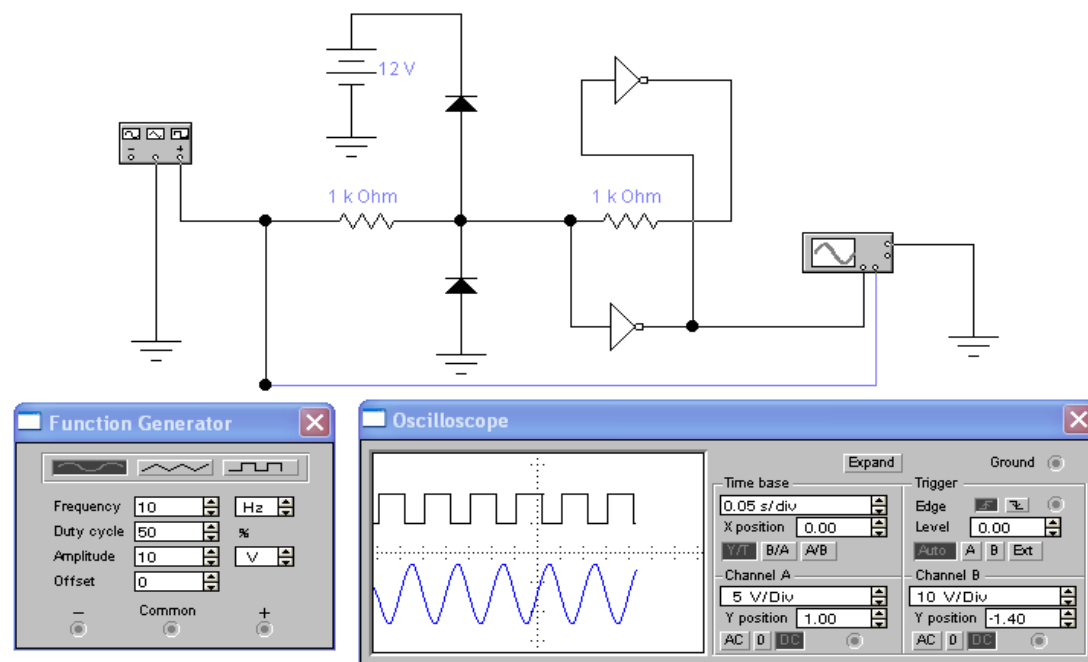
Формирователь импульсов на элементе «Исключающее ИЛИ»



Формирователь импульсов на элементах «НЕ» и «Исключающее ИЛИ»

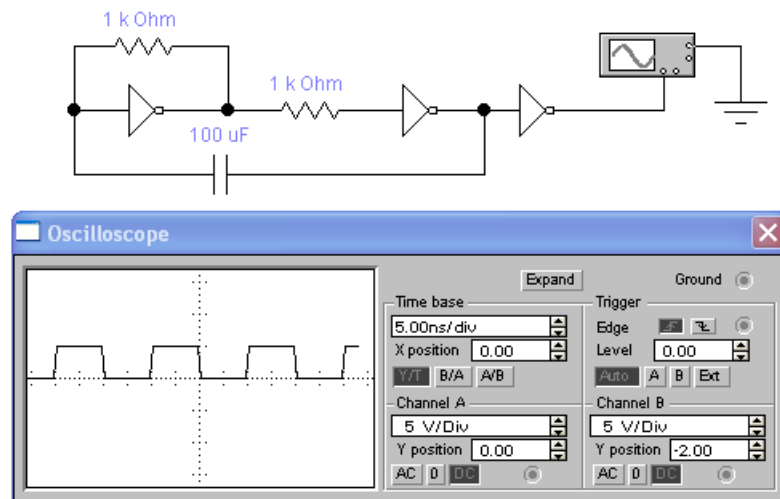


Формирователь импульсов (триггер Шмитта)

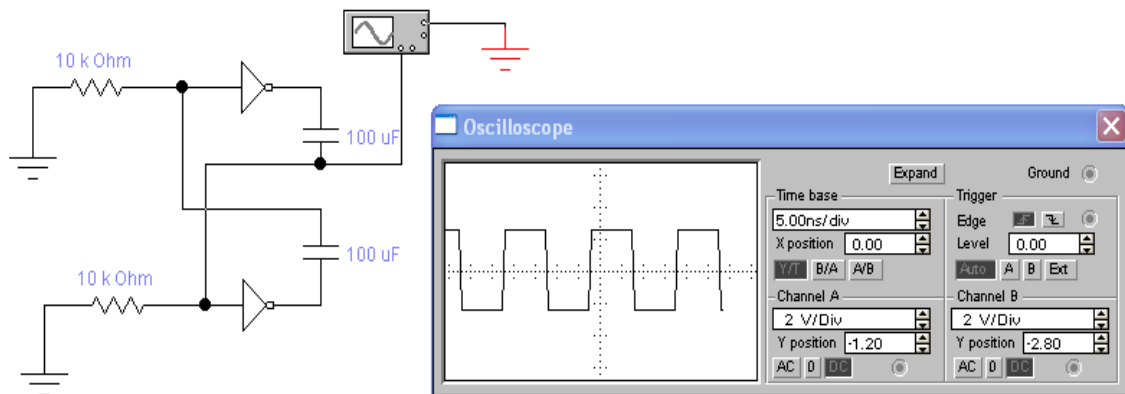


Несимметричный триггер на ЛЭ (триггер Шмитта)

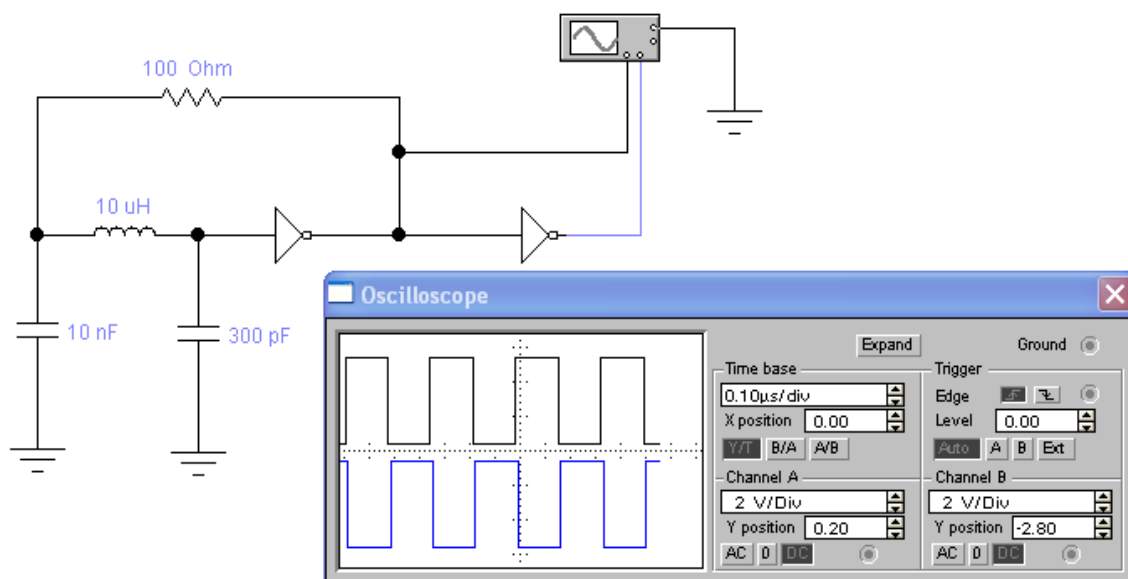
2.5. ГЕНЕРАТОРЫ ИМПУЛЬСОВ НА ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ



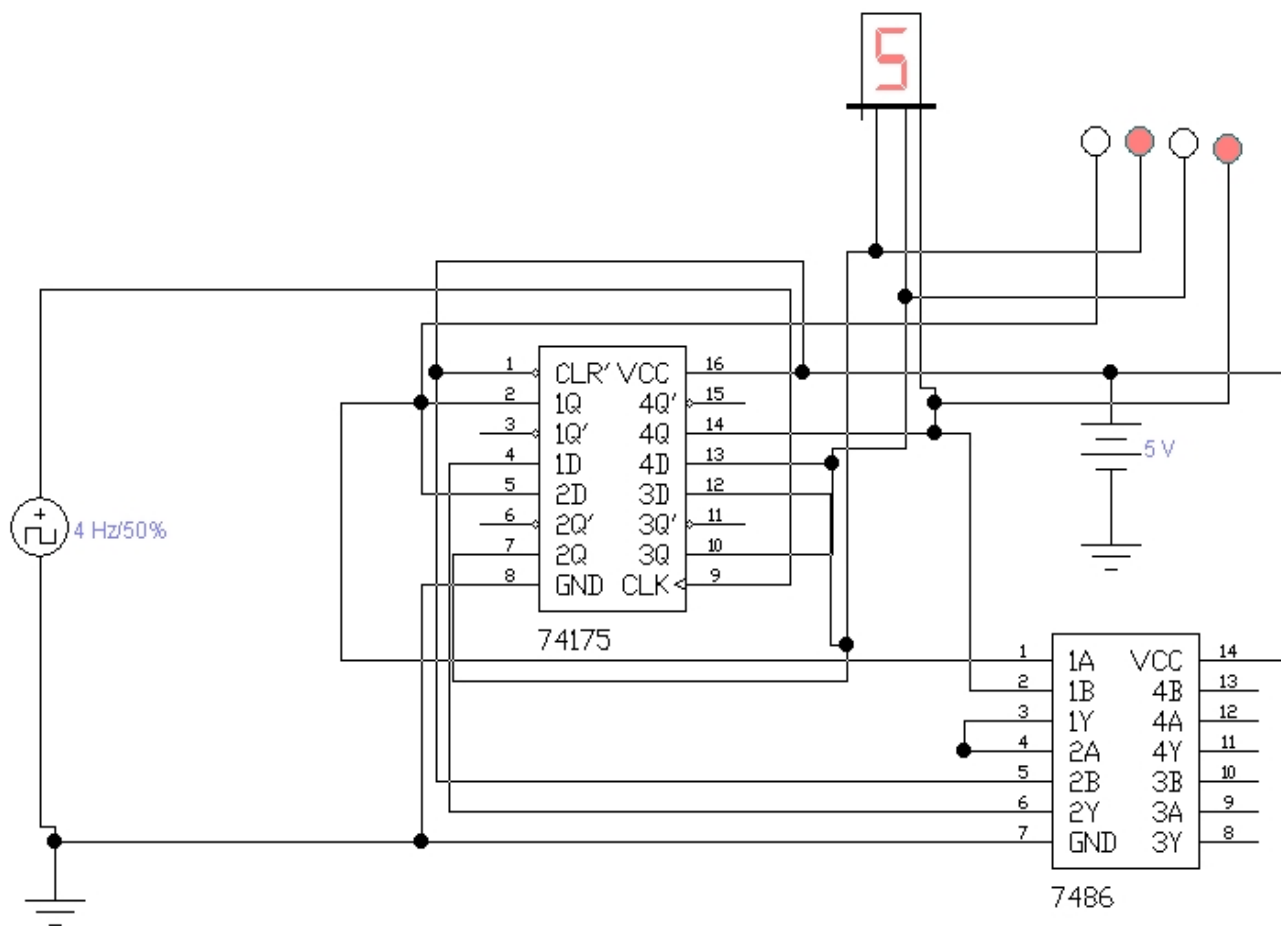
Автоколебательный мультивибратор на ЛЭ ТТЛ



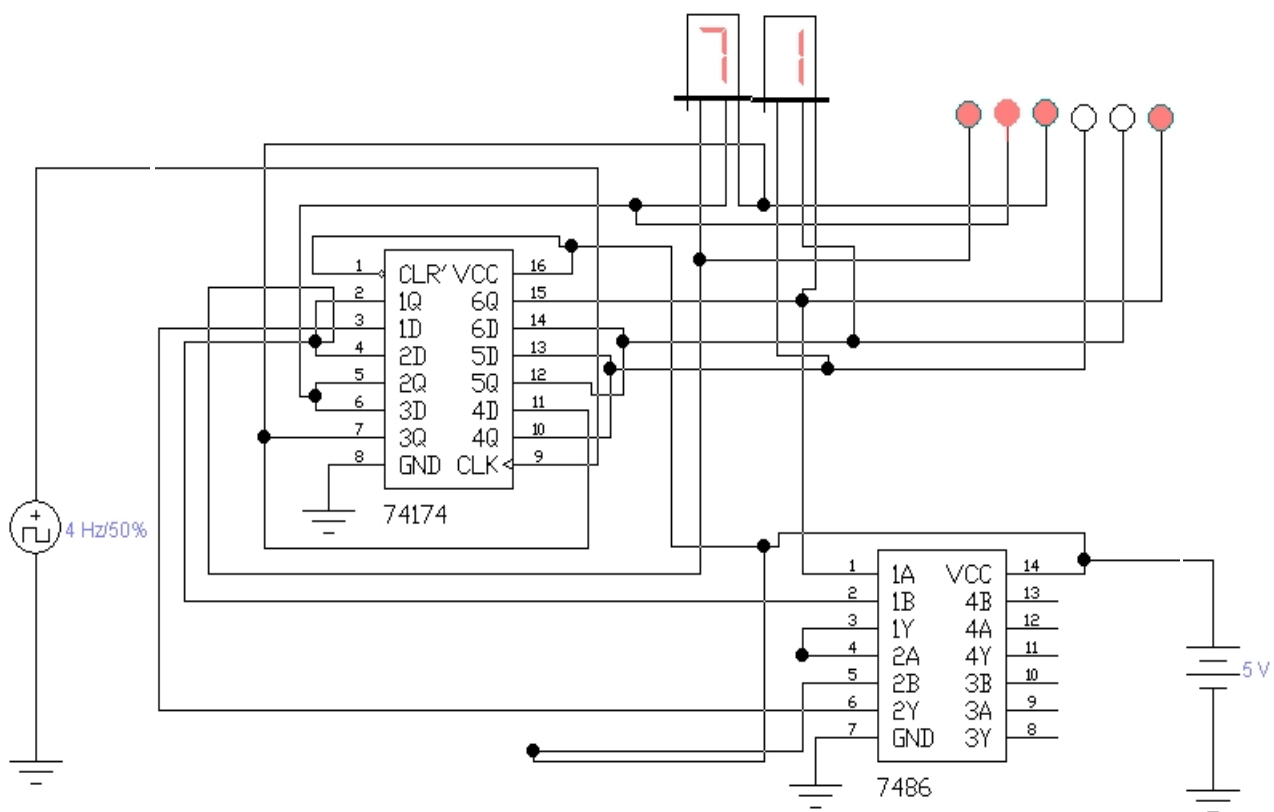
Автогенератор импульсов на двух инверторах



Автогенератор импульсов на инверторе



Генератор псевдослучайной последовательности (4 разряда)

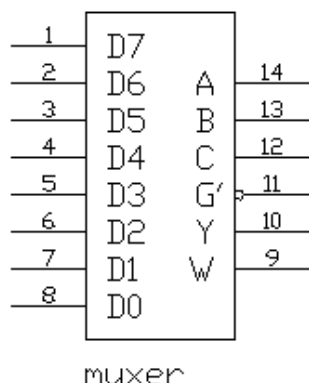


Генератор псевдослучайной последовательности (6 разрядов)

3. КОМБИНАЦИОННЫЕ ЦИФРОВЫЕ УСТРОЙСТВА

3.1. МУЛЬТИПЛЕКСОР, ДЕМУЛЬТИПЛЕКСОР, КОМПАРАТОР

Мультиплексор 8х1



Назначение входов и выходов:

D0–D7 – информационные входы;

A, B, C – адресные (управляющие) входы;

G – инверсный вход разрешения;

Y – выход прямой;

W – выход инверсный.

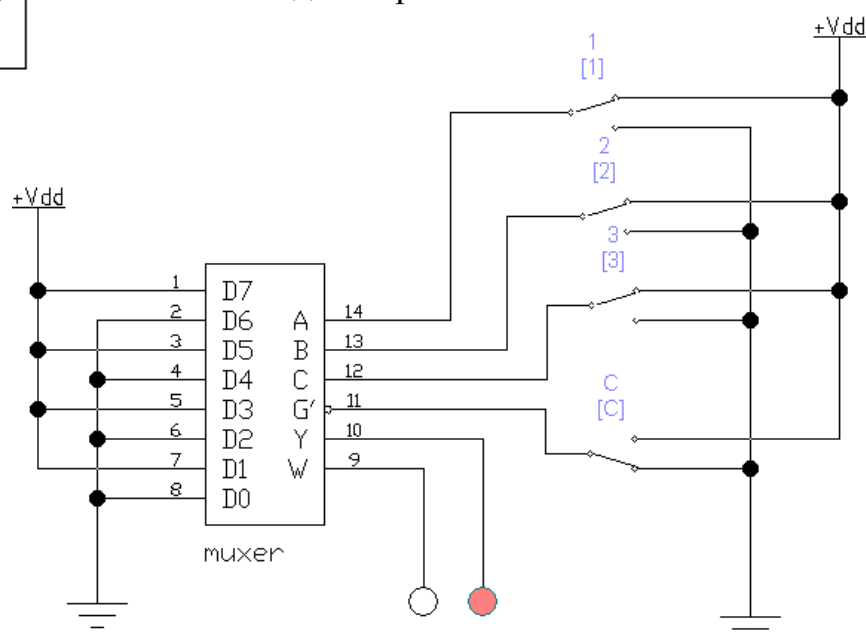


Схема для исследования мультиплексора

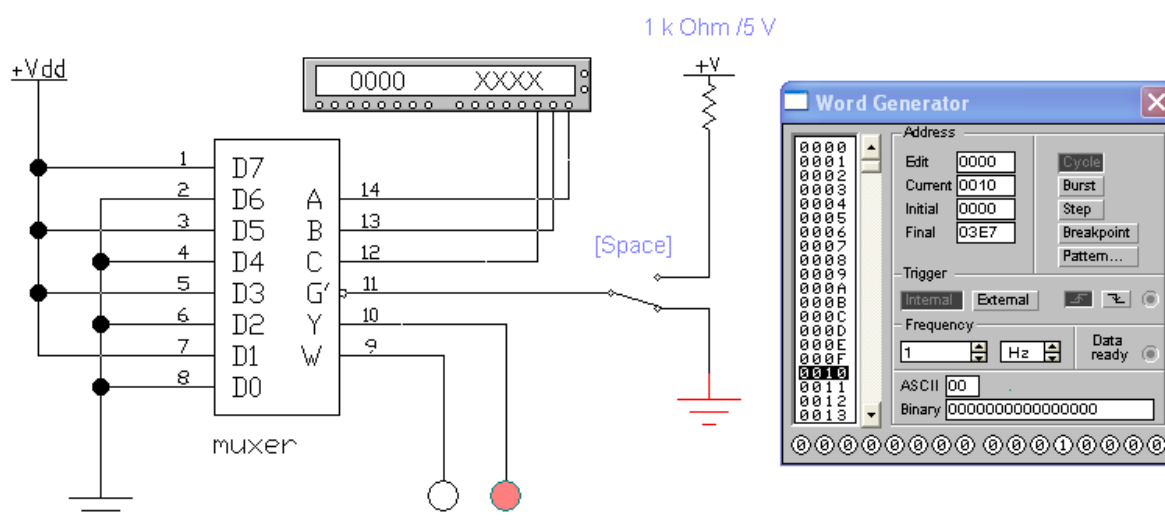
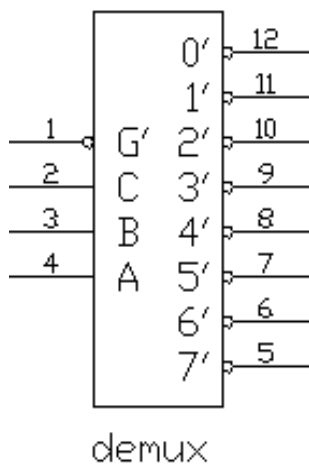


Схема для исследования мультиплексора с помощью генератора слов

Дешифратор (демультиплексор)



Назначение входов и выходов:

A, B, C – информационные входы;

G – вход управления;

0', 1', ..., 7' – выходы.

Номер выхода, на котором формируется активный (нулевой) уровень, соответствует числу

$$N = C2^2 + B2^1 + A2^0.$$

C	B	A	N
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

1 k Ohm / 5 V

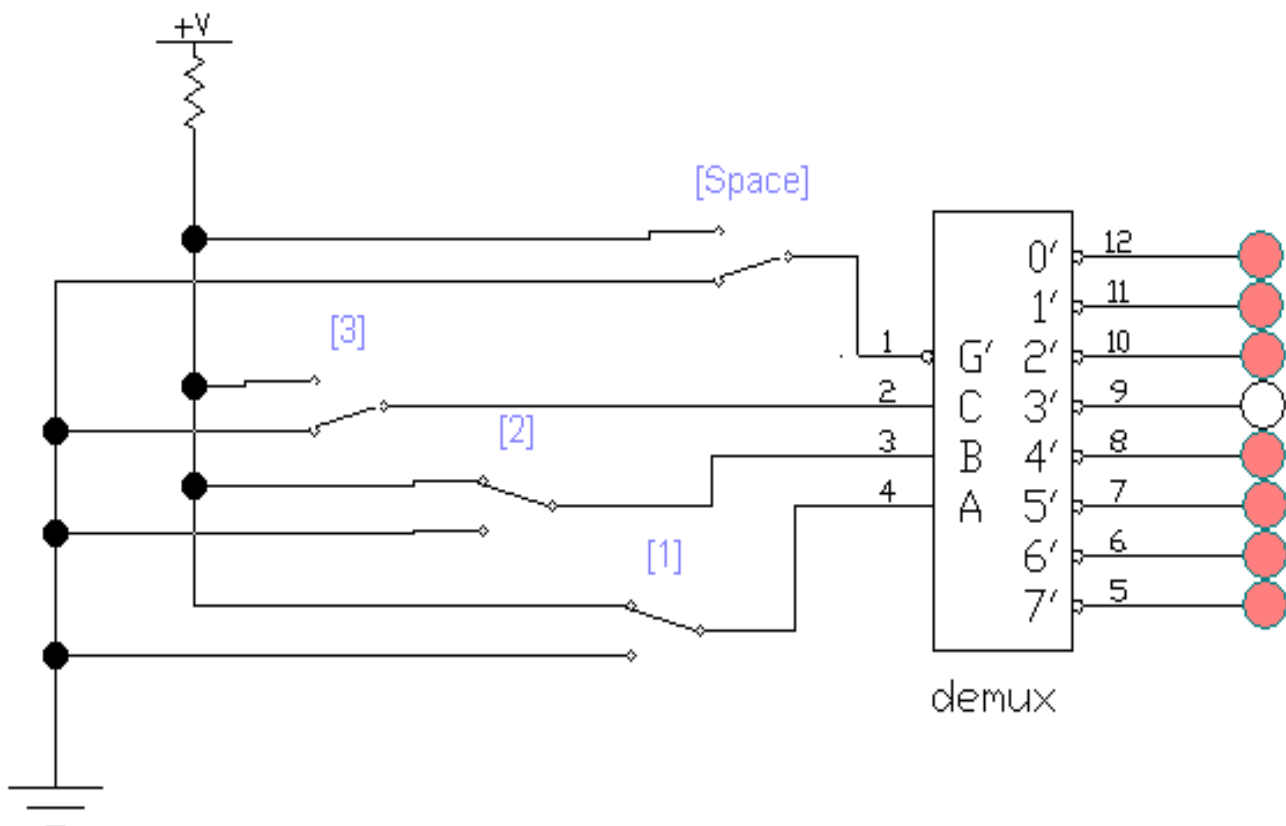
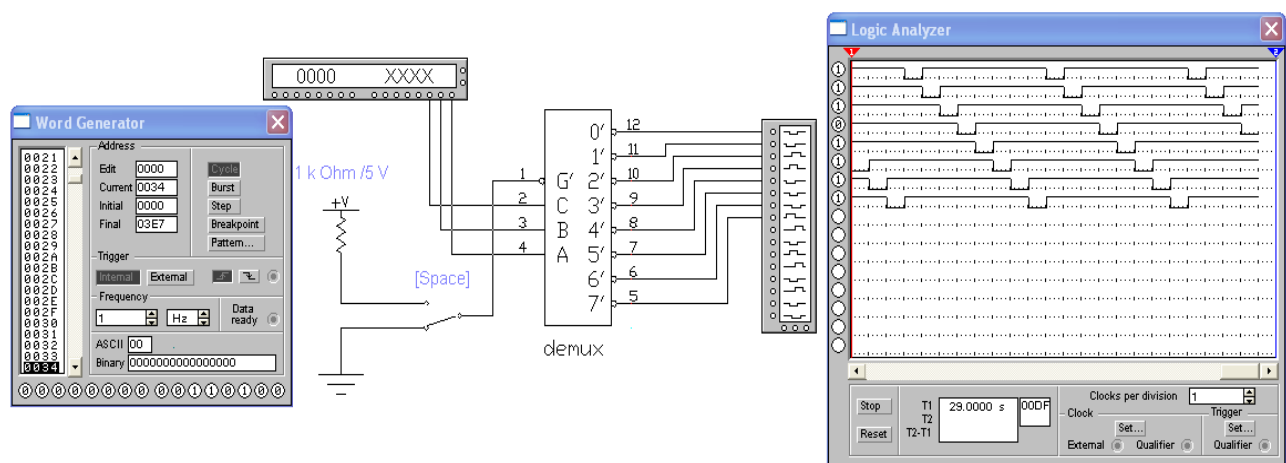
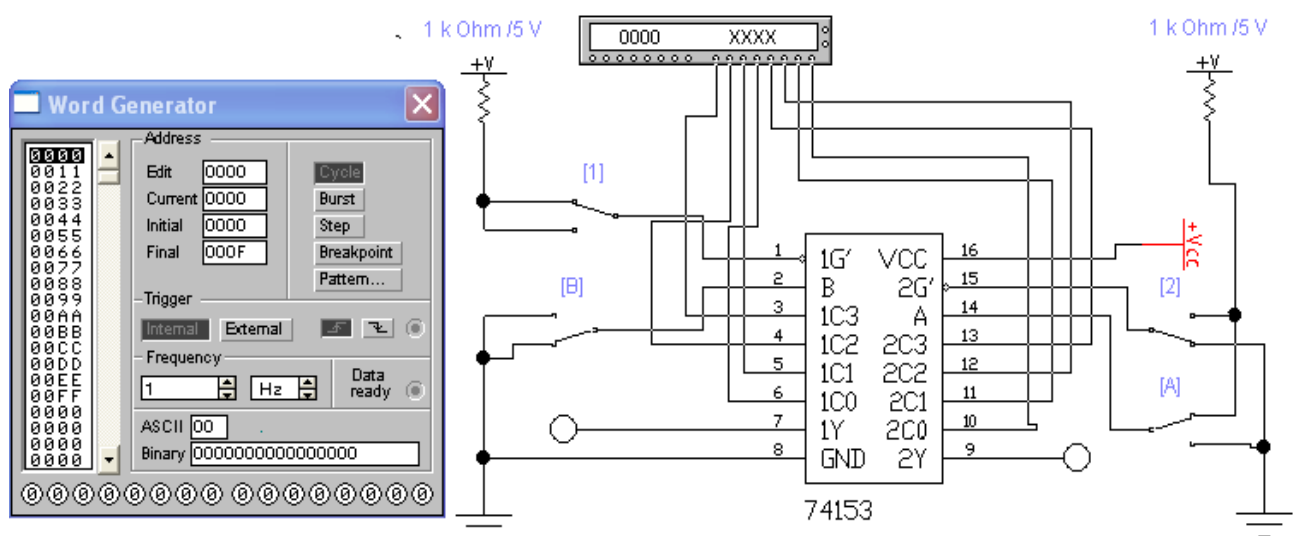


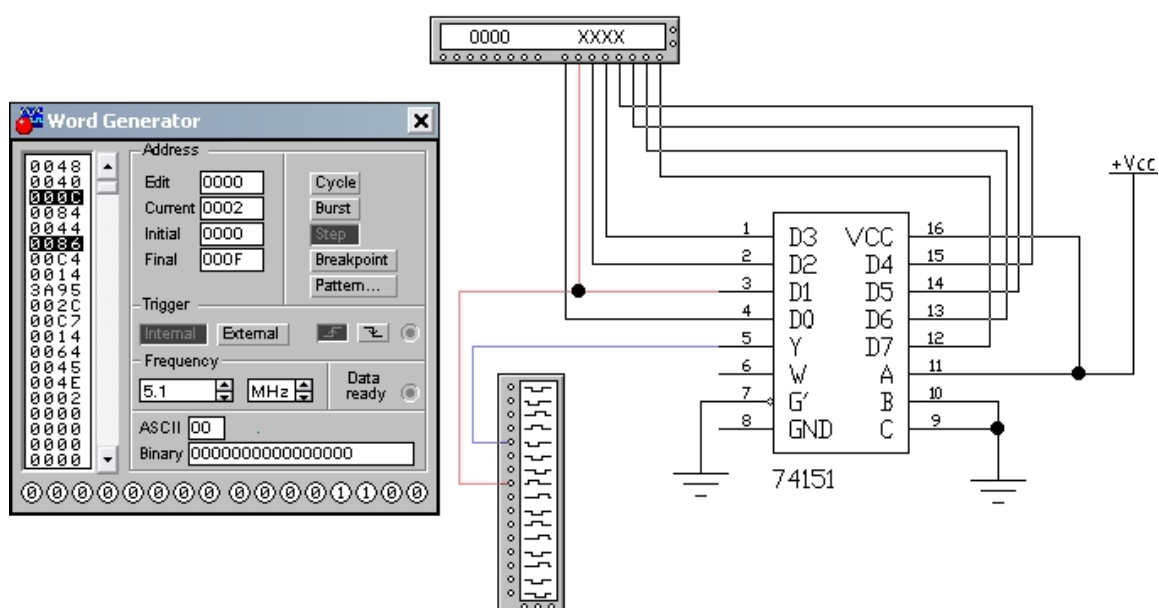
Схема для исследования дешифратора



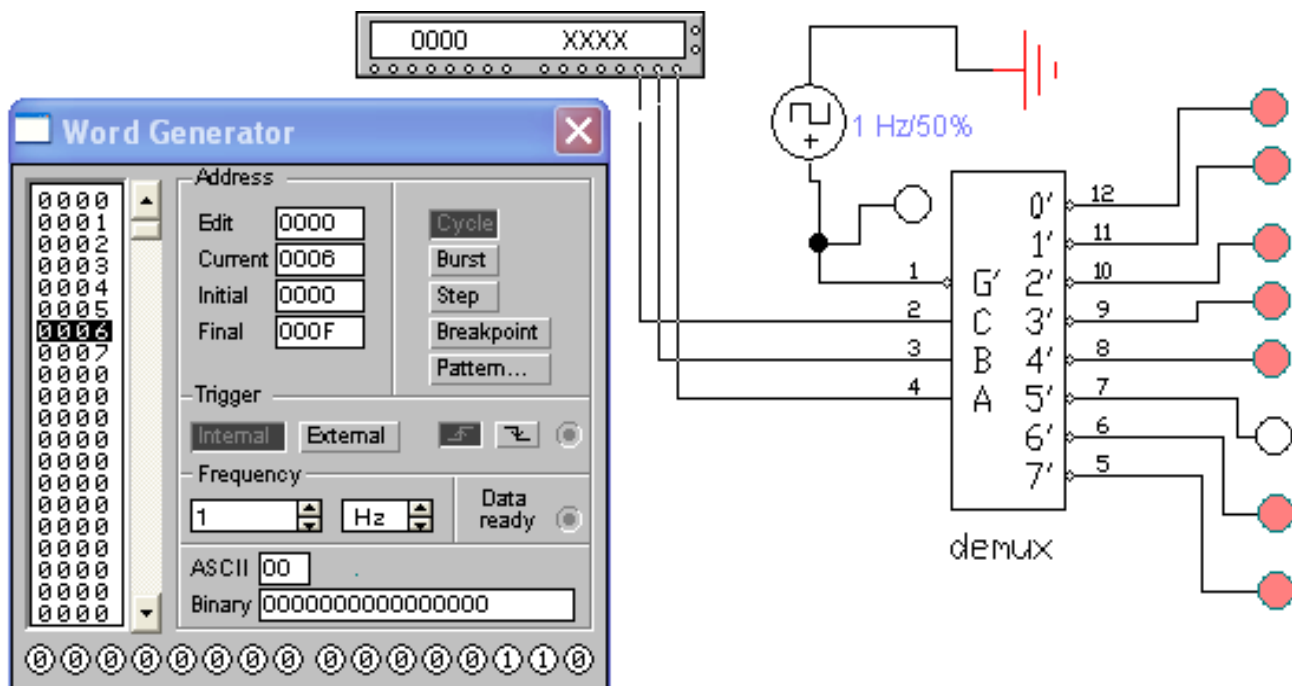
Исследование дешифратора с помощью логического анализатора



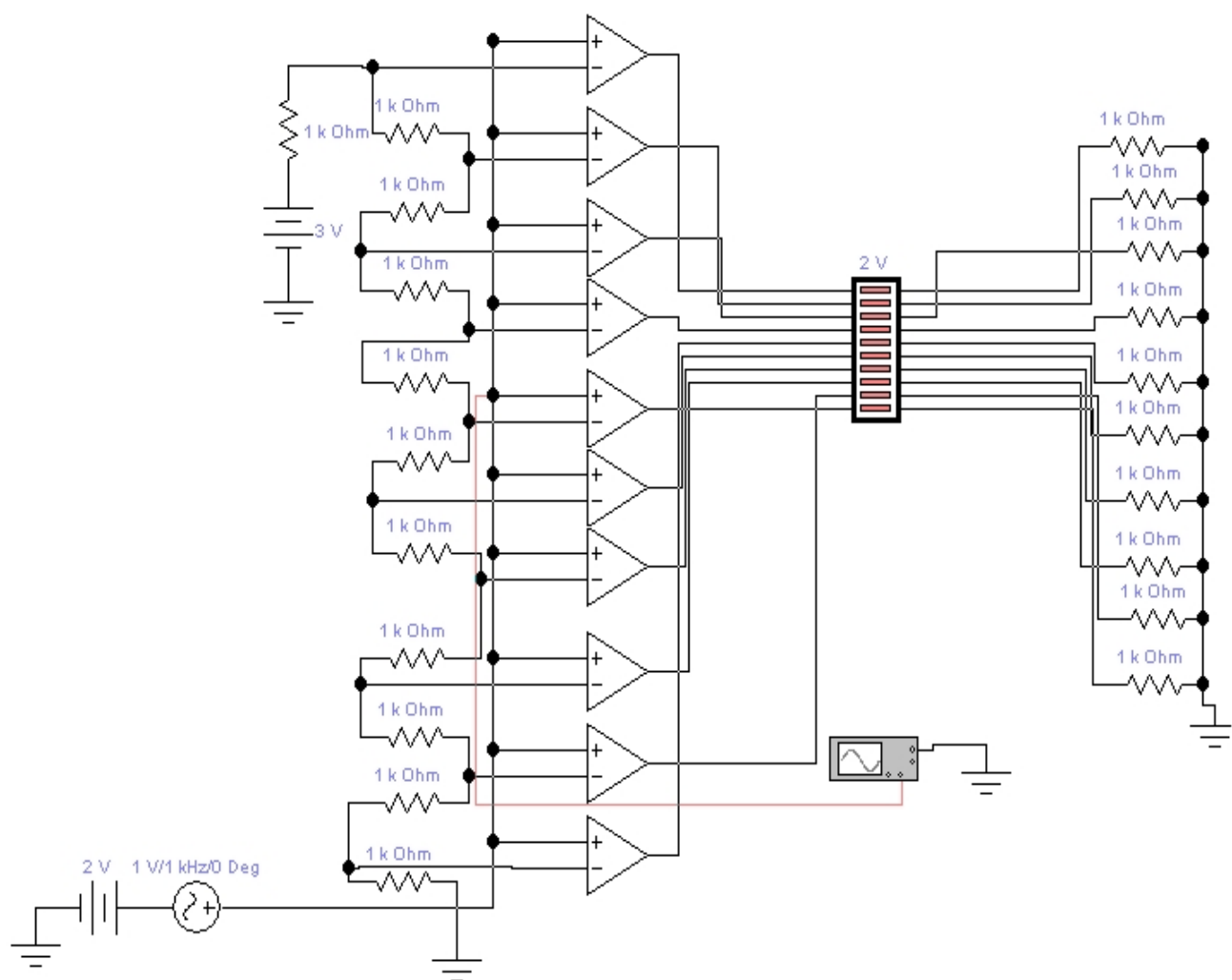
Четырехканальный мультиплексор



Мультиплексор

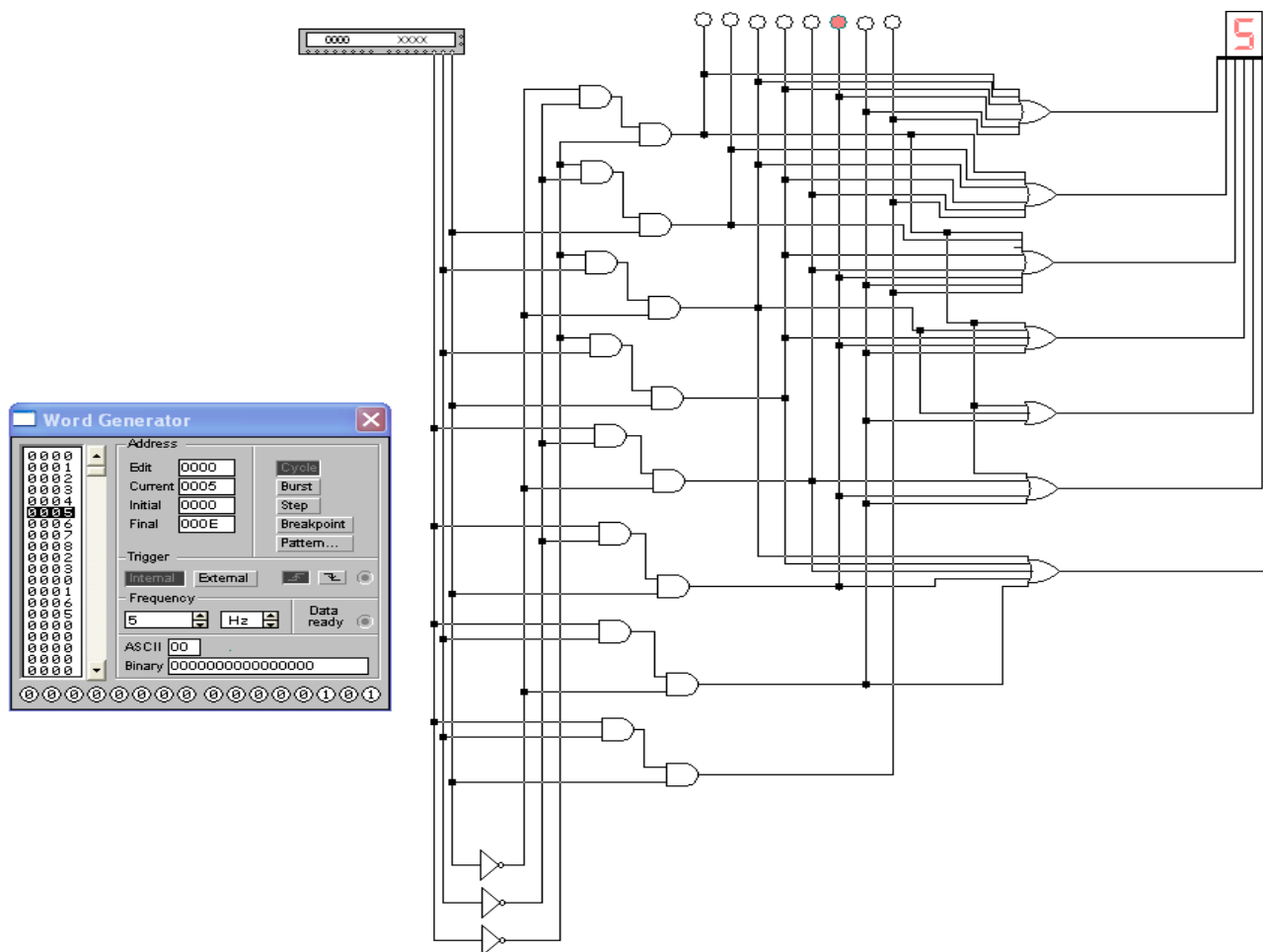


Демультимплексор, построенный на базе дешифратора



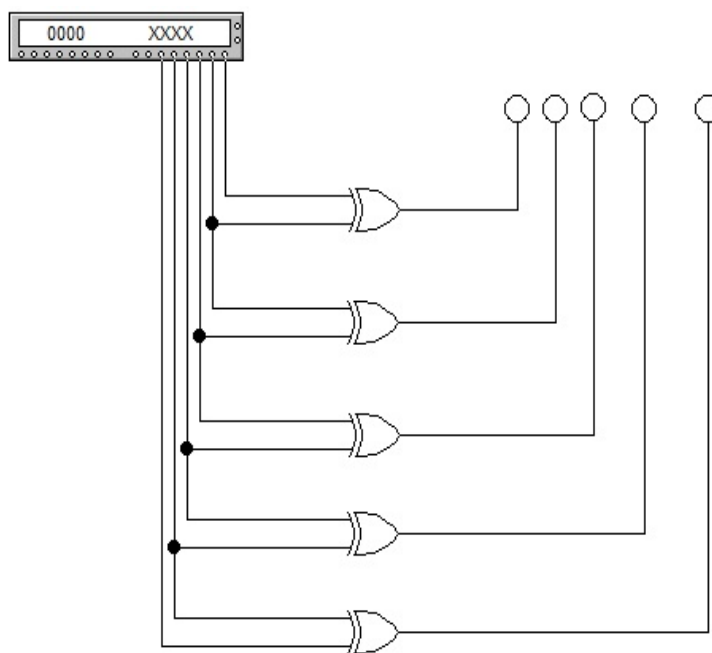
Компаратор

3.2. ПРЕОБРАЗОВАТЕЛИ КОДОВ



Преобразователь кода (из двоичной в десятичную систему счисления)

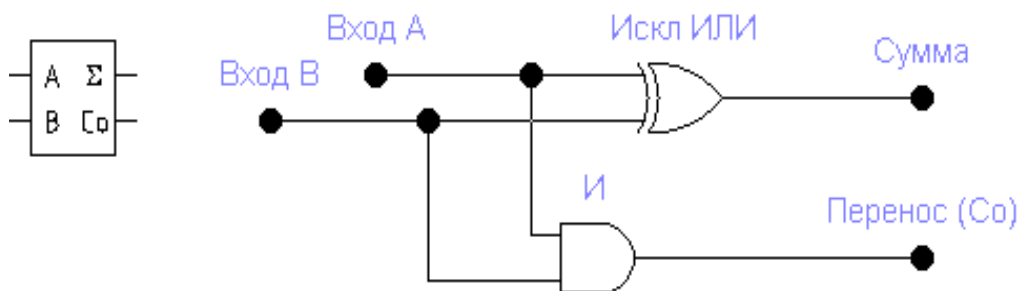
Десятичное число	Код Грея			
0	0	0	0	0
1	0	0	0	1
2	0	0	1	1
3	0	0	1	0
4	0	1	1	0
5	0	1	1	1
6	0	1	0	1
7	0	1	0	0
8	1	1	0	0
9	1	1	0	1
10	1	1	1	1
11	1	1	1	0
12	1	0	1	0
13	1	0	1	1
14	1	0	0	1
15	1	0	0	0



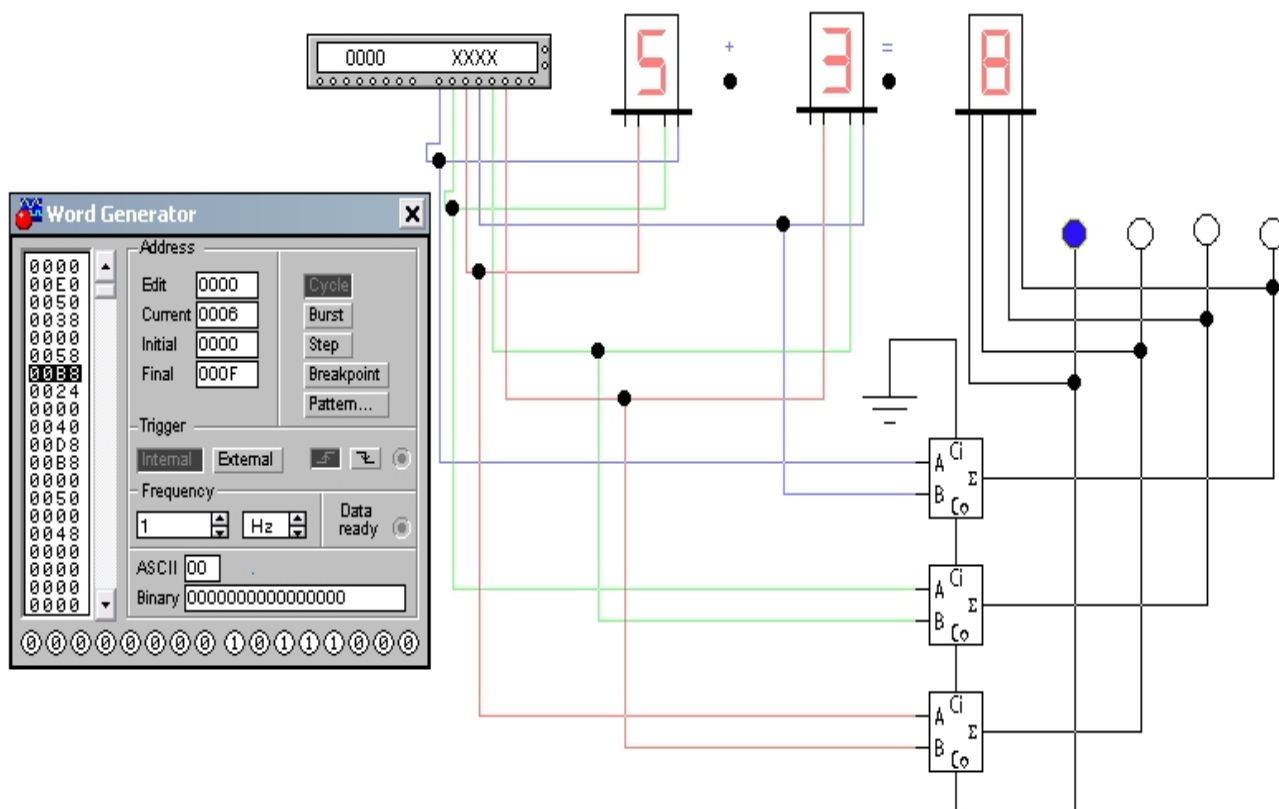
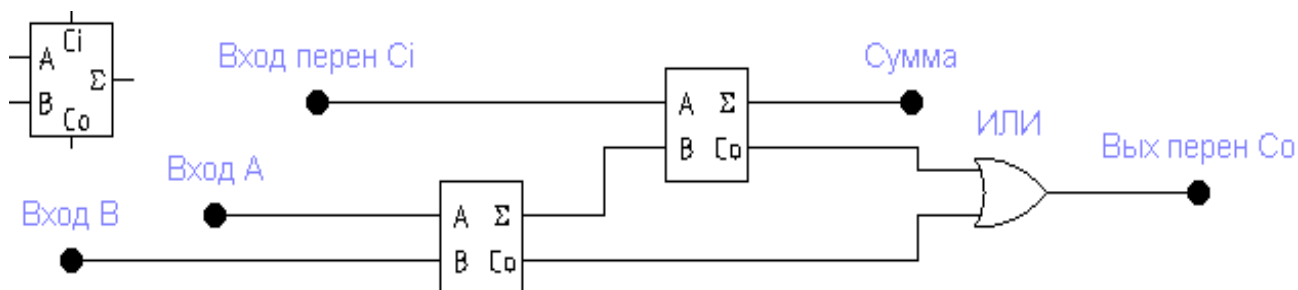
Преобразователь двоичного кода в код Грея

3.3. СУММАТОРЫ И АЛУ

Полусумматор

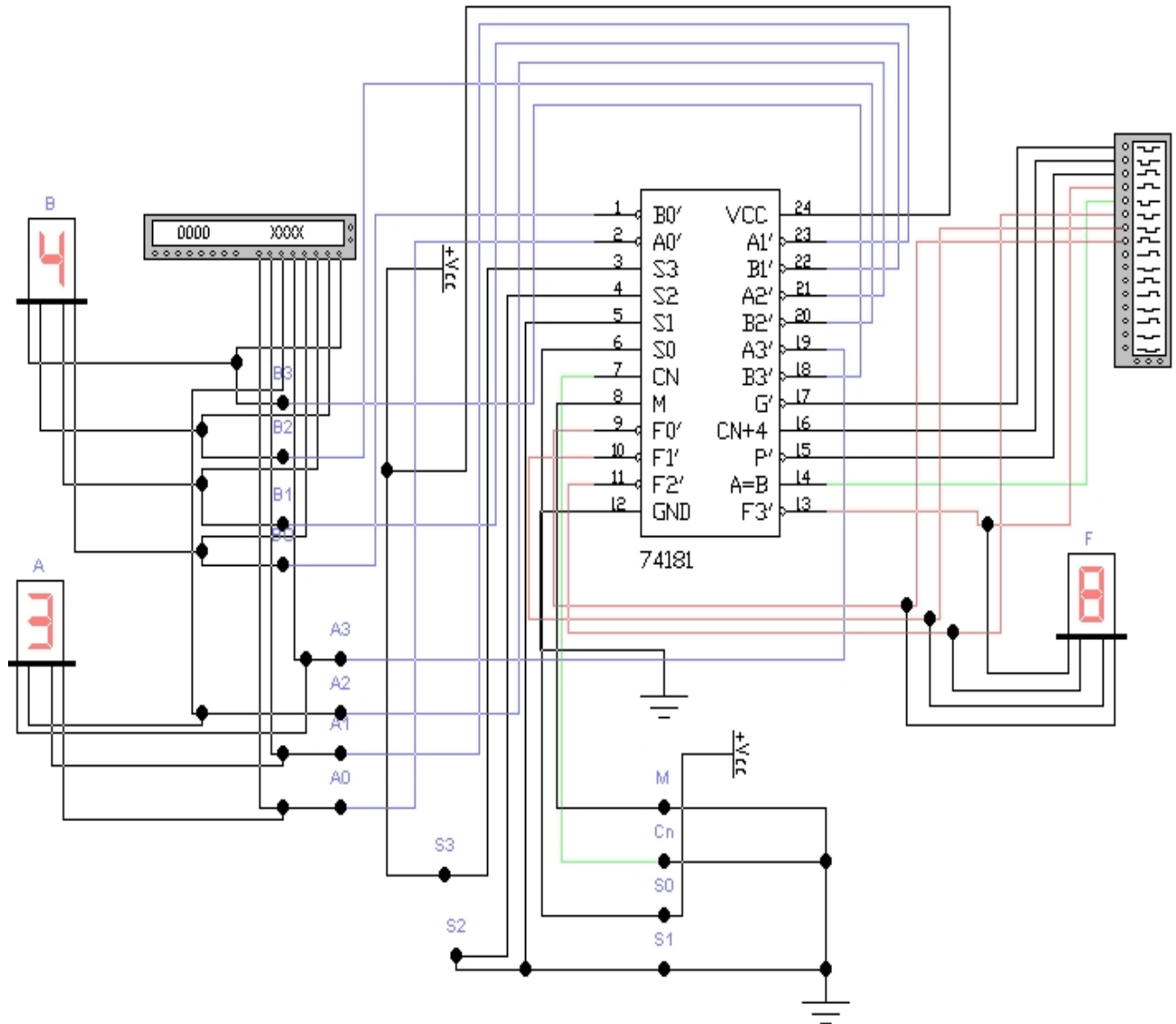


Полный двоичный сумматор



Сумматор двух чисел

АЛУ



Арифметико-логическое устройство ($F = A + B + 1$)

4. ПОСЛЕДОВАТЕЛЬНЫЕ ЦИФРОВЫЕ УСТРОЙСТВА

4.1. ТРИГГЕРНЫЕ СХЕМЫ

RS-триггер

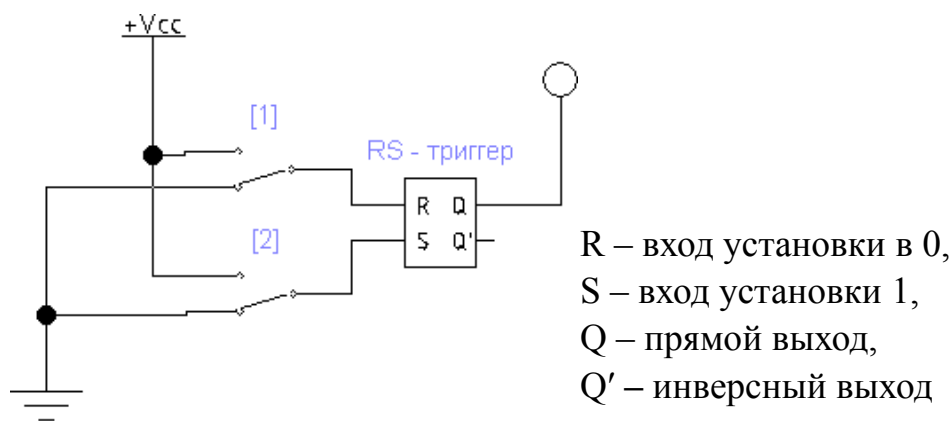
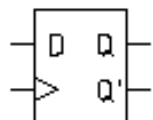


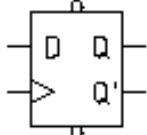
Схема для исследования RS-триггера

D-триггер

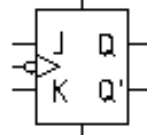
D- триггер



D-триг с RS входами

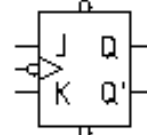


JK - триггер



JK-триггер

JK-триг с RS входами



Для D- и JK-триггеров:

- вывод сверху – асинхронная установка в состояние $Q = 1$;
- вывод внизу – асинхронная установка в состояние $Q = 0$.

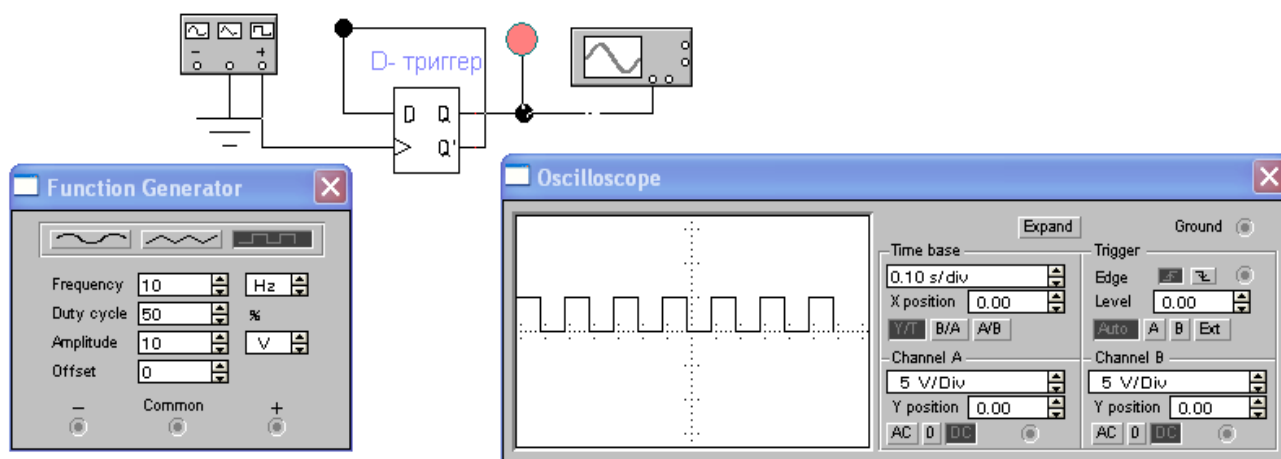


Схема для получения Т-триггера из D-триггера

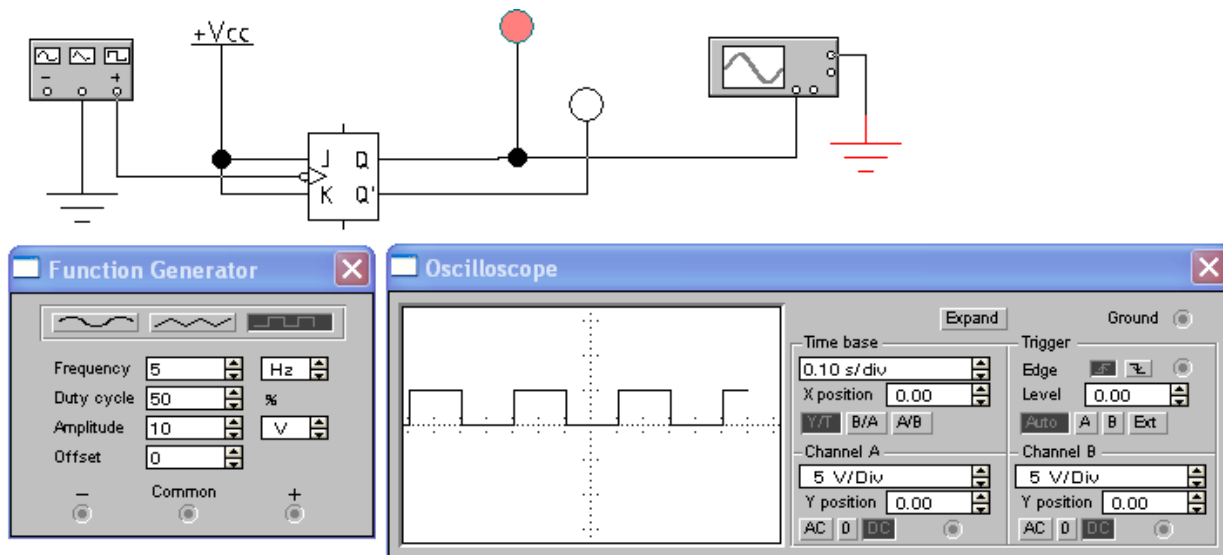
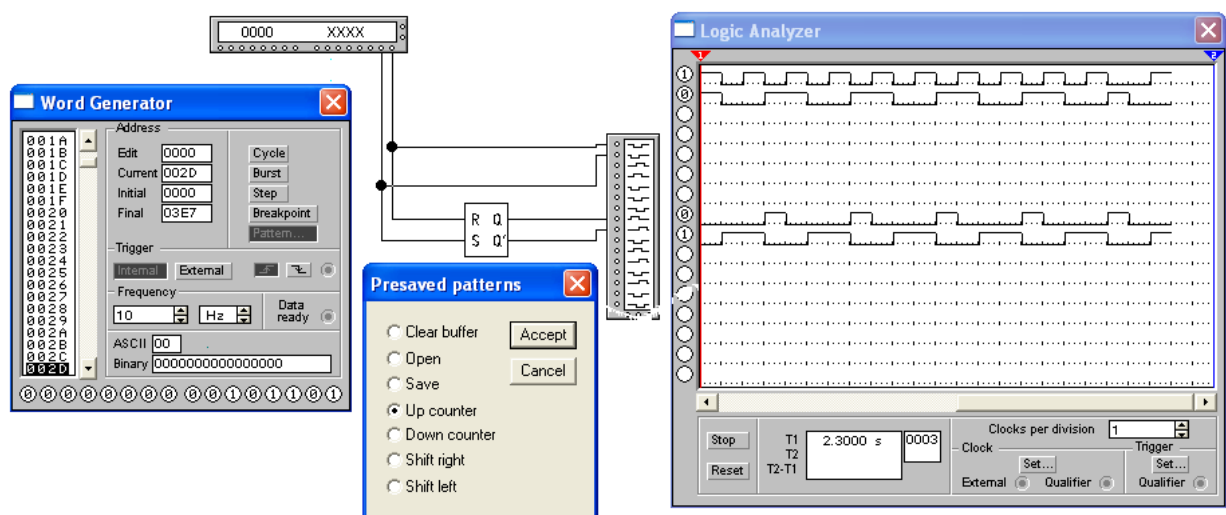
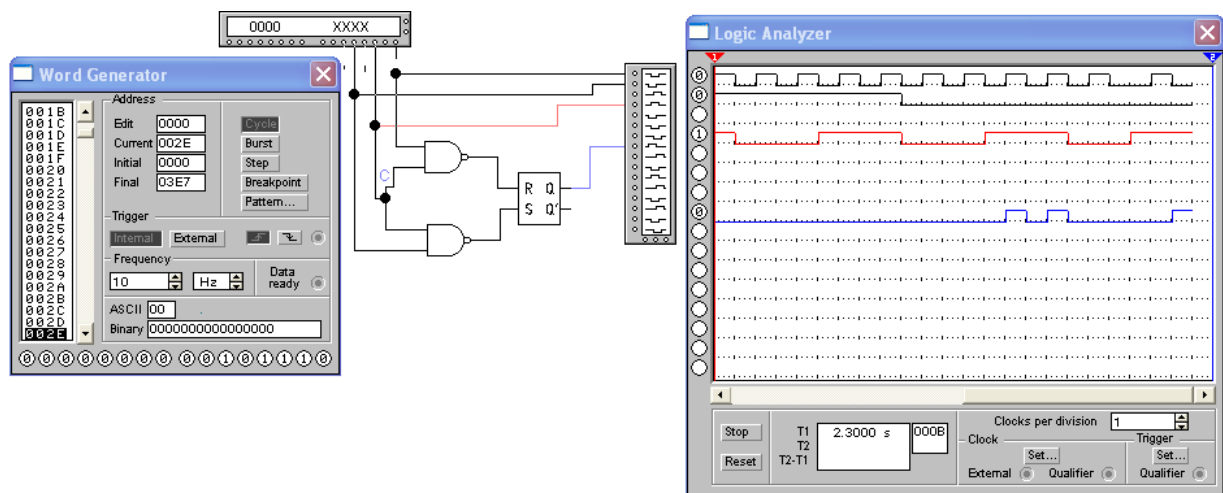


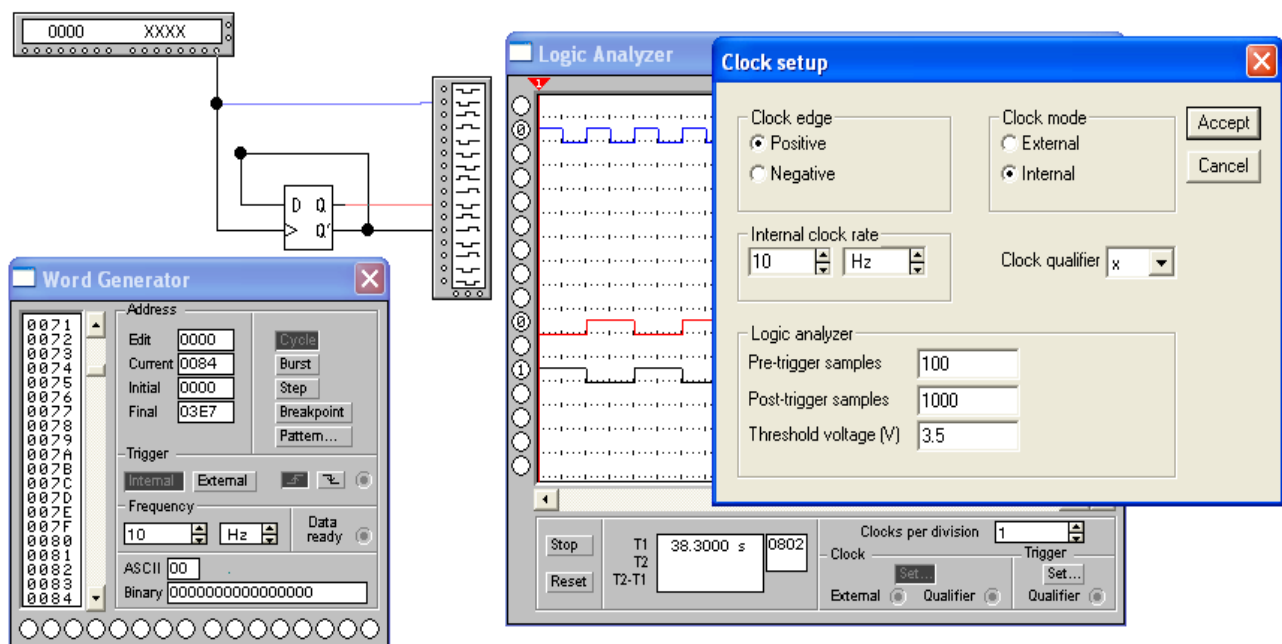
Схема для получения Т-триггера из JK-триггера



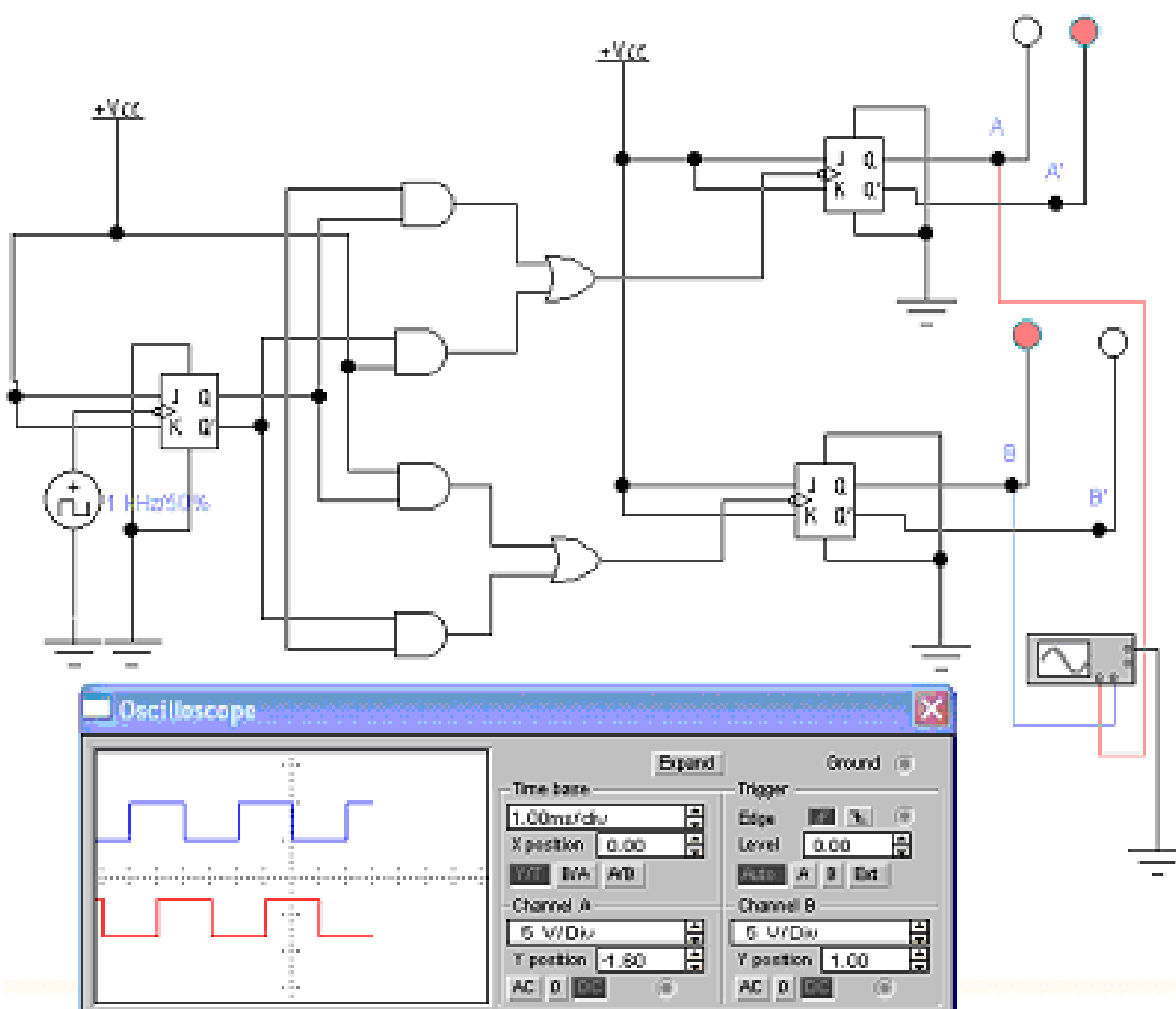
Исследование RS-триггера



Исследование синхронного RS-триггера

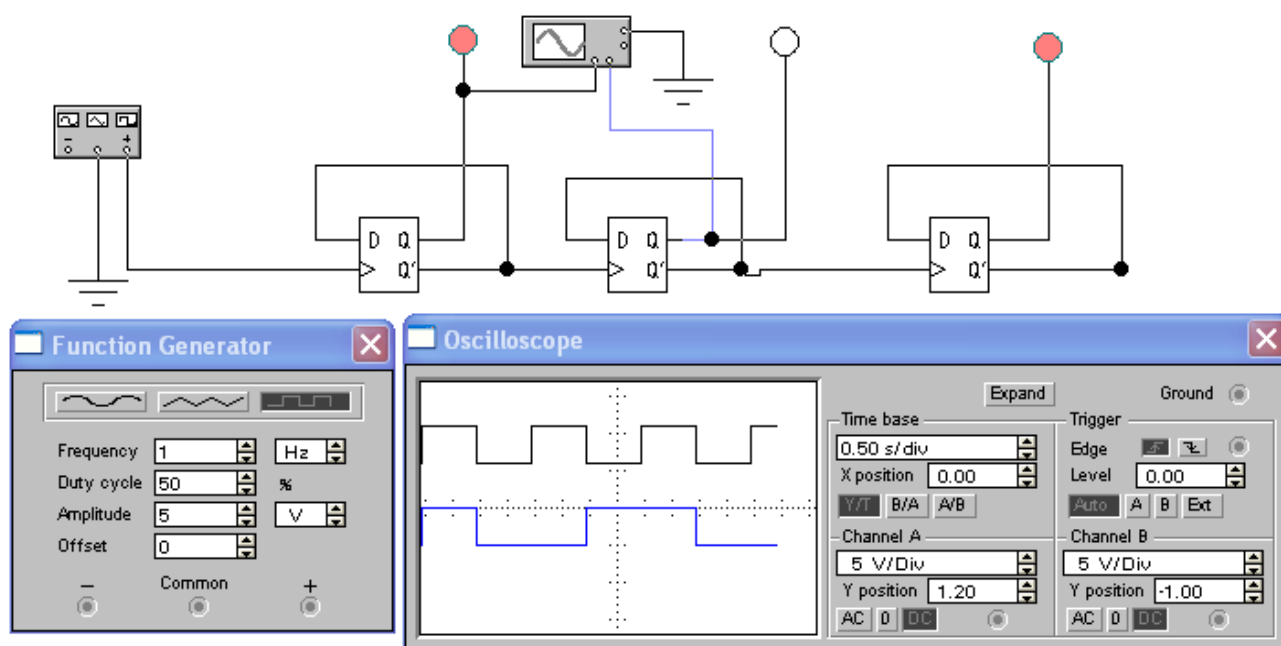


Исследование D-триггера

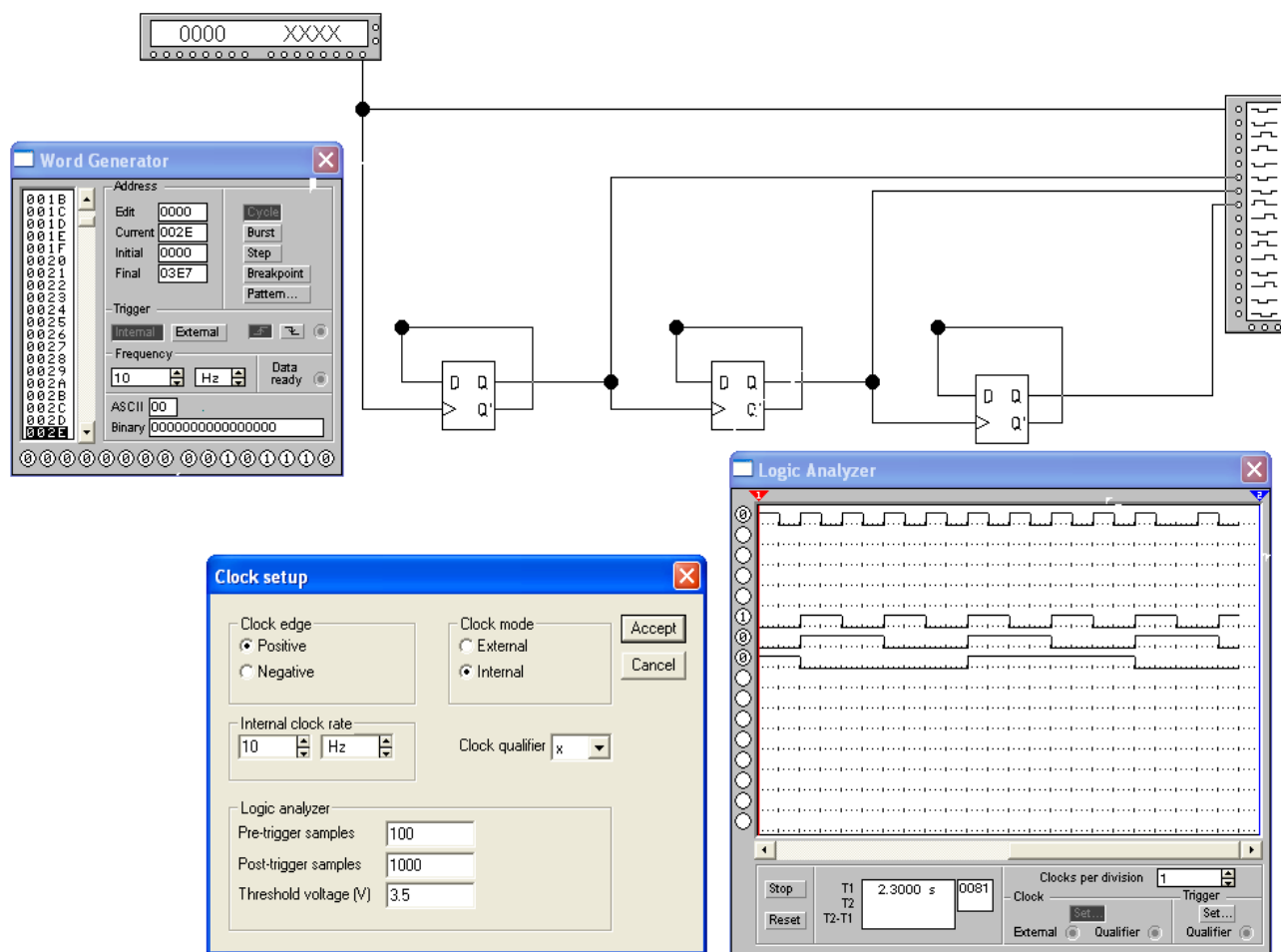


Генератор импульсов на JK-триггерах

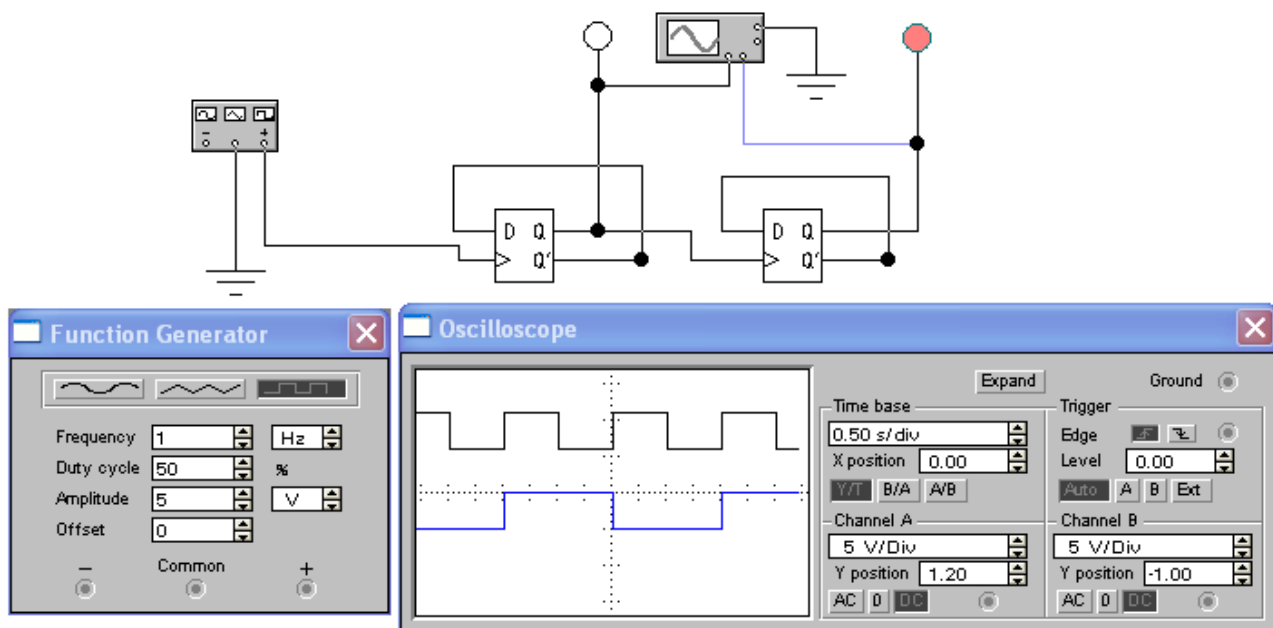
4.2. СЧЕТЧИКИ ИМПУЛЬСОВ



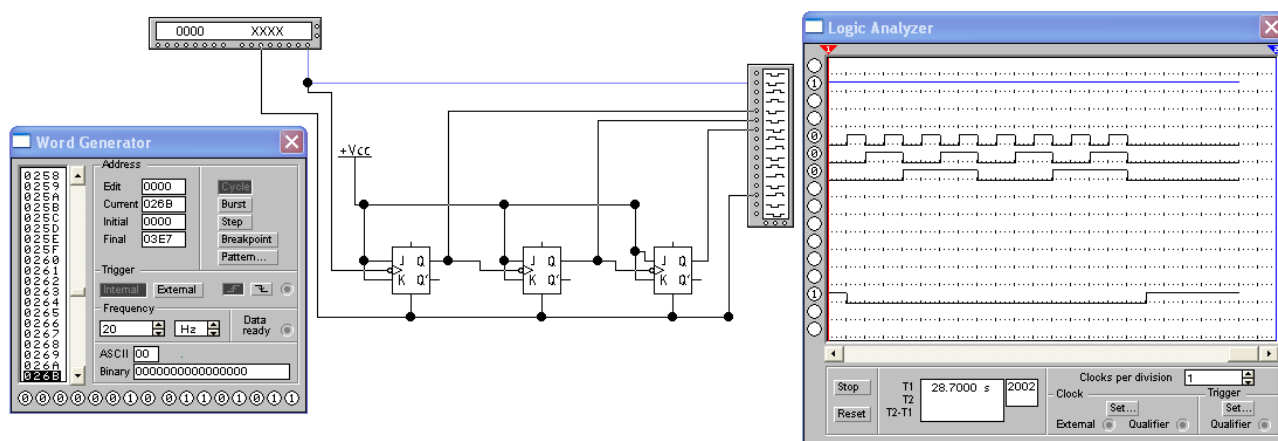
Суммирующий счетчик (N = 8)



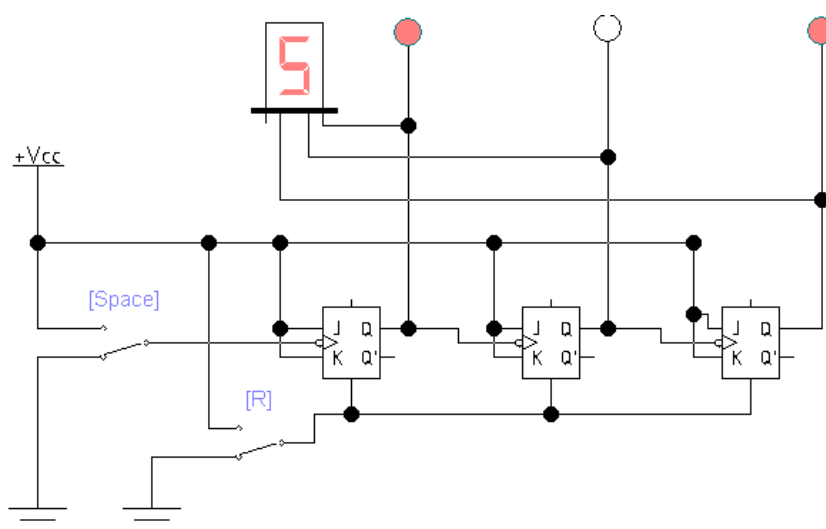
Вычитающий счетчик (N = 8)



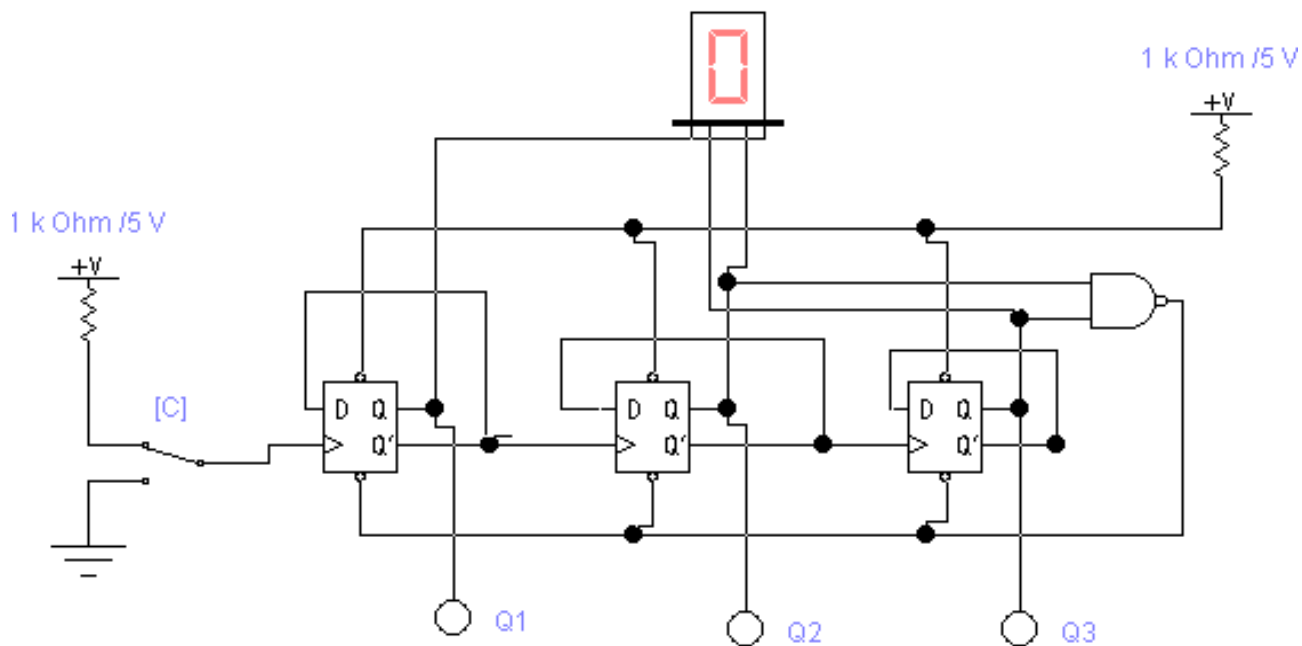
Вычитающий счетчик (N = 4)



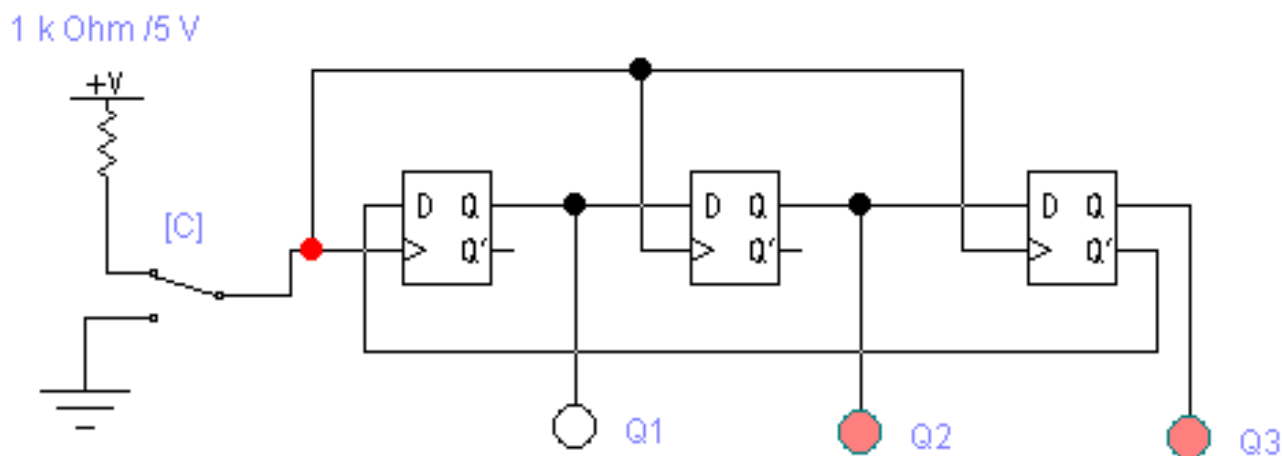
Трехразрядный суммирующий счетчик на JK-триггерах



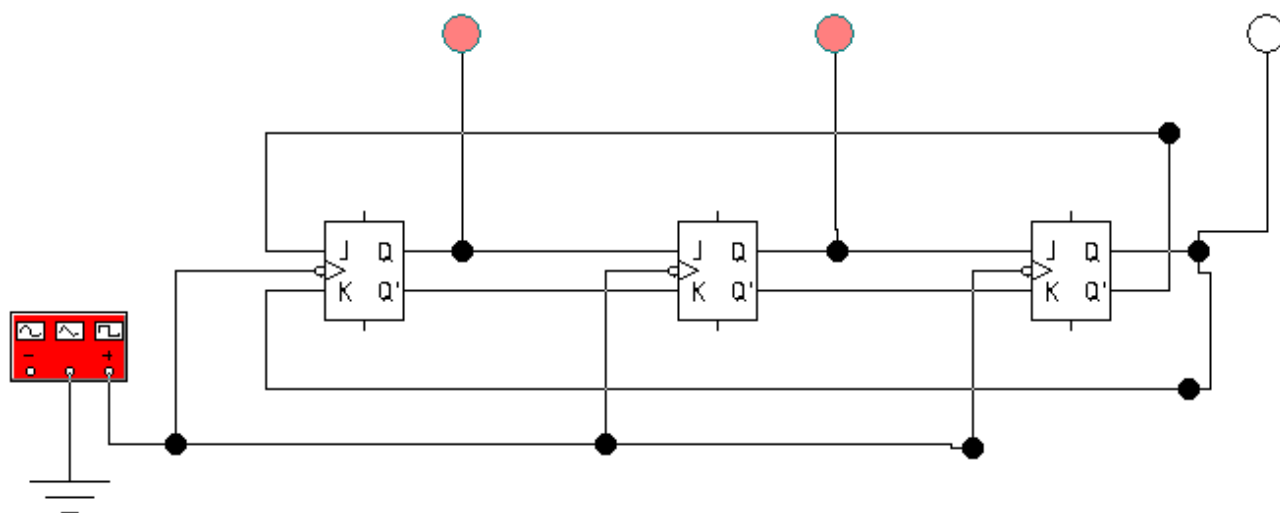
Трехразрядный суммирующий счетчик на JK-триггерах



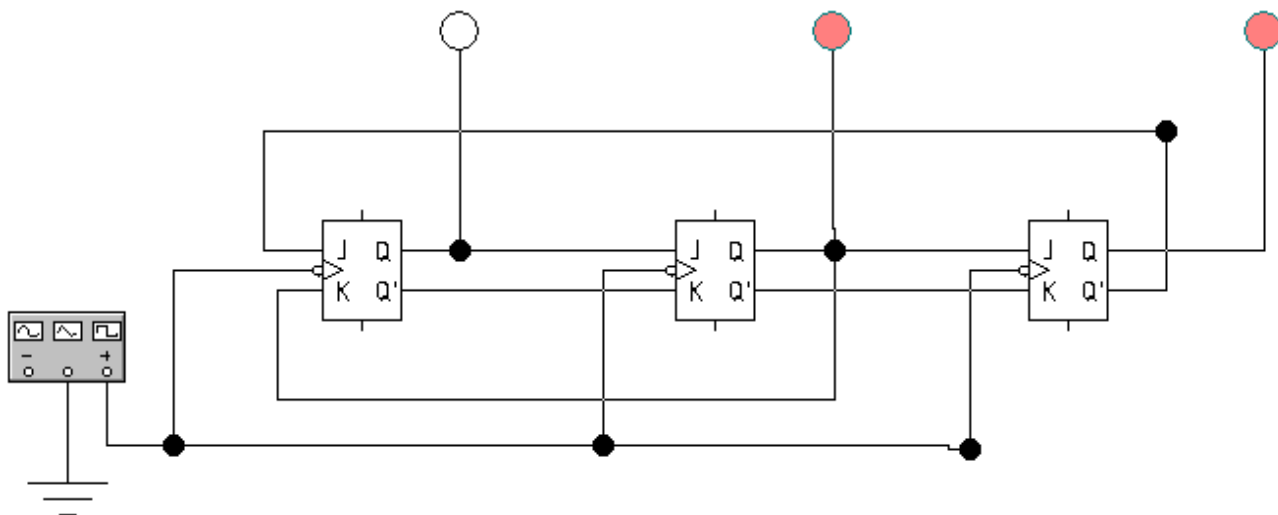
Счетчик импульсов с изменяемым коэффициентом пересчета



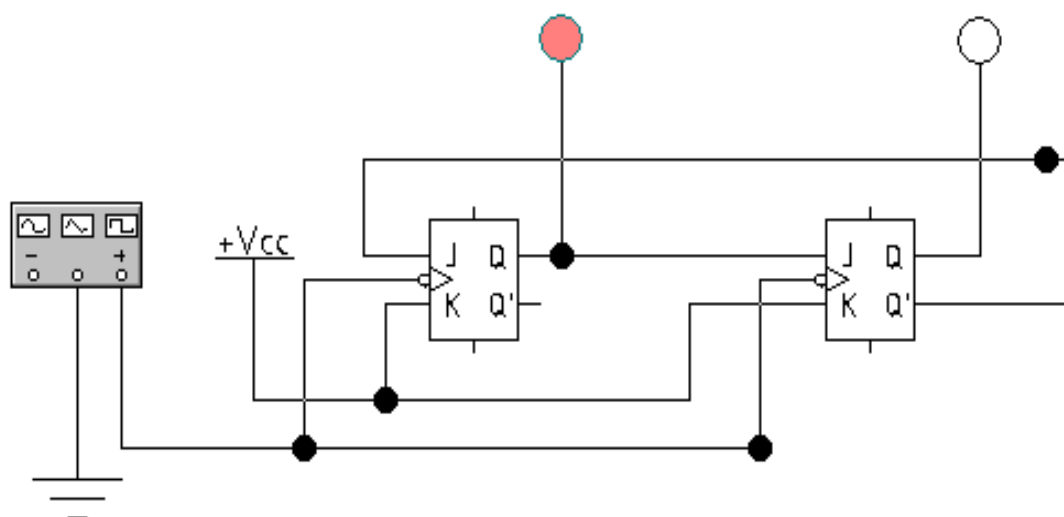
Счетчик Джонсона на основе регистра сдвига



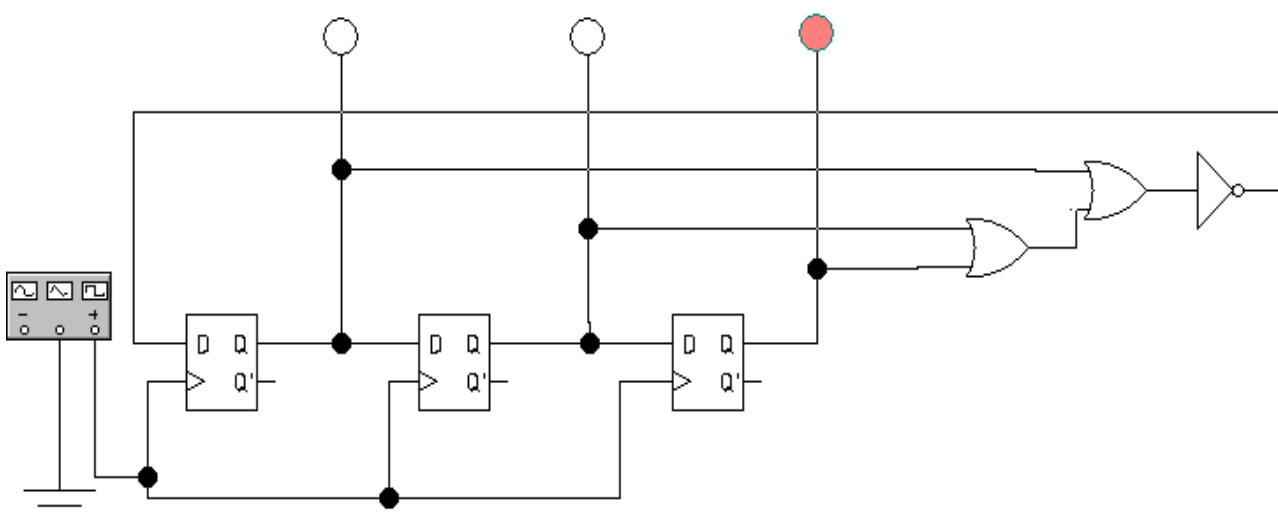
Счетчик с коэффициентом счета $N = 2n$



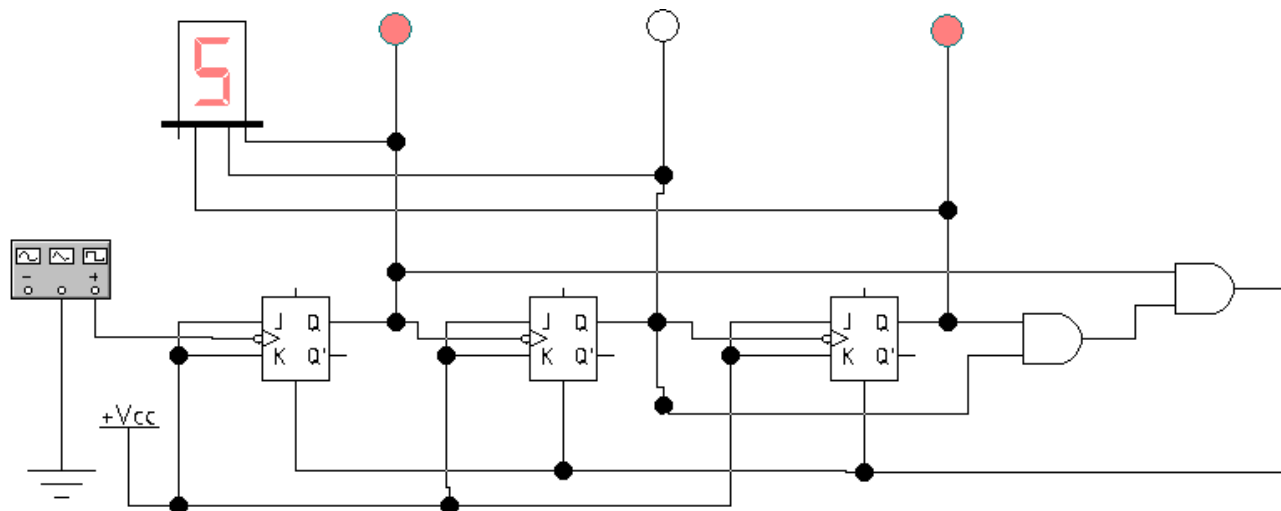
Счетчик с коэффициентом счета $N = 2n - 1$



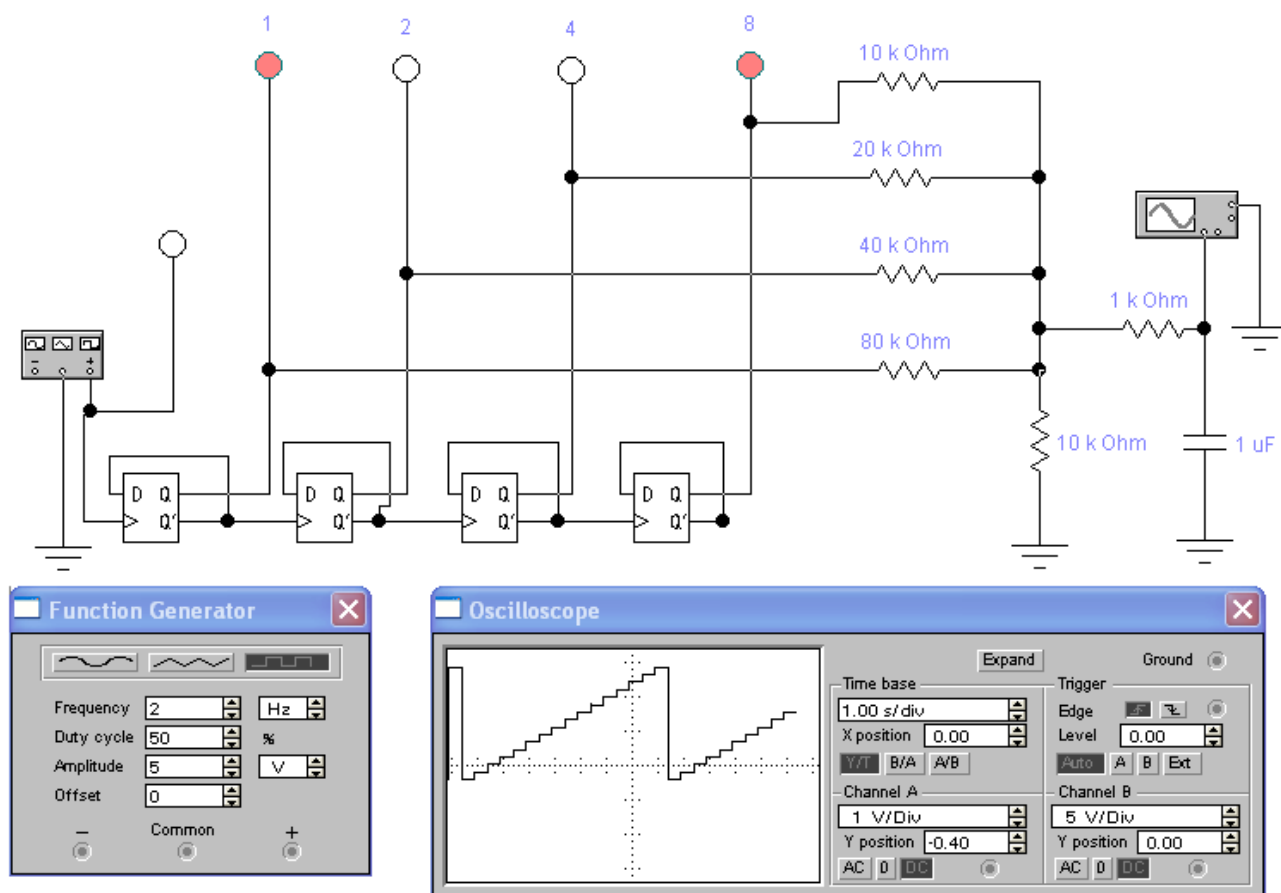
Счетчик с коэффициентом счета $N = 3$



Кольцевой счетчик с функцией устранения сбоя ($N = n + 1$)

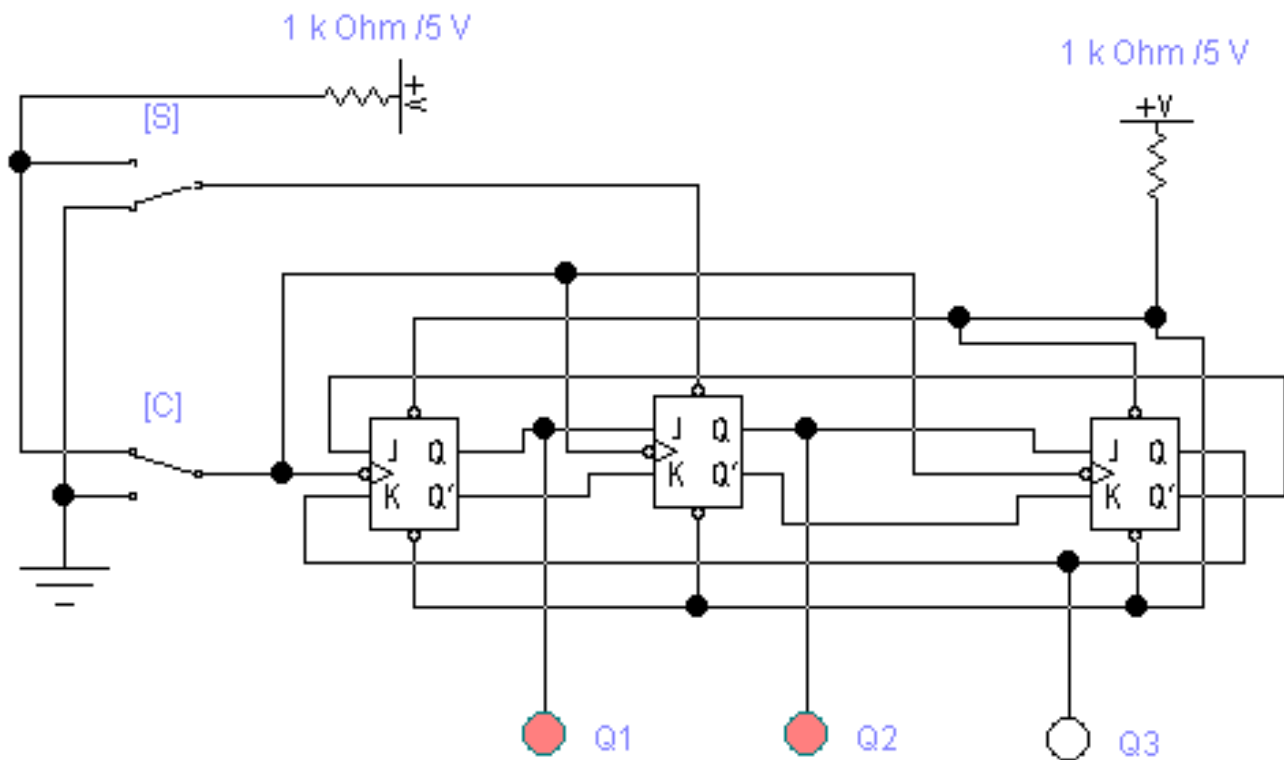


Суммирующий счетчик с произвольным коэффициентом счета ($N = 7$)

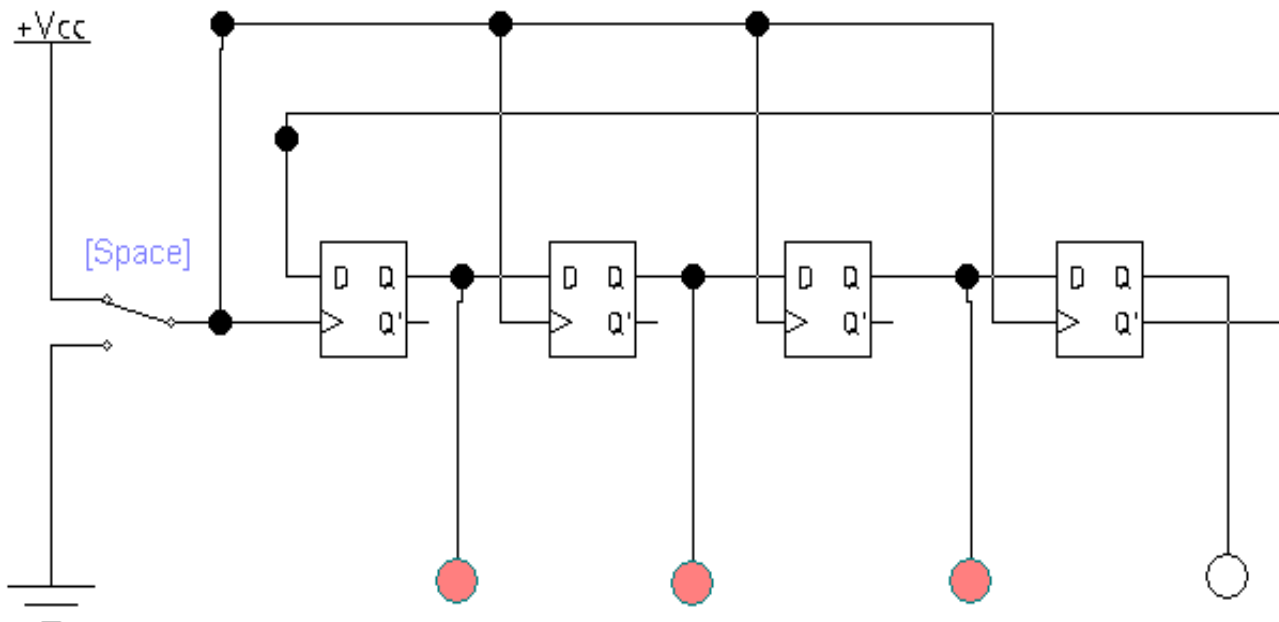


Цифровой ГПН на основе суммирующего счетчика

4.3. РЕГИСТРЫ СДВИГА



Регистр сдвига на JK-триггерах

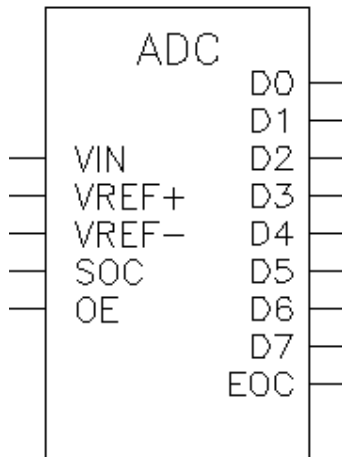


Регистр с перекрестными связями (регистр Джонсона)

5. АЦП и ЦАП и ГЕНЕРАТОРЫ НА ИХ ОСНОВЕ

5.1. АНАЛОГО-ЦИФРОВОЙ И ЦИФРО-АНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ

Аналого-цифровой преобразователь



Назначение выводов АЦП:

VIN – подключение источника сигнала;

VREF+, VREF– – подключение источников опорного напряжения;

SOC – вход синхронизации;

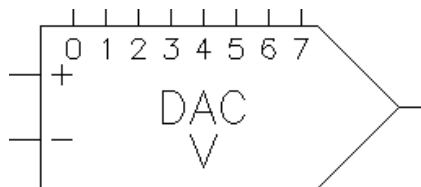
OE – разрешение на выдачу выходной двоичной комбинации на выходы D0...D7;

EOC – сигнал готовности при выдаче данных.

Для заданного отсчета входного напряжения $U_{\text{вх}i}$ десятичный эквивалент двоичного кода на выходе АЦП равен [1]

$$D = 256 U_{\text{вх}i} / [(+U_{\text{ор}}) + (-U_{\text{ор}})].$$

Цифро-аналоговый преобразователь, формирующий $U_{\text{вых}}$



Назначение выводов ЦАП:

0, 1, ..., 7 – цифровые входы;

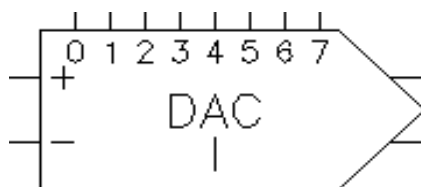
«+», «-» – входы для подключения источников опорного напряжения $+U_{\text{ор}}$, $-U_{\text{ор}}$.

Выходное напряжение ЦАП равно [1]

$$U_{\text{вых}} = (N_{\text{вх}} / 256) U_{\text{ор}},$$

где $U_{\text{ор}}$ – опорное напряжение, $N_{\text{вх}}$ – входное число.

Цифро-аналоговый преобразователь, формирующий $I_{\text{вых}}$



Назначение выводов ЦАП:

0, 1, ..., 7 – цифровые входы;

«+», «-» – входы для подключения источников опорного напряжения $+U_{\text{ор}}$, $-U_{\text{ор}}$.

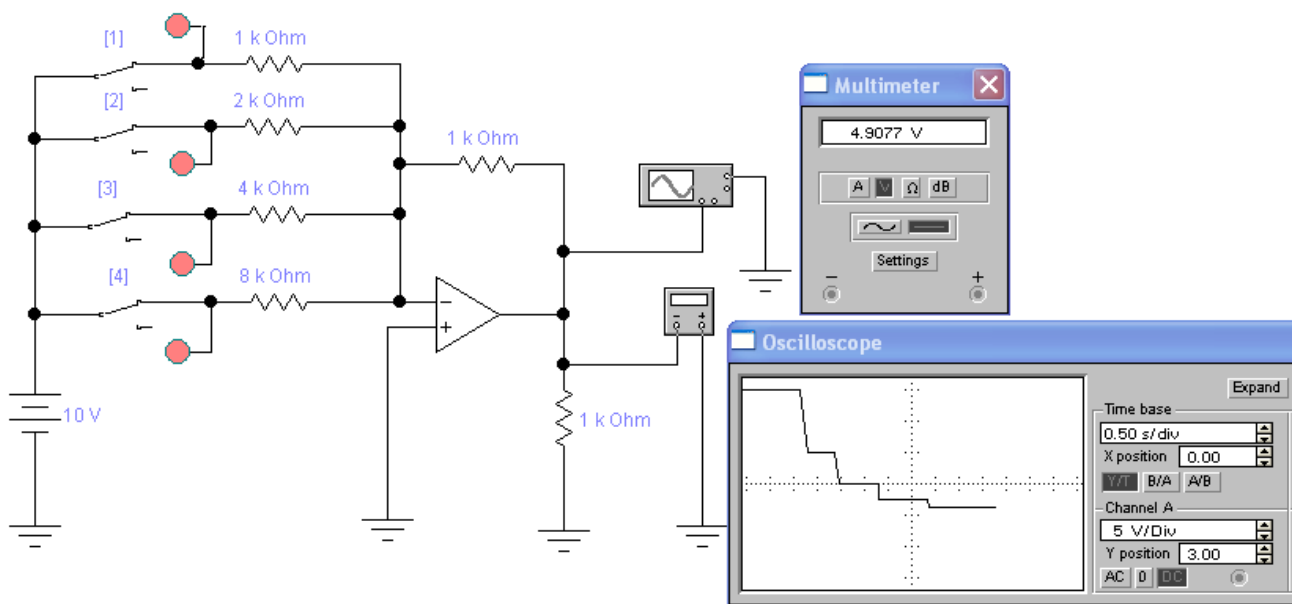
Выходные токи ЦАП равны [1]

$$I_{\text{вых1}} = (N_{\text{вх}} / 256) I_{\text{ор}}, \quad I_{\text{вых2}} = I_{\text{ор}} - I_{\text{вых1}},$$

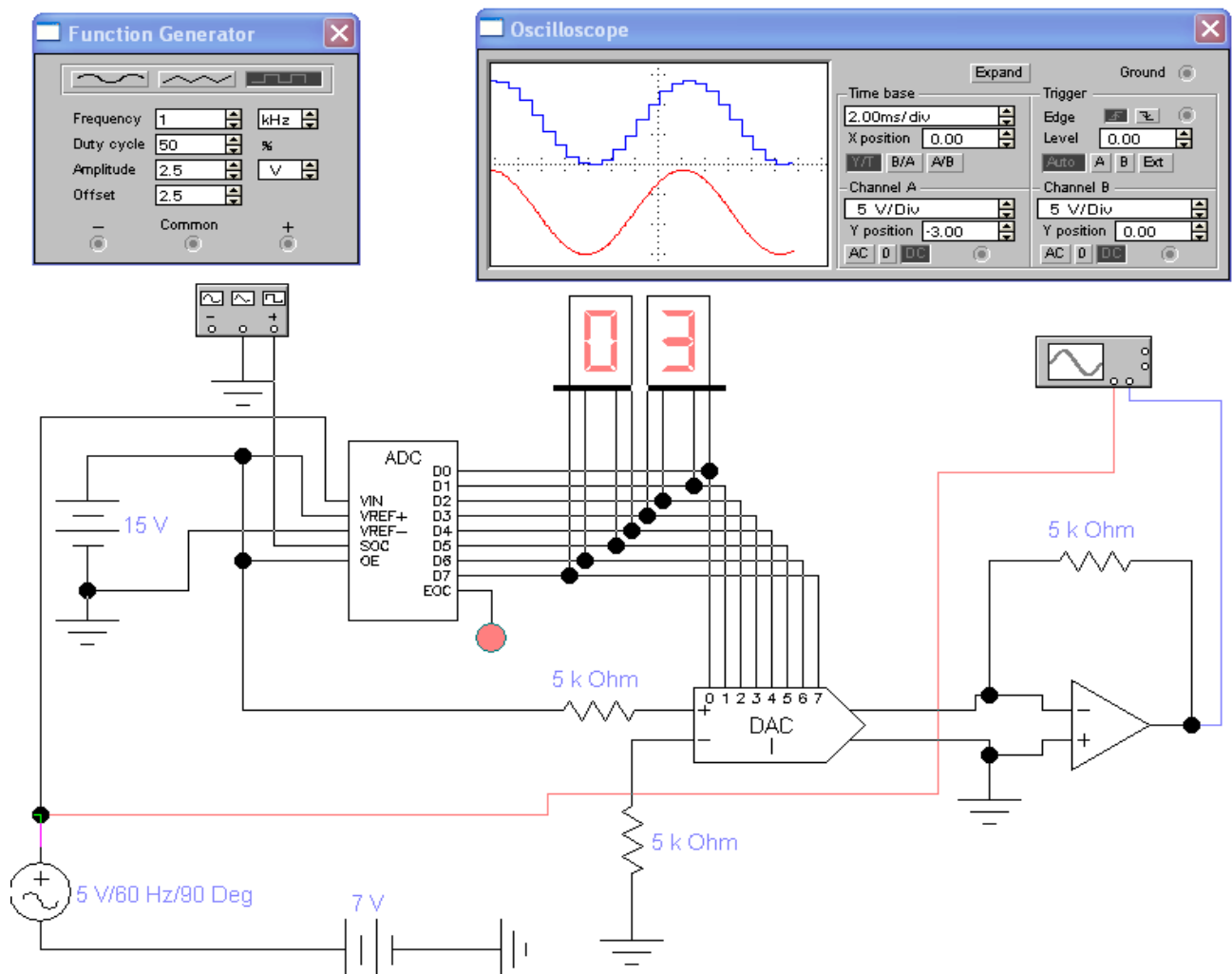
где $I_{\text{ор}}$ – опорный ток, определяемый последовательно подключенными к входу $+U_{\text{ор}}$ или $-U_{\text{ор}}$ источником напряжения $U_{\text{ор}}$ и сопротивлением R

$$I_{\text{ор}} = (U_{\text{ор}} / R) \cdot (255 / 256).$$

5.2. ГЕНЕРАТОРЫ СИГНАЛОВ НА ОСНОВЕ АЦП и ЦАП



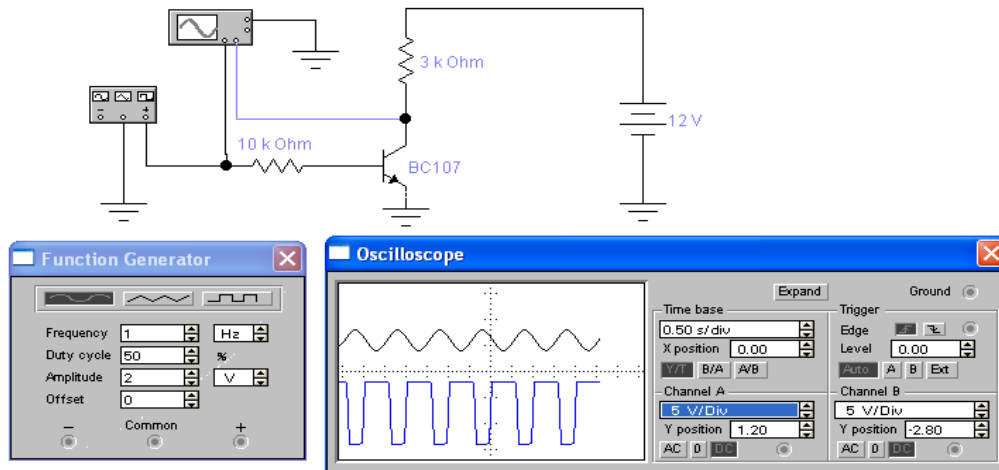
Параллельный ЦАП (4 разряда)



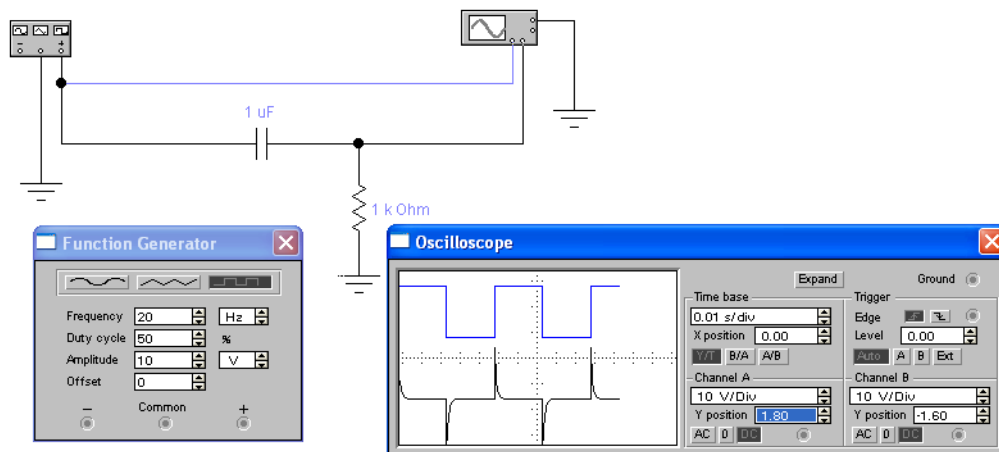
Цифровой генератор синусоидального сигнала на основе АЦП и ЦАП

6. СХЕМЫ НА ТРАНЗИСТОРАХ И ОПЕРАЦИОННЫХ УСИЛИТЕЛЯХ

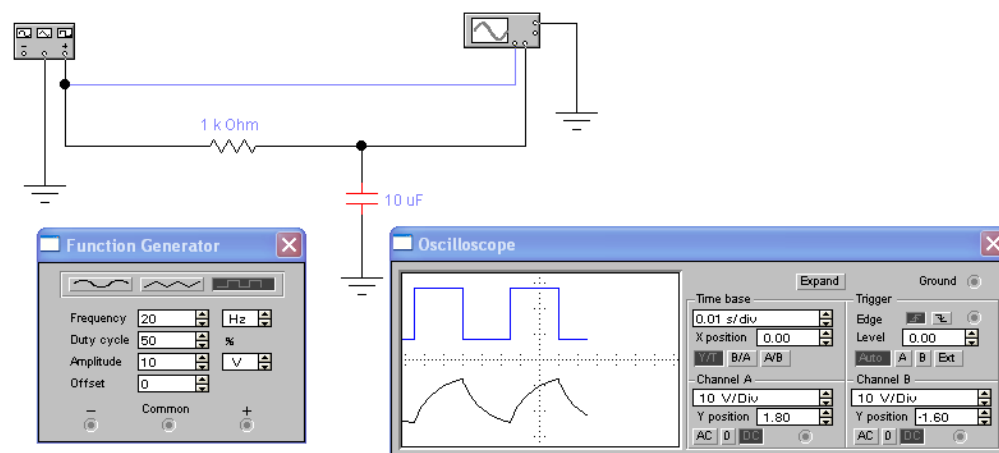
6.1. ИМПУЛЬСНЫЕ СХЕМЫ НА ТРАНЗИСТОРАХ И RC-ЭЛЕМЕНТАХ



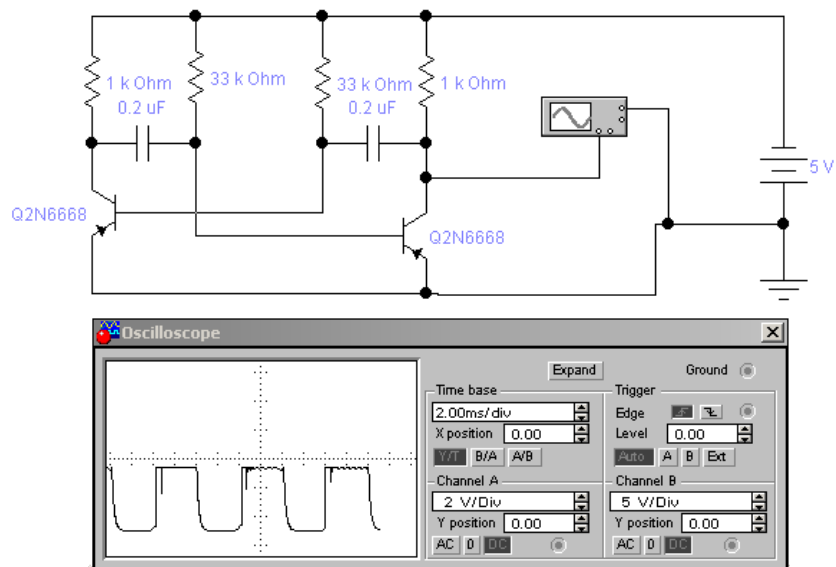
Транзисторный ключ



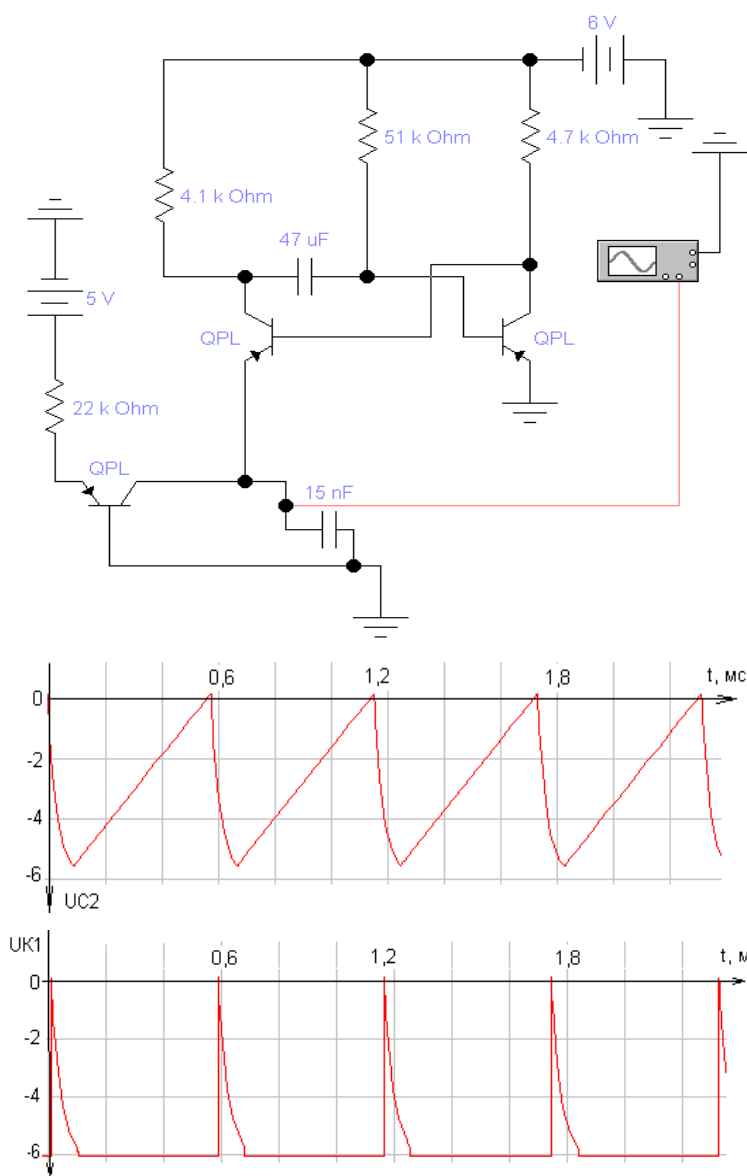
Дифференцирующая цепь



Интегрирующая цепь

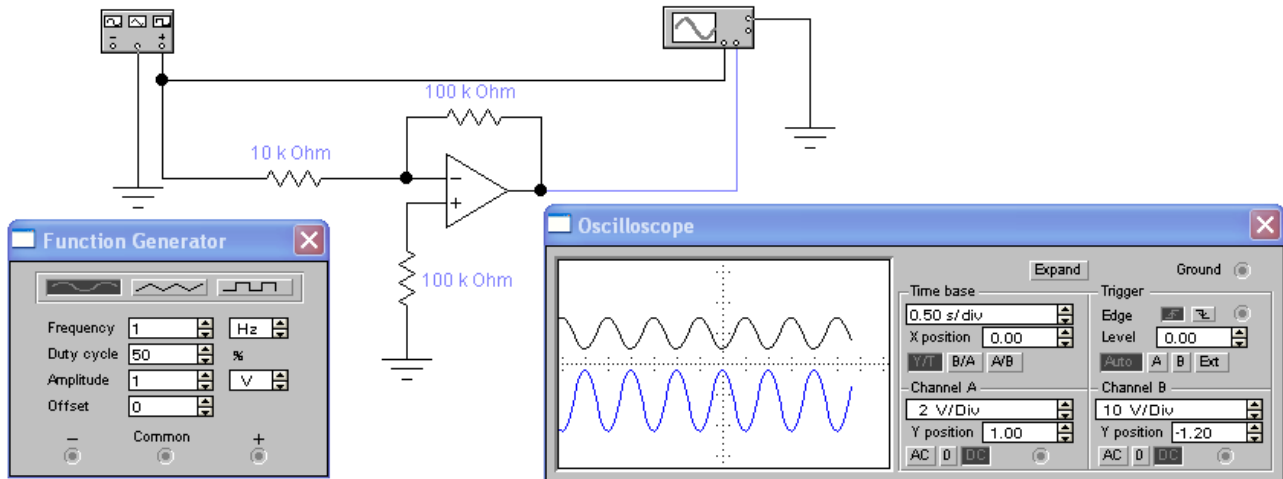


Автоколебательный мультивибратор (на транзисторах)

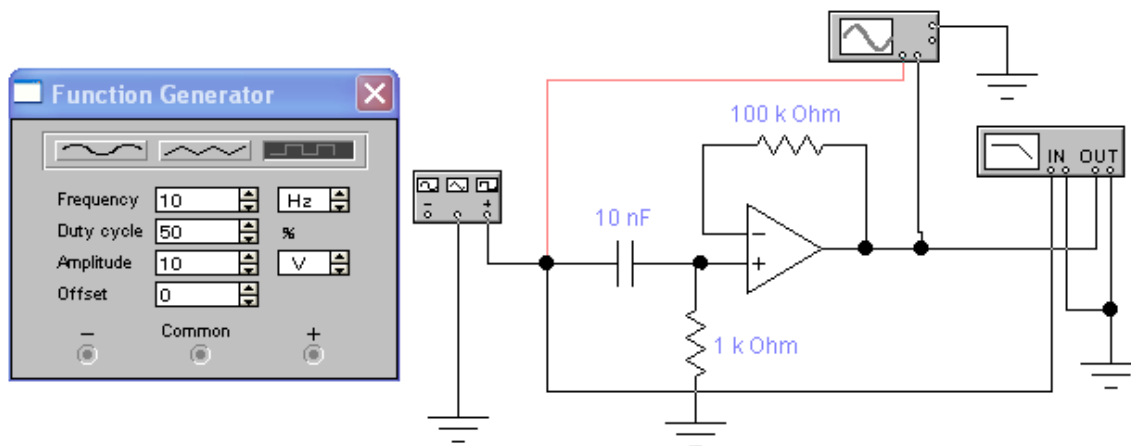


Генератор пилообразного напряжения

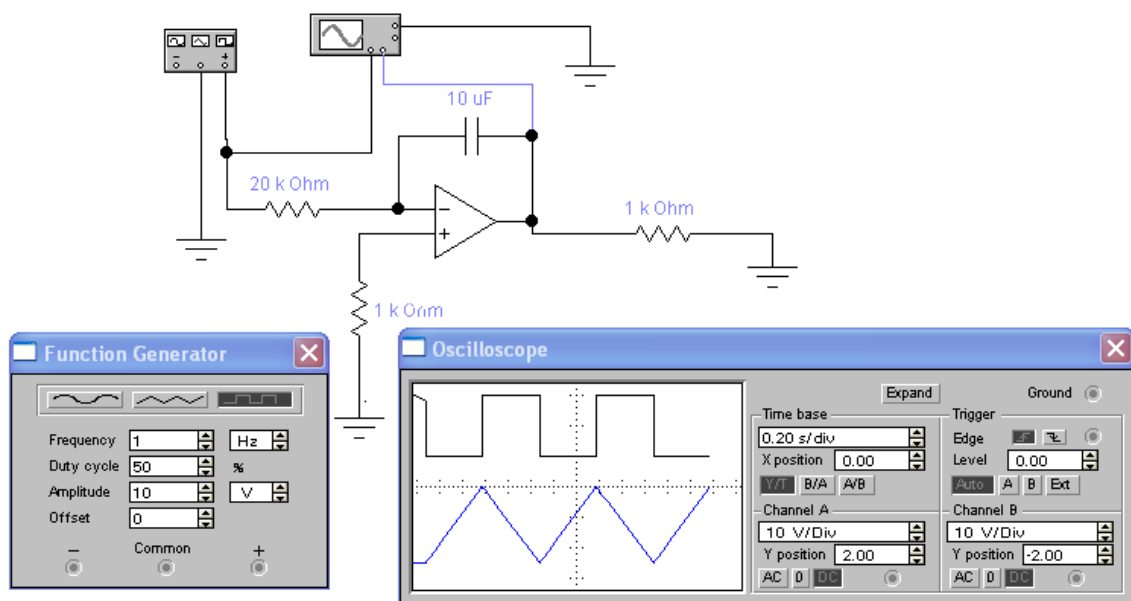
6.2. СХЕМЫ НА ОПЕРАЦИОННЫХ УСИЛИТЕЛЯХ (ОУ)



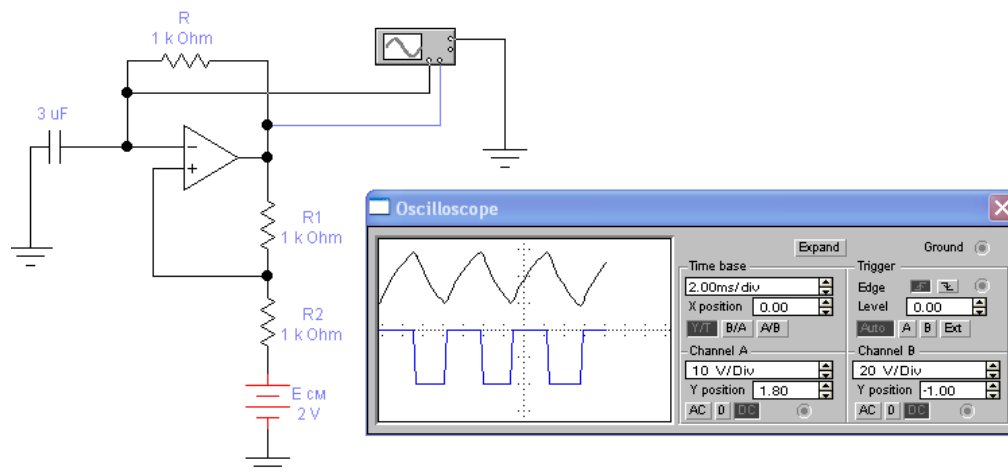
Усилитель



Дифференцирующий усилитель

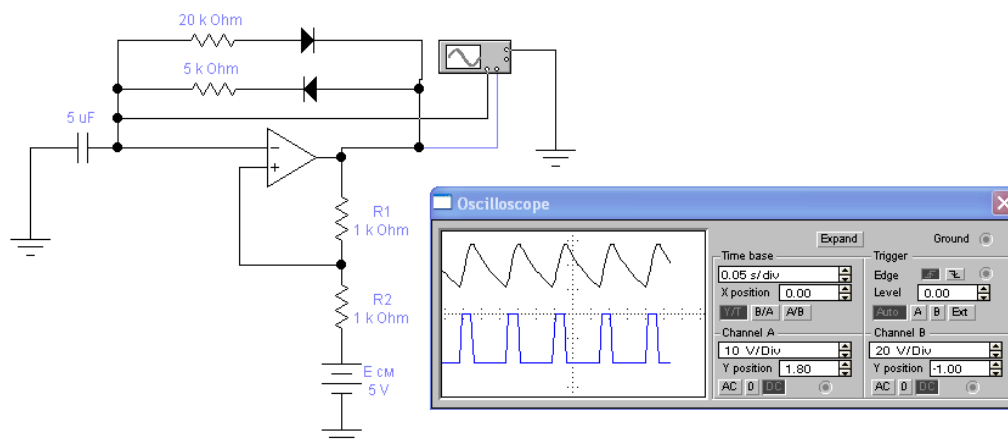


Интегрирующий усилитель

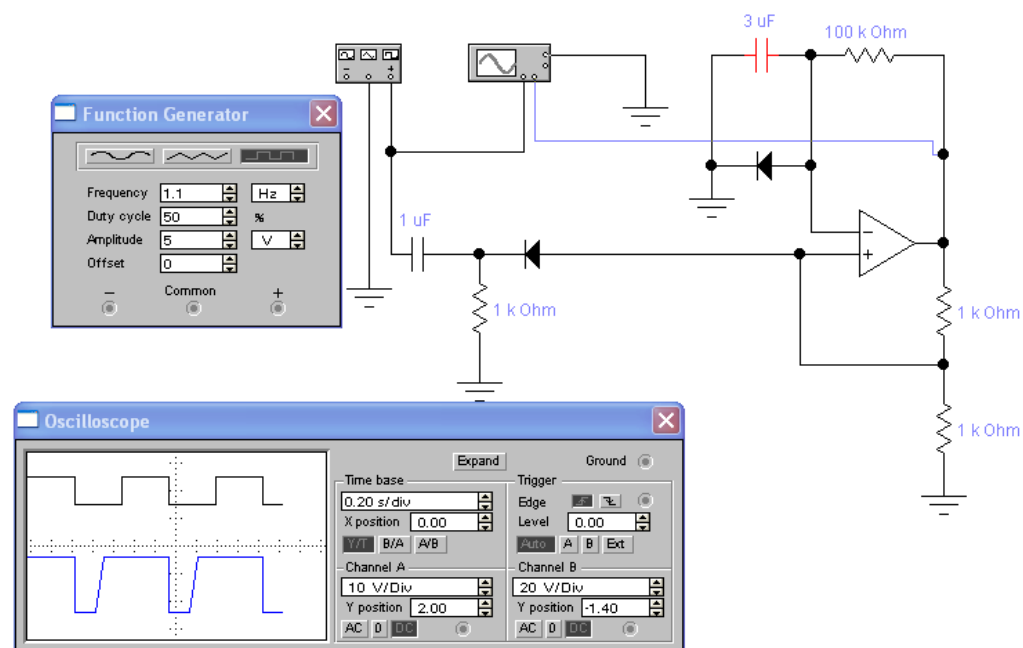


Автоколебательный мультивибратор.

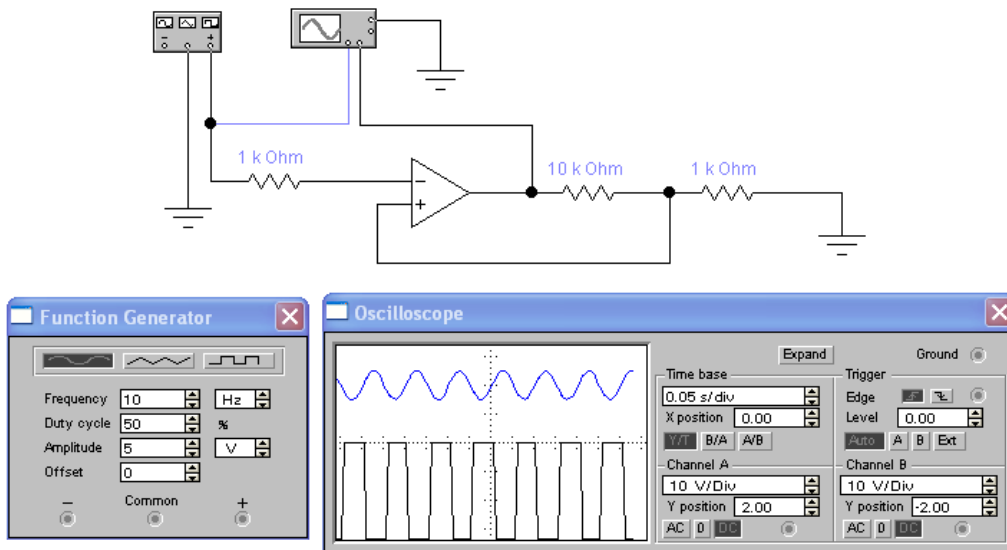
$$T = 2RC \ln(1 + 2 R_2/R_1) \text{ при } E_{CM} = 0$$



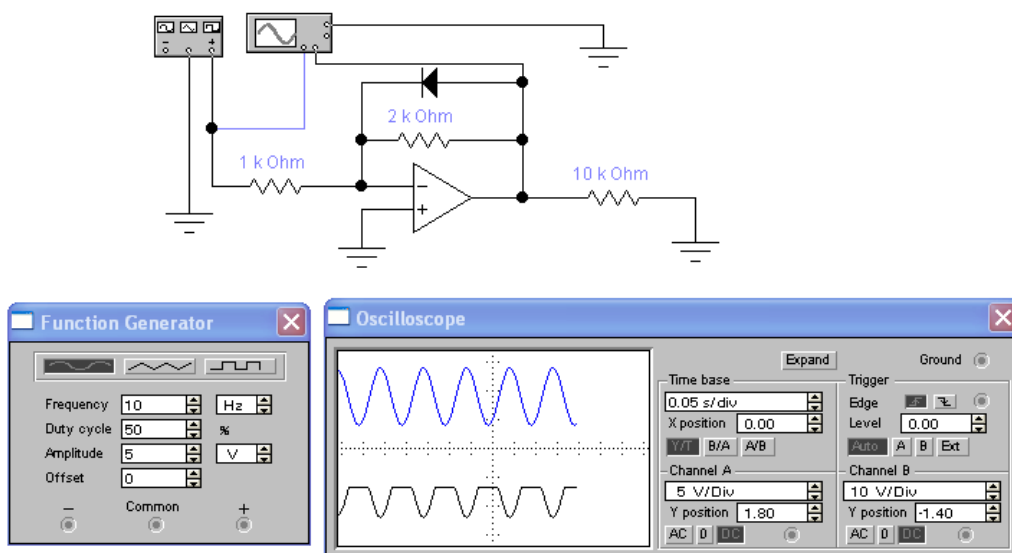
Несимметричный автоколебательный мультивибратор



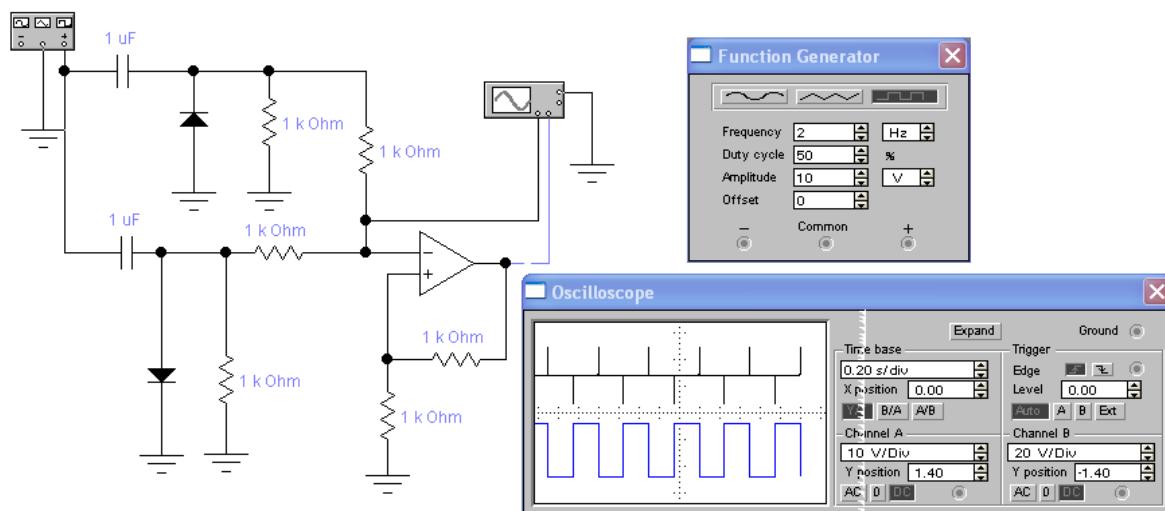
Ждущий мультивибратор



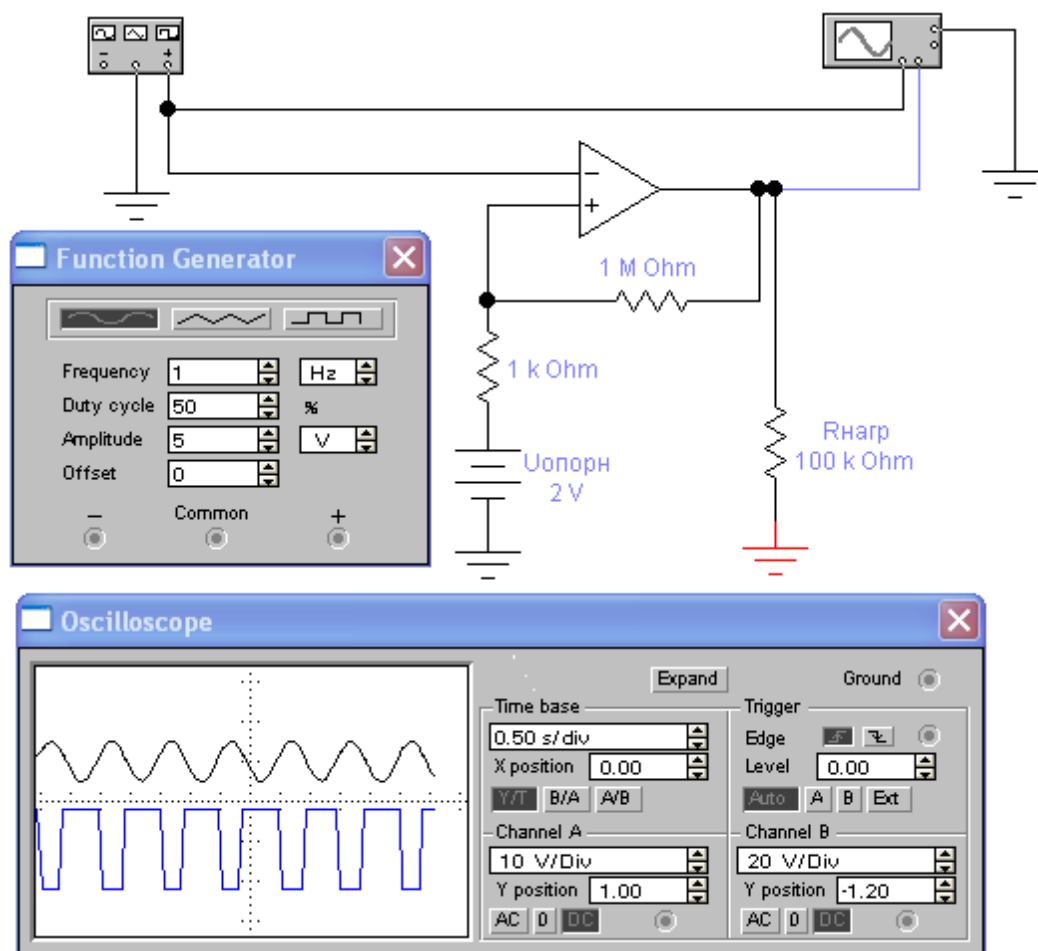
Триггер Шмитта



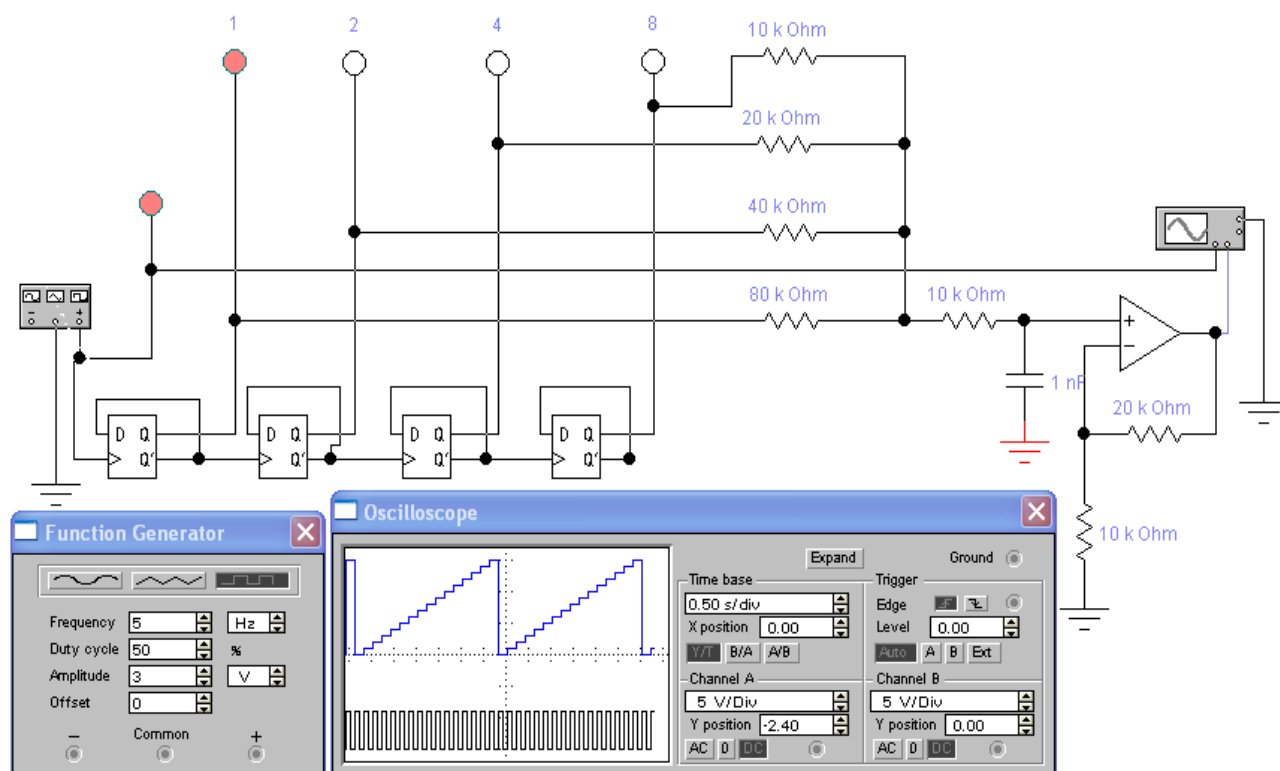
Амплитудный ограничитель



Триггер



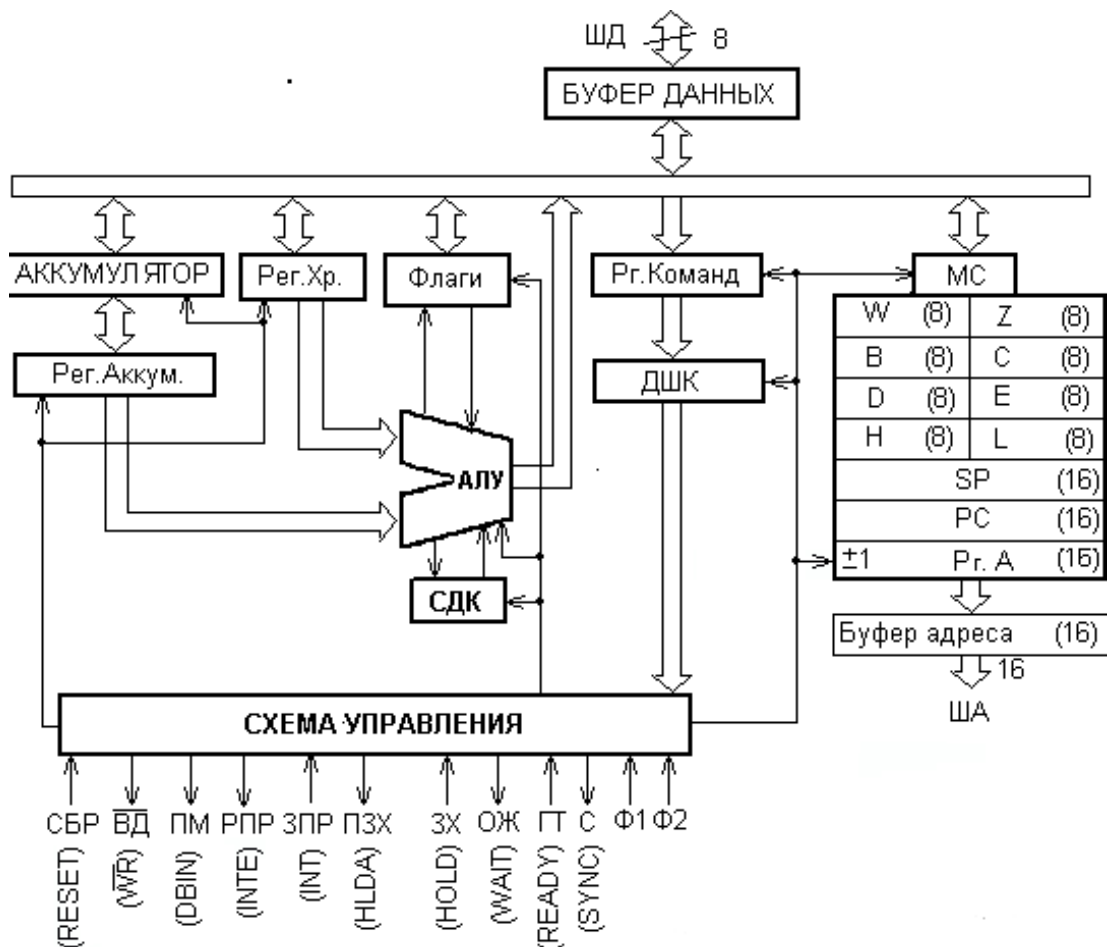
Однополярный компаратор



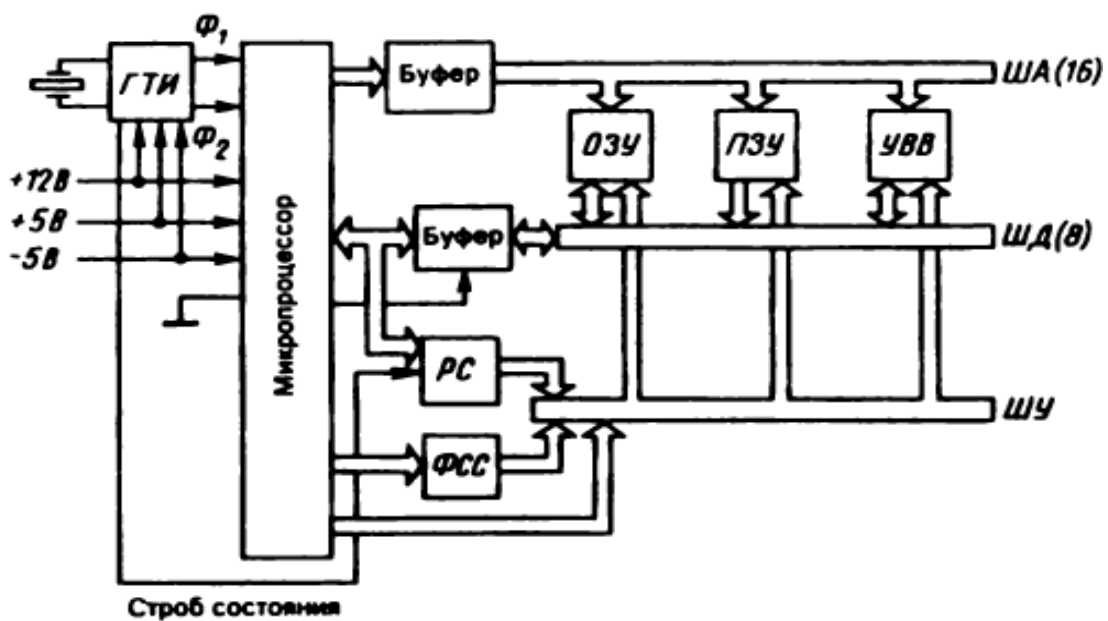
ГПН на основе счетчика и ОУ

7. МИКРОПРОЦЕССОРЫ И МИКРОКОНТРОЛЛЕРЫ

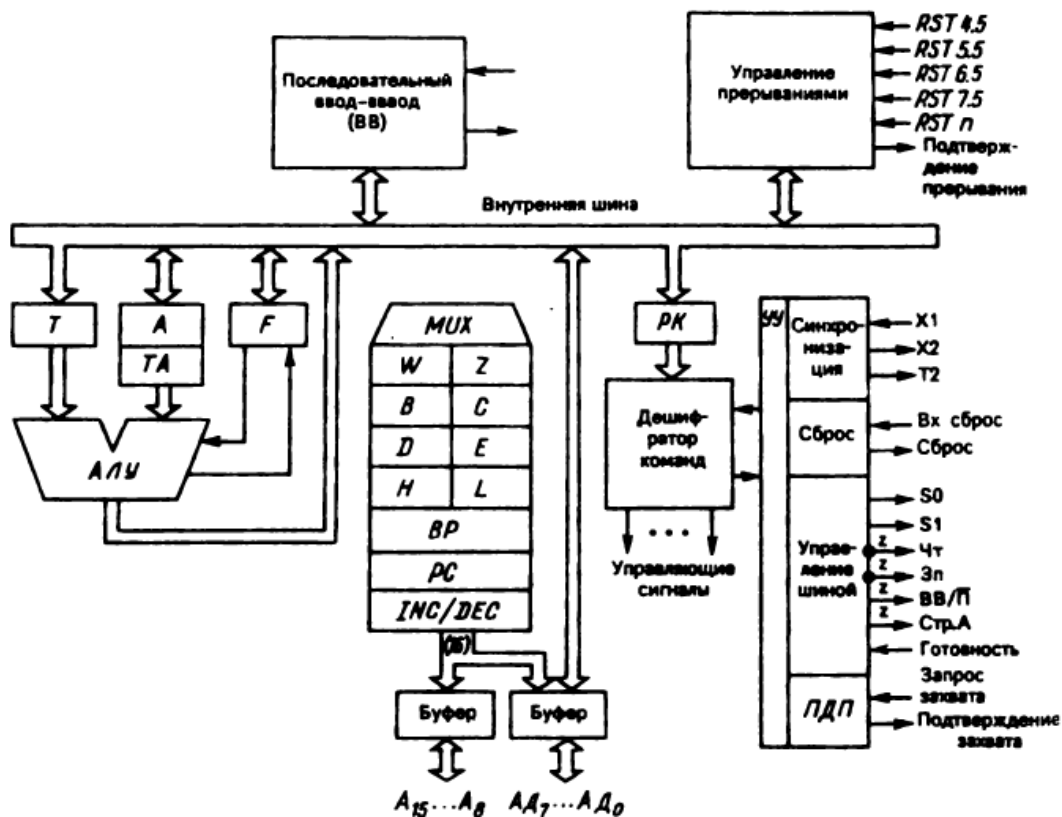
7.1. МИКРОПРОЦЕССОРНЫЕ СИСТЕМЫ



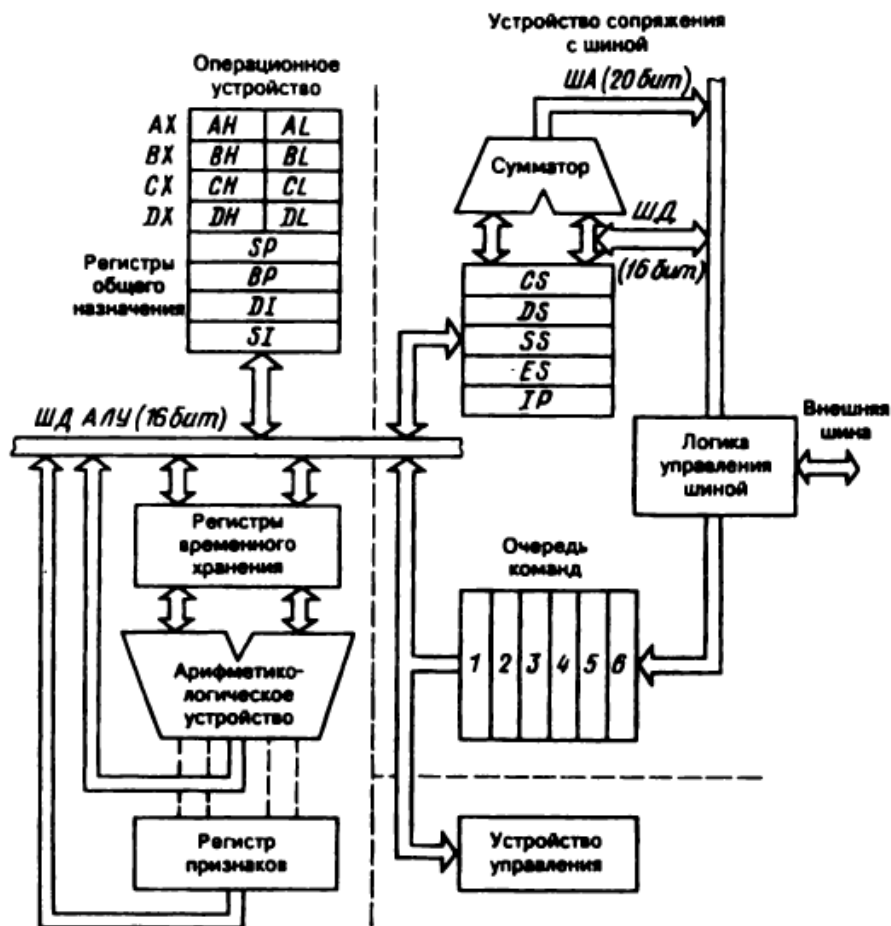
Структурная схема микропроцессора KP580BM80A



Структурная схема микропроцессорной системы KP580

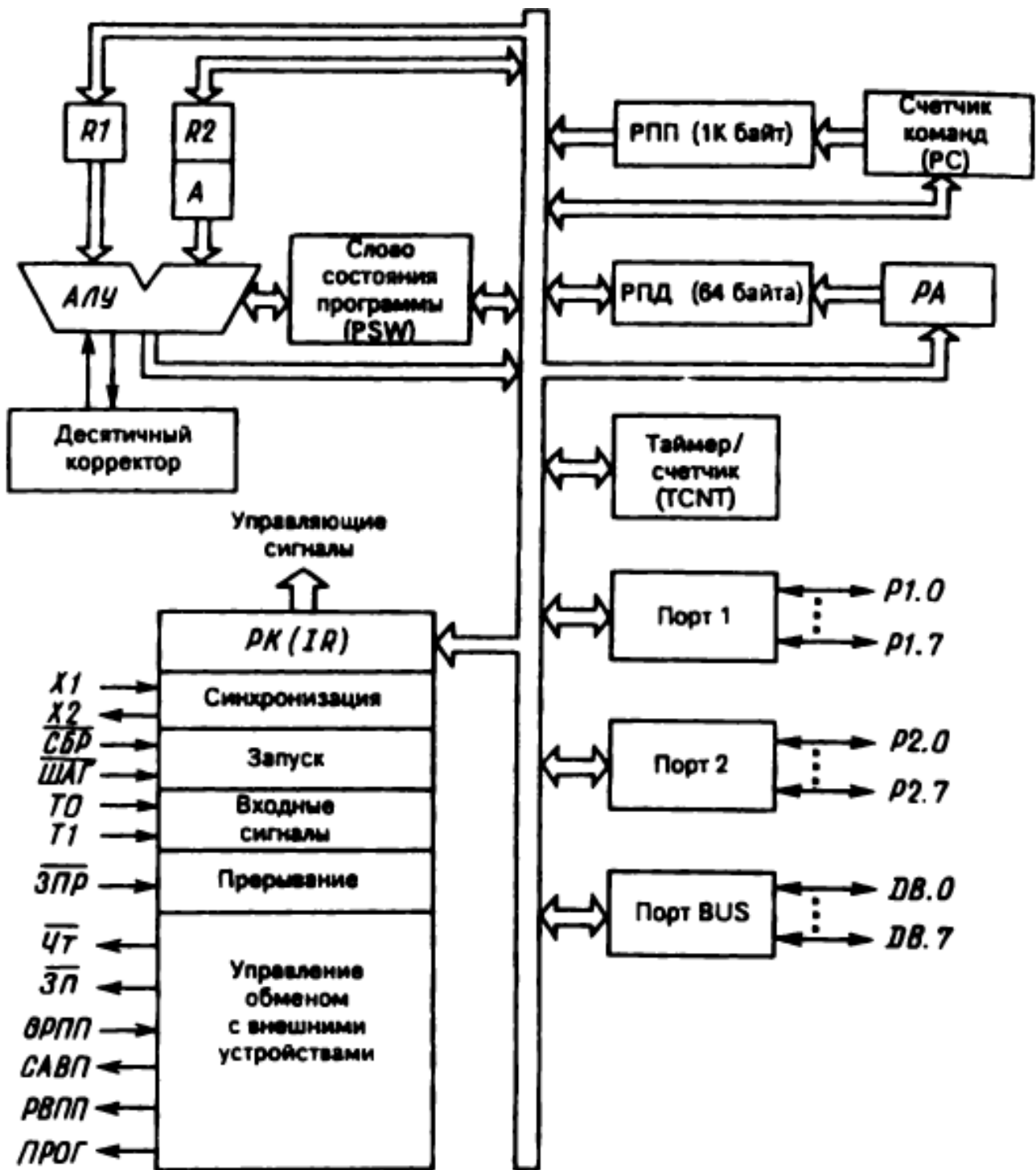


Структурная схема микропроцессора К1821ВМ85А

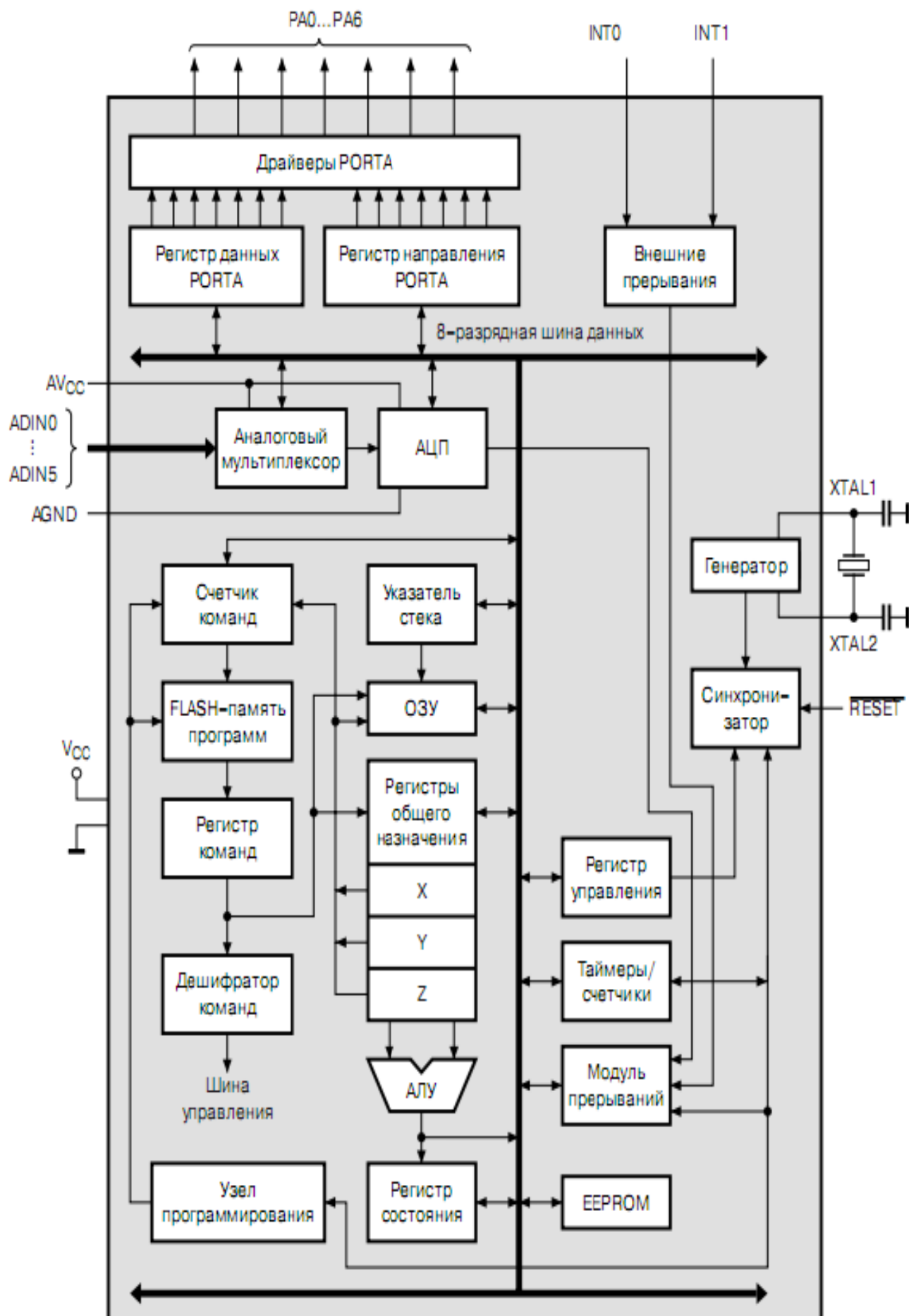


Структурная схема микропроцессора КР1810ВМ86

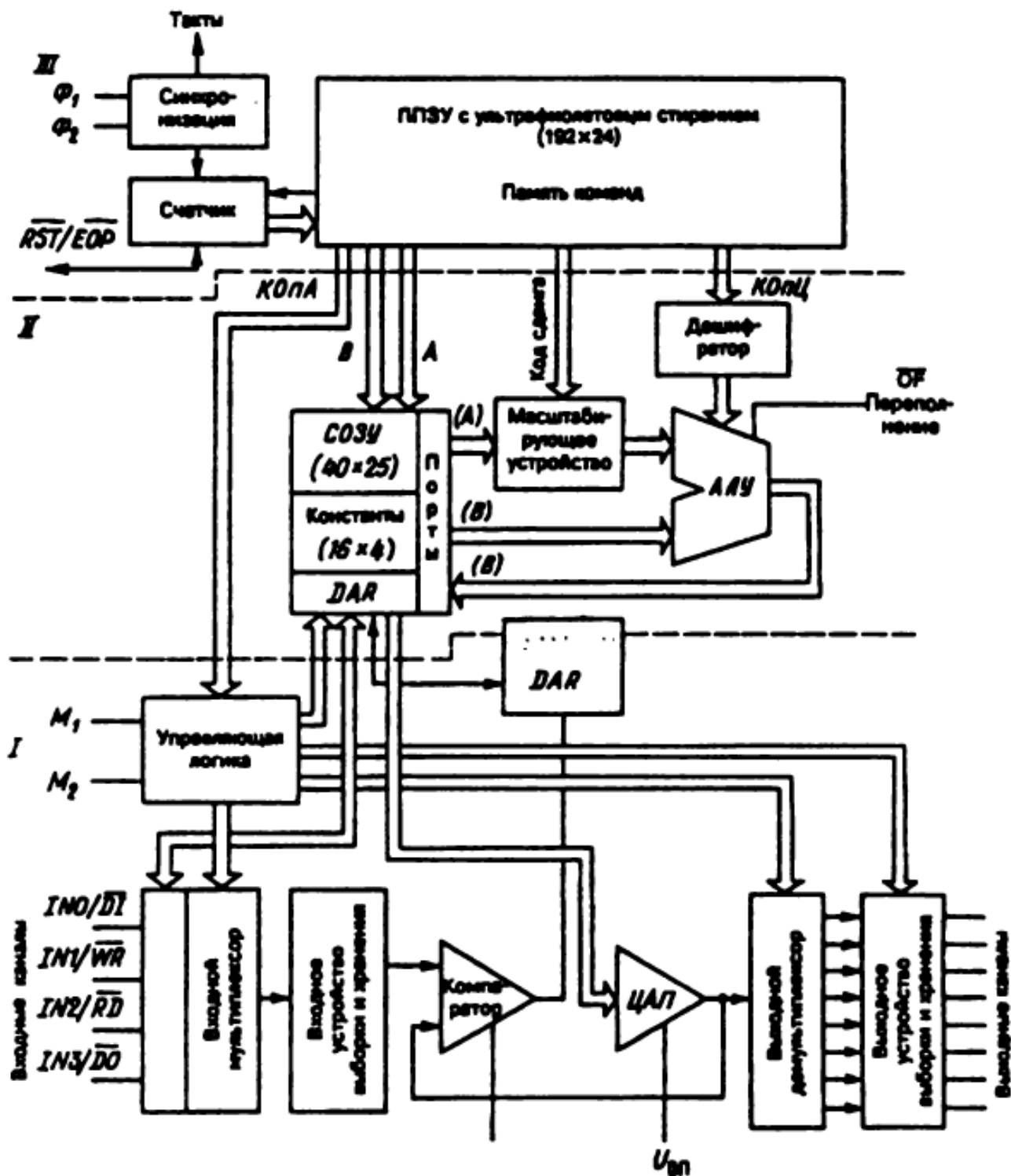
7.2. МИКРОКОНТРОЛЛЕРЫ

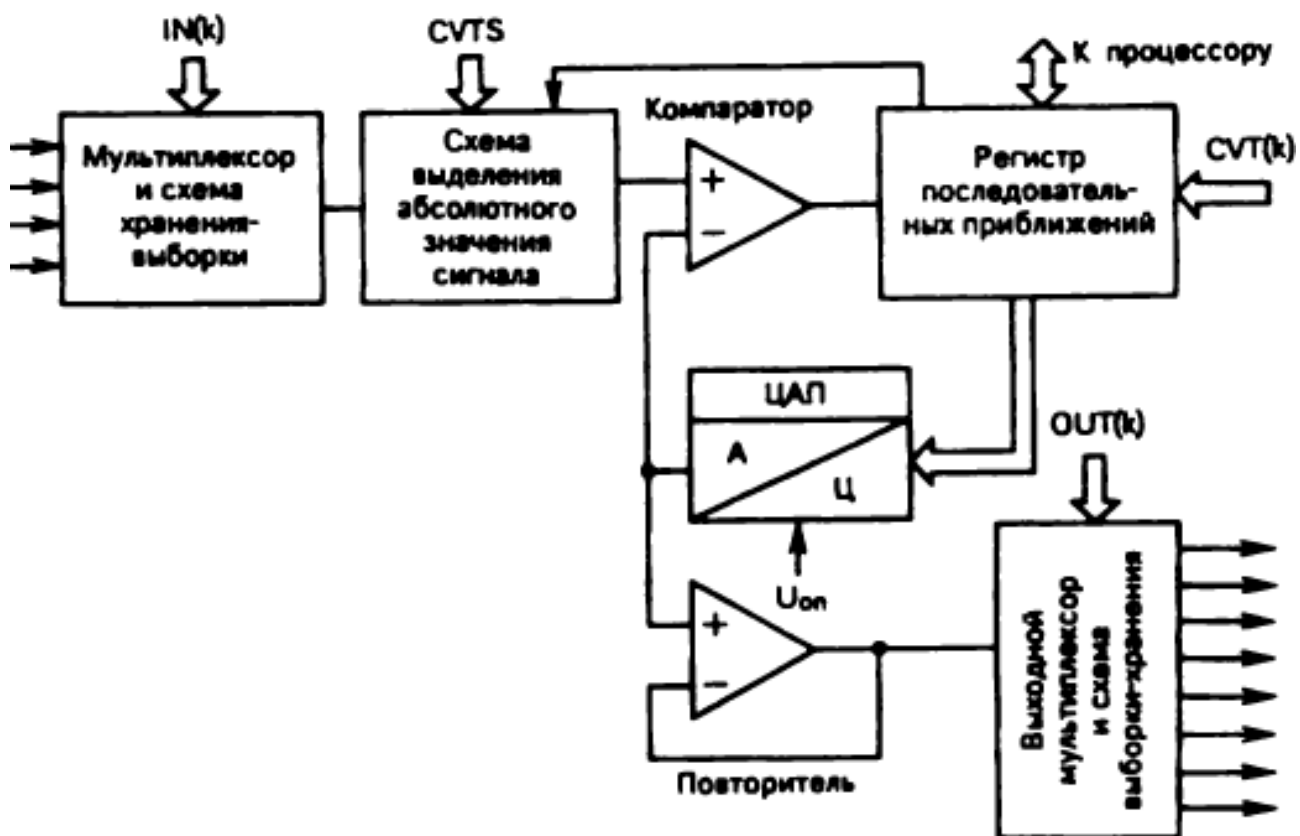


Структурная схема однокристалльного микроконтроллера
KM1816BE48



Структурная схема микроконтроллера AT90C8534

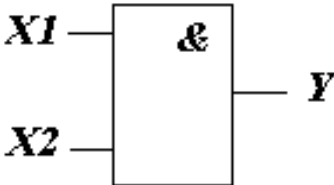

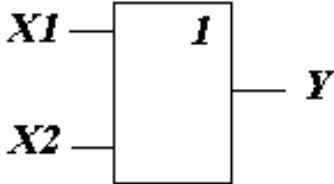
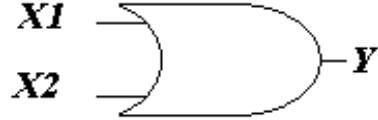
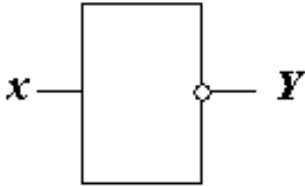
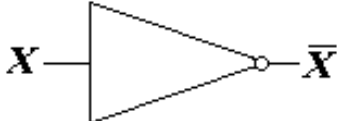
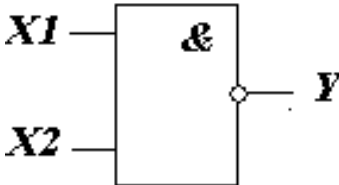

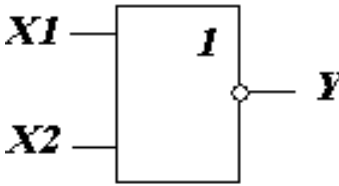
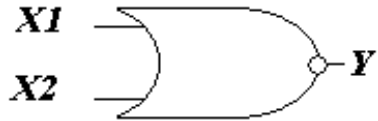
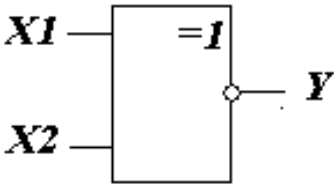





Структурная схема аналоговой части микросхемы КМ1813ВЕ1

ПРИЛОЖЕНИЕ

Изображение базовых логических элементов по ГОСТ 2.708–81
и в программе моделирования

Логическая функция	Обозначение по ГОСТ 2.708–81	Обозначение в программе	Булево выражение
И (AND)			$X1 \cdot X2 = Y$
ИЛИ (OR)			$X1 + X2 = Y$
НЕ (NOT)			$X = \bar{X}$
И-НЕ (NAND)			$\overline{X1 \cdot X2} = Y$
ИЛИ-НЕ (NOR)			$\overline{X1 + X2} = Y$
Исключающее ИЛИ (XOR)			$X1 \oplus X2 = Y$

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. *Бирюков, С. А.* Цифровые устройства на интегральных микросхемах / С. А. Бирюков. – М. : Радио и связь, 1991. – 183 с.
2. *Зельдин, Е. А.* Цифровые интегральные микросхемы в информационно-измерительной аппаратуре / Е. А. Зельдин. – Л. : Энергоатомиздат, 1986. – 280 с.
3. *Калабеков, Б. А.* Цифровые устройства и микропроцессорные системы / Б. А. Калабеков. – М. : Горячая линия – Телеком, 2007. – 336 с.
4. *Карлащук, В. И.* Электронная лаборатория на IBM PC. Программа Electronics Workbench и ее применение / В. И. Карлащук. – М. : Солон-Р, 1999. – 506 с.
5. *Нарышкин, А. К.* Цифровые устройства и микропроцессоры : учеб. пособие для радиотехн. специальностей вузов / А. К. Нарышкин. – М. : Академия, 2006. – 317 с.
6. *Опадчий, Ю. Ф.* Аналоговая и цифровая электроника (полный курс) : учебник для вузов по специальности «Проектирование и технология радио-электронных средств» / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров ; под ред. О. П. Глудкина. – М. : Горячая линия – Телеком, 2005. – 768 с.
7. *Панфилов, Д. И.* Электротехника и электроника в экспериментах и упражнениях: практикум на Electronics Workbench : в 2 т. Т. 2. Электроника / Д. И. Панфилов, В. С. Иванов, И. Н. Чепурин ; под общ. ред. Д. И. Панфилова. – М. : ДОДЭКА, 2000. – 288 с.
8. *Пехальский, Г. И.* Цифровые устройства : учеб. пособие для техн. специальностей вузов / Г. И. Пехальский, Т. Я. Новосельцева. – СПб. : Политехника, 1996. – 885 с.
9. Схемотехника электронных систем. Цифровые устройства / В. И. Бойко [и др.]. – СПб. : БХВ-Петербург, 2004. – 512 с.