



Регистры

Регистры — это устройства для хранения «-разрядных двоичных чисел и выполнения преобразований над ними. Регистры строятся на базе триггеров, число которых соответствует числу разрядов в хранимом двоичном слове. С каждым регистром обычно связано комбинационное цифровое устройство. Такая архитектура позволяет осуществлять определенные логические операции над двоичными числами. К таким операциям относятся: прием числа в регистр; передача числа из регистра; сдвиг слова влево или вправо на заданное число разрядов; преобразование последовательного кода в параллельный и обратно; установка регистра в начальное состояние и т.д.

Регистры можно разделить на следующие классы: накопительные, сдвиговые, параллельные, последовательные, комбинированные, однонаправленные, реверсивные.

Последовательный сдвигающий регистр

В сдвиговых регистрах подаваемая на информационный вход последовательность логических нулей и единиц будет передаваться от младшего выходного разряда к старшему пошагово с приходом фронта каждого тактового импульса.

Последовательный сдвигающий регистр можно построить, например, на базе D-триггеров (рис. 5.69).

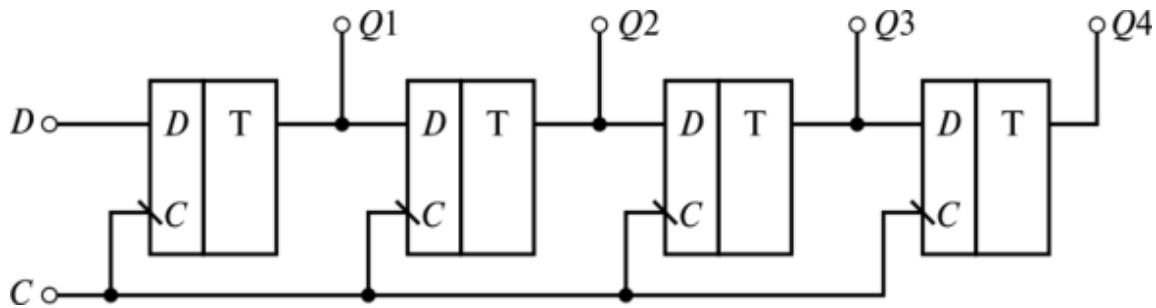


Рис. 5.69. Последовательный сдвигающий регистр

На рис. 5.69 вход D является информационным для четырехразрядного регистра, а вход C — вход синхроимпульсов.

Временные диаграммы, поясняющие работу сдвигающего регистра, изображены на рис. 5.70.

Таблица истинности сдвигающего регистра имеет следующий вид:

Номер такта	D	0.	q_2	≤ 23	q_4
0	0	0	0	0	0
1	1	0	0	0	0

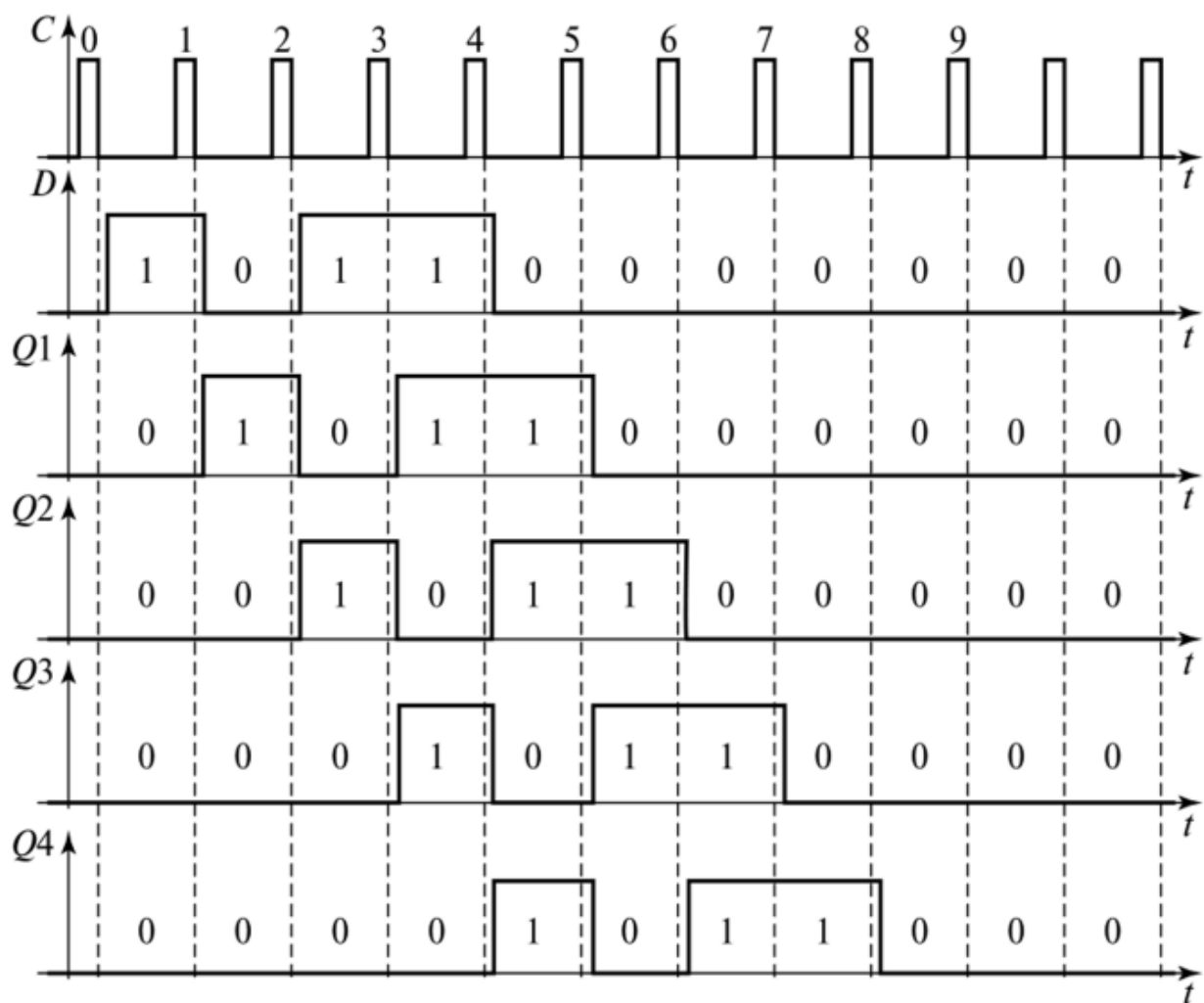


Рис. 5.70. Временные диаграммы работы сдвигающего регистра

Номер такта	D	Q	Q_i	Q_3	Q_4
2	0	1	0	0	0
3	1	0	1	0	0
4	1	1	0	1	0
5	0	1	1	0	1
6	0	0	1	1	0
7	0	0	0	1	1
8	0	0	0	0	1

Ввод четырехразрядного двоичного числа в такой регистр осуществляется за четыре такта. На пятом такте старший бит информации безвозвратно теряется и начинается заполнение регистра новым четырехразрядным числом.

Представленный регистр является преобразователем последовательного двоичного кода в параллельный.

Накопительный односторонний регистр с параллельным вводом

На вход параллельного регистра подается n -разрядное двоичное число. По фронту синхроимпульса параллельно включенные триггеры, на основе которых строится регистр, меняют свое состояние, т.е. на выходе триггеров формируется двоичное число, соответствующее входному. Затем триггеры

переходят в режим хранения. Запись в регистр закончена. Для считывания информации из регистра, как правило, используется комбинационное логическое устройство, управляемое специальным сигналом с входа «Считывание» («Чтение»). По этому сигналу информация с выходов триггеров регистра переносится на выход комбинационного устройства. Операция считывания информации из регистра закончена.

На рис. 5.71 изображена схема параллельного регистра, собранного на двух сдвоенных \wedge -триггерах. Комбинационное логическое устройство (КЛУ) для осуществления операции считывания выполнено из четырех элементов «2И».

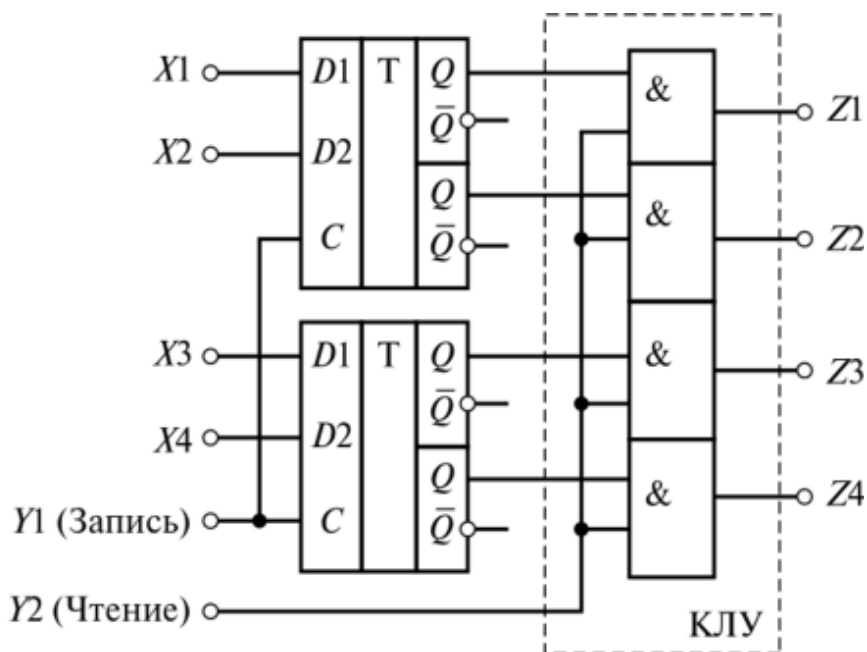


Рис. 5.71. Параллельный регистр На рис. 5.71 обозначено:

- X — X4 — входной параллельный двоичный код;
- Y и Y1 — управляющие входы. При Y = 1 осуществляется режим параллельной записи в регистр, при Y = Y2 = 0 — режим хранения информации, при Y2 = 1 — параллельное считывание информации (вывод информации из регистра);
- Z1 — Z4 — выходной параллельный двоичный код.

На рис. 5.72 представлено схемное обозначение регистра с параллельным вводом (микросхема K555IP27).

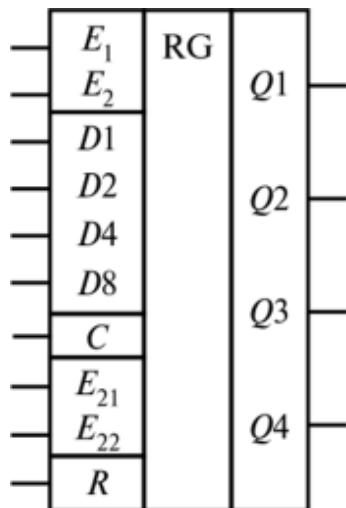


Рис. 5.72. Параллельный четырехразрядный регистр

Особенностью представленного на рис. 5.72 регистра является наличие сдвоенного входа управления записью в регистр (выводы E_x и E_2) и сдвоенного входа управления чтением из регистра (выводы E_{21} и E_{22}). Такая архитектура регистра позволяет наращивать разрядность устройства памяти и создавать из регистров комбинированные устройства хранения информации.

На рис. 5.72 обозначено:

- $D1—D8$ и $Q1—Q4$ — вход и выход данных;
- C — вход синхронизации;

E_x , E_2 , и E_{21} , E_{22} — управляющие входы. Если $E_x = E_2 = 0$, то регистр работает в режиме параллельного ввода информации (в момент прихода положительного фронта на вход C); если $E_x = 1$ или $E_2 = 1$, то в режиме хранения информации. Если $E_{21} = E_{22} = 0$, регистр работает в режиме передачи информации на выход; если $E_{21} = 1$ или $E_{22} = 1$, то выходы регистра переходят в третье состояние.

Универсальный регистр

Универсальный регистр — это регистр, который за счет сложных внутренних логических связей может обеспечивать запись и чтение информации в параллельном двоичном коде, передачу информации в последовательном коде со сдвигом вправо или влево, хранение информации.

На рис. 5.73 представлено схемное обозначение универсального регистра.

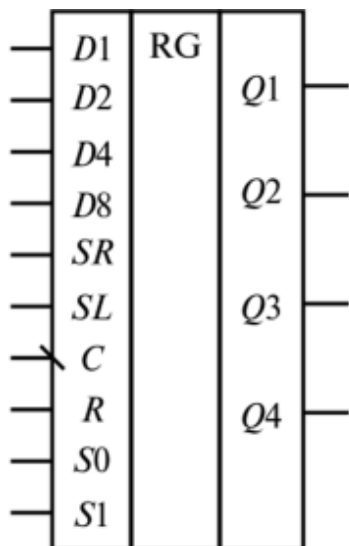


Рис. 5.73. Универсальный регистр На рис. 5.73 обозначено:

- 7)1—7)8 — входы для параллельной загрузки данных в регистр;
- SR — вход для последовательной загрузки данных в регистр со сдвигом вправо;
- 57, — вход для последовательной загрузки данных в регистр со сдвигом влево;
- C — вход синхронизации;
- R — вход сброса регистра в «0»;
- 50 и 51 — управляющие входы, задающие режим работы регистра. При $50 = 51 = 1$ осуществляется параллельная загрузка данных с входов 51 — 7)8, при $50 = 1$ и $51 = 0$ — ввод данных с входа SR (сдвиг вправо), при $50 = 0$ и $51 = 1$ — ввод данных с входа SL (сдвиг влево), при $50 = 51 = 0$ — хранение данных;
- $Q1—Q4$ — выходы регистра.

