

LABORATORIO II

Implementación de Amplificador Lock-In Digital

HORST, RAÚL TOMÁS

ROQUETA, MATÍAS DANIEL

Instituto Balseiro, Centro Atómico Bariloche, Comisión Nacional de Energía Atómica

Resumen

Se diseñó y desarrolló un amplificador lock in mediante software en lenguaje python. Se utilizaron dos generadores de onda, uno para originar la señal de referencia y otro para agregar ruido. El funcionamiento del mismo se evaluó mediante mediciones de impedancias conocidas, en donde el ruido fue ordenes de magnitud mayor a la magnitud de la señal de interés. Se analizaron los resultados obtenidos para distintas relaciones señal-ruido, resultando los valores $RL = (460 \pm 20)\Omega$ con incerteza relativa de 4,3% y $C = (0.67 \pm 0.07)\mu F$ con incerteza relativa de 10.4%, valores dentro de la cota del error tabulado para SNR menores a '-6dB (VER)'.

Introducción

Un amplificador lock in es un dispositivo electrónico capaz de extraer la fase y amplitud de una señal de banda angosta medida en un ambiente ruidoso.

El funcionamiento del lock in requiere información de la dependencia temporal de la señal de interés, que es aportada por una señal de referencia. Según la implementación, la señal de referencia puede ser inyectada al lock in de una fuente externa o generada internamente.

El lock in recupera la señal de interés multiplicando a esta por la referencia en fase y cuadratura, y aplicando un filtro pasa bajo al producto de señales. Este proceso es llamado *demodulación coherente*. [1]

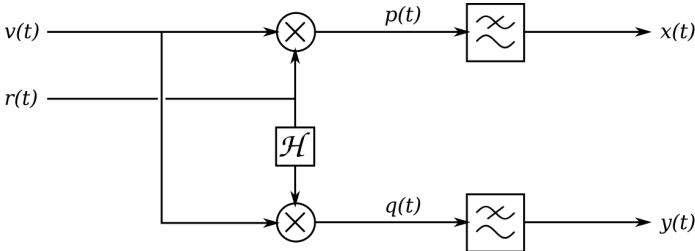


Figura 1: Una señal de entrada $v(t)$ es inyectada al lock in. Posterior a la demodulación coherente, se extrae la señal de interés $z(t) = x(t) + jy(t)$

La figura 1 presenta un circuito lock in típico. El bloque transformada de Hilbert para una referencia senoidal corresponde a un desfase de 90° . La señal de salida se obtiene en forma de parte real e imaginaria, pero típicamente se expresa en forma amplitud y fase

$$z(t) = x(t) + jy(t) = R(t)e^{j\Phi(t)}$$

Donde la amplitud y fase se obtienen de las ecuaciones

$$R(t) = \sqrt{x^2(t) + y^2(t)} \quad \Phi(t) = \arctan \frac{y(t)}{x(t)}$$

Para comprender el comportamiento esperado del demodulador coherente resulta útil visualizar las señales involucradas en el dominio de la frecuencia, análisis que se realiza en la figura 2.

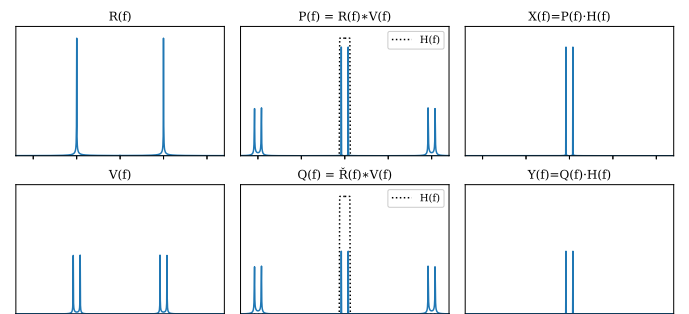


Figura 2: Realización en ausencia de ruido de las señales presentes en la figura 1 representadas en el dominio de la frecuencia, incluida la respuesta en frecuencia del filtro.

La salida $z(t)$ del demodulador coherente se puede interpretar como la entrada $v(t)$ transportada a banda base. Por este motivo la frecuencia de corte del filtro pasa bajos se debe elegir tal que acepte el ancho de banda de la señal a medir.

Implementación

La aplicación del amplificador lock in correspondiente a la práctica realizada es de medición de impedancias.

Esto se realiza midiendo la transferencia de un circuito divisor de tensión con una impedancia incógnita.

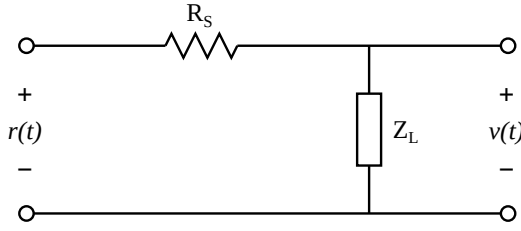


Figura 3: Circuito a medir, R_S es una resistencia de valor conocido, y Z_L una impedancia supuesta incógnita.

En estas condiciones, se mide

$$H = \frac{v(t)}{r(t)} = \frac{Z}{R + Z} \rightarrow Z = \frac{HR}{1 - H} \quad (1)$$

La relación $v(t) = Hr(t)$ con $H \in \mathbb{C}$ implica que el ancho de banda de la señal a medir puede considerarse arbitrariamente chico.

El filtro elegido fue un FIR por su facilidad de implementación y diseño respecto al IIR.[2]

- Al no tener polos en su función de transferencia, un FIR es siempre estable.
- La respuesta es de fase constante lo, cual permite conocer su retardo de grupo según la ecuación

$$\tau = \frac{N - 1}{2f_s} \quad (2)$$

- La aplicación de un FIR de respuesta al impulso h a una señal x es un único producto interno

$$y_i = \sum_{j=0}^N h_j x_{i-j} = [x_i \quad \cdots \quad x_{i-N}] \begin{bmatrix} h_0 \\ \vdots \\ h_N \end{bmatrix} \quad (3)$$

Conociendo el valor de τ se decide a partir de que instante registrar valores tal de medir únicamente en régimen estacionario. Se elije la convención de que el régimen estacionario empieza a $t \geq 5\tau$.

Ya que lo que interesa medir en nuestro circuito es transferencia, resulta útil normalizar los valores medidos. Normalizando se independiza la medición de la tensión de alimentación del circuito y se mide transferencia directamente. El lock in implementado corresponde a la figura 4

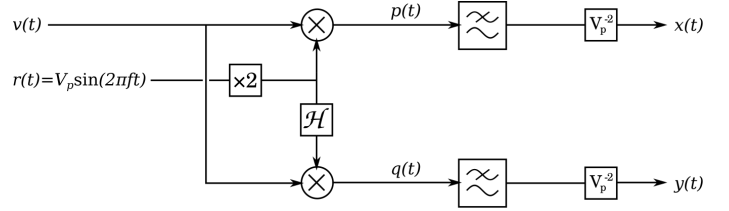


Figura 4: Lock In implementado para medición de impedancias. El módulo $\times 2$ aplicado a la referencia contrarresta un efecto de la demodulación visto en la figura 2 donde la mitad de la amplitud de la señal de interés es transportada a alta frecuencia y filtrada.

Método Experimental

En primer lugar se midió la frecuencia máxima de muestreo que permite el dispositivo de medición, esta es necesaria para diseñar los filtros digitales y para conocer la máxima frecuencia de señal que se puede medir.

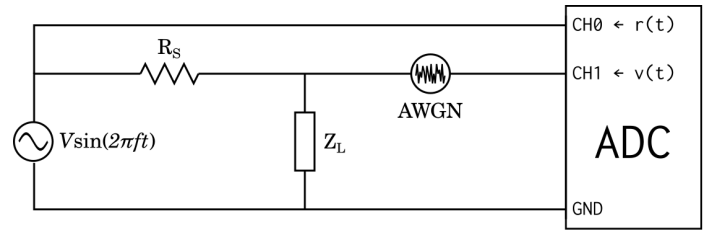


Figura 5: Circuito usado en el experimento. Los generadores de señal son RIGOL DG4102. El conversor analógico digital es Measurement Computing USB-1408FS.

Luego se ensambló el circuito de la figura 5, en donde Z_L era de carácter puramente resistivo, y se pudo obtener el valor de la resistencia de carga $RL = Z_L$ para comprobar el funcionamiento del lock in en el caso de impedancias reales.

Se utilizaron dos generadores de señal RIGOL DG4102 para poder generar la señal de referencia y el ruido. Para sumar éstas dos señales se tuvo que "flotar" la tierra de uno de los generadores dado que éstos no poseen tierra propia, sino que utilizan la de la red eléctrica.

Para la realización del lock in se implementó un script en python como se puede ver en el apéndice. En el código se importó la librería del dispositivo de medición, el conversor analógico digital USB-1408FS de la línea MEASUREMENT COMPUTING, para poder calibrarlo y realizar las mediciones.

Se implementaron las etapas de la figura 4, en donde se optó por utilizar filtros FIR dada su versatilidad y

sencillez de implementación.

El programa toma la señal $v(t)$ y la normaliza utilizando su máximo valor de amplitud, siendo ésta la tensión de referencia. Además se mide la señal $r(t)$ y se le aumenta la amplitud en un factor de 2 por el desarrollo que se necesita [Apéndice]. Se genera la señal $p(t)$ mediante la multiplicación de las dos señales tomadas. Luego se genera la señal $q(t)$ desfasando 90° la señal mediante la transformada de Hilbert. Por último se aplican filtros pasa bajos, obteniendo respectivamente las salidas $x(t)$ e $y(t)$, necesarias para obtener los valores de amplitud y fase de la señal $v(t)$.

Resultados

Falta analizar que puntos usar de las gráficas y reportar el valor $RL = (460 \pm 20)\Omega$, $C = (0.67 \pm 0.07)\mu F$

Se determinó que la frecuencia máxima de muestreo es de aproximadamente 500Hz, con una frecuencia máxima medible de 250Hz, según el teorema de muestreo de Nyquist. [3]

Se midió el valor de RL en función de la relación señal a ruido en la entrada para tres filtros FIR de distinto orden. Se puede apreciar que el filtro óptimo es el de mayor orden, dado que se utilizan mayor cantidad de mediciones para generar las señales medidas.

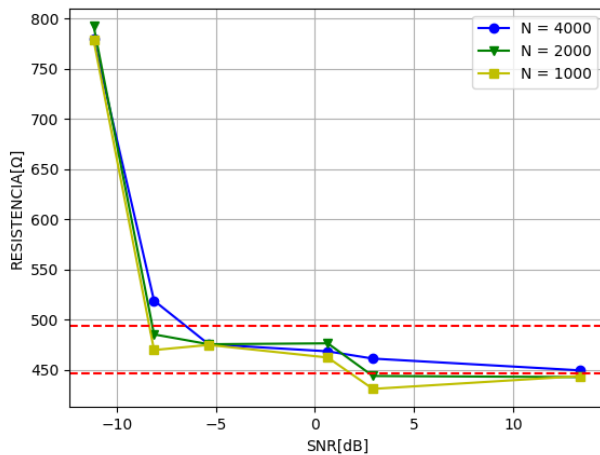


Figura 6: Resistencia de carga RL obtenida con el lock in en función de la relación señal ruido. Se obtuvo $RL = (460 \pm 20)\Omega$.

Para comprobar que el límite de funcionamiento del lock in no está limitado por el orden del filtro elegido sino por la SNR a la entrada se realizaron distintas mediciones sobre el valor RL (dada la simpleza del circuito) para un valor de SNR a la entrada de -22.5dB

para distintos filtros como se explyea en la figura 7. Se aprecia un valor mas acercado al tabulado cuando se aumenta el orden del filtro, sin embargo está lejos de entrar en la cota del error tabulado, y esto asegura que el limitante en éste lock in es el ruido a la entrada.

Cabe aclarar que los valores de resistencia que estamos midiendo están dos ordenes de magnitud por de bajo de la impedancias de entrada del adc, y al estar en una conexión en paralelo predomina el valor de la resistencia que deseamos obtener.

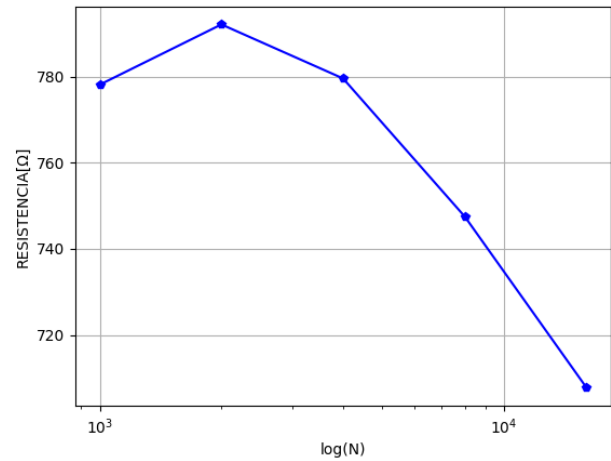


Figura 7: Resistencia de carga RL obtenida con el lock in en función del orden del filtro empleado para una relación señal ruido de -22.5dB

Por último se armó el circuito de la figura 8. Con esto se midió el valor de la capacidad CL para poder comprobar el funcionamiento del lock in en impedancias complejas.

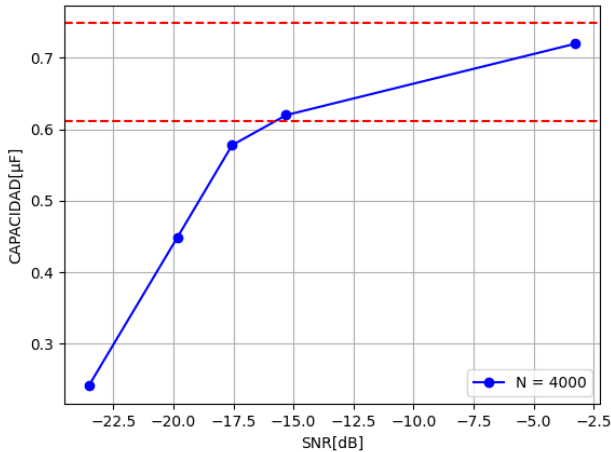


Figura 8: Capacidad de carga C obtenida con el lock in en función de la relación señal ruido. Se obtuvo $C = (0.67 \pm 0.07) \mu\text{F}$.

Discusión

A la hora de implementar el lock in diseñado se tuvo la limitancia de un valor bajo en la frecuencia de muestreo máxima que permitía el adc utilizado, por lo que se sugiere renovar éste dispositivo para poder tener un mayor rango de funcionamiento.

Se recomienda no realizar mediciones en la que la frecuencia de referencia sea similar a la frecuencia de la red dado que ésto introduce un mayor nivel de ruido.

Conclusiones

Si bien los amplificadores lock in comerciales resuelven mediciones con SNR de 1:1000, es decir 60dB, se encuentra satisfactorio el rendimiento del lock in digital desarrollado, con una implementación relativamente sencilla.

Se concluye que la mínima SNR de entrada para el correcto funcionamiento del lock in implementado es de aproximadamente unos '-6dB por ejemplo'.

Referencias

- [1] Principles of lock-in detection and the state of the art. Technical report, Zurich Instruments, Nov 2016.
- [2] Simon Haykin. *Signals and Systems*, chapter 8.9. John Wiley, 2 edition, 2003.
- [3] Simon Haykin. *Signals and Systems*, chapter 4.6. John Wiley, 2 edition, 2003.

Apéndices

Apéndice 1 - Medición de SNR de Entrada

A la entrada del lock in se mide $v(t) = s(t) + n(t)$. Es de interés para la práctica conocer la relación señal ruido, definida por la relación entre medias cuadráticas

$$SNR = \frac{E[s^2(t)]}{E[n^2(t)]} \quad (4)$$

Sin embargo, se desconocen las componentes individuales $s(t)$, $n(t)$ únicamente se conoce su suma y la frecuencia de $s(t)$.

Esto permite aproximar $s(t)$ y $n(t)$ usando filtros muy selectivos a frecuencia central f_0 . Un filtro pasa banda para aproximar $s(t)$ y uno rechaza banda para aproximar $n(t)$, tal como indica la figura 9.

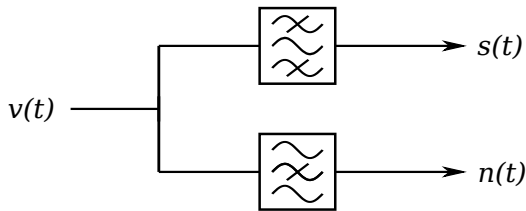


Figura 9: Diagrama lógico de aproximación $s(t)$ y $n(t)$

Una realización de este proceso en el dominio de la frecuencia ante una medición de $v(t)$ se presenta en la figura 10

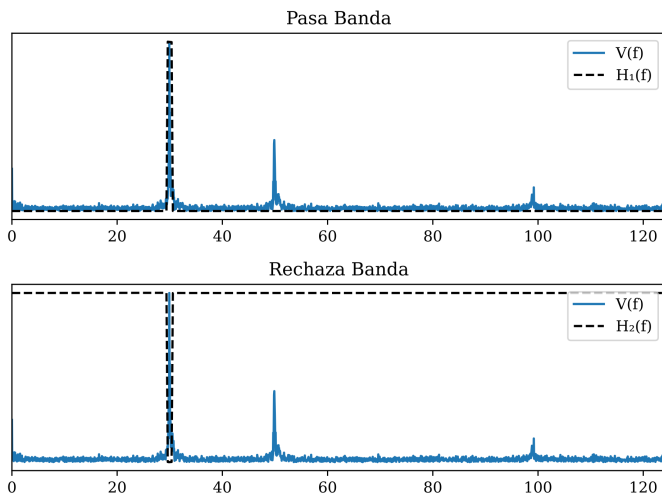


Figura 10: Realización del circuito 9 en el dominio de la frecuencia.

Resulta útil visualizar las señales en el dominio del tiempo para confirmar que el comportamiento del filtro es el esperado, la figura 11 es una realización del proceso con datos medidos experimentalmente.

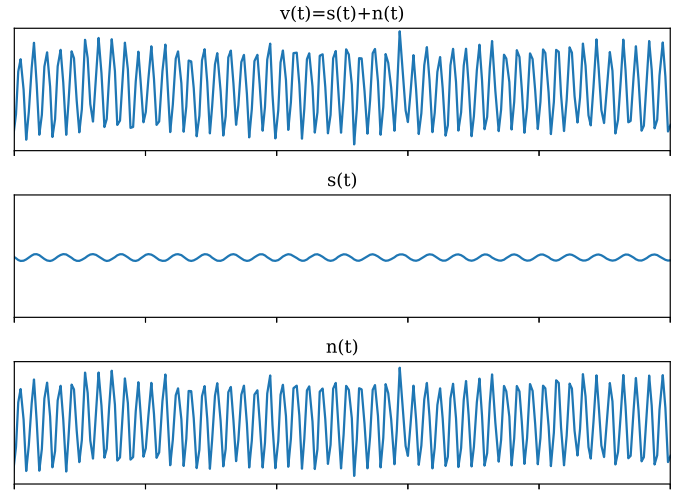


Figura 11: Efecto de la aplicación del circuito 9 a una señal ruidosa.

Las señales resultantes son usadas en la ecuación 4, y el resultado se informa en dB según la expresión

$$SNR_{dB} = 20 \log_{10} \frac{E[s^2(t)]}{E[n^2(t)]} \quad (5)$$