

Inhalt

Organisation

Haskell

Rechnermodelle

Von-Neumann Architektur

Werke und Busse

Befehlszyklus

Von-Neumann

Im Rahmen des Baus des *Electronic Discrete Variable Automatic Computers (EDVAC)* beschrieb John von Neumann 1945 ein revolutionäres Konzept.

Die entscheidende Neuerung bestand darin, die Befehle des Programms wie die zu verarbeitenden Daten zu behandeln, sie binär zu kodieren und im internen Speicher zu verarbeiten.

Dieses Konzept wird heute als **Von-Neumann Architektur** bezeichnet.

Konrad Zuse hatte viele Ideen der von-Neumann Architektur schon 1936 ausgearbeitet, 1937 patentiert und 1938 in der Z1 Maschine mechanisch realisiert. Allerdings wird allgemein angenommen, dass von Neumann Zuses Arbeiten nicht kannte.

Die meisten der heute gebräuchlichen Computer basieren auf dem Grundprinzip der Von-Neumann Architektur.

Prinzipien

Grundprinzipien der Von-Neumann Architektur

- Programmsteuerung durch universelle Hardware
- Gemeinsamer Speicher für Daten und Programme
- Hauptspeicher besteht aus adressierbaren Zellen
- Programm besteht aus einer Folge von Befehlen
- Sprünge sind möglich (bedingte und unbedingte)
- Speicherung erfolgt binär

Inhalt

Organisation

Haskell

Rechnermodelle

Von-Neumann Architektur

Werke und Busse

Befehlszyklus

Werke und Busse

Ein Von-Neumann Rechner besteht aus folgenden Komponenten.

- ➊ **Rechenwerk** (*Arithmetic Logic Unit, ALU*). Führt Rechenoperationen und logische Verknüpfungen durch.
- ➋ **Steuerwerk** (*Control Unit*). Interpretiert die Anweisungen eines Programmes und steuert die Befehlsabfolge, auch Leitwerk genannt.
- ➌ **Speicherwerk** (*Memory*). Speichert sowohl Programme als auch Daten, die für das Rechenwerk zugänglich sind.
- ➍ **Eingabe-/Ausgabewerk** (*Input/Output Unit, I/O Unit*). Steuert die Ein- und Ausgabe von Daten, zum Anwender oder zu anderen Systemen.
- ➎ **Bus-System**. Datenbus, Adressbus, Steuerbus. Verbindet die Komponenten des Rechners untereinander (nicht Teil des ursprünglichen Entwurfs).

Hauptprozessor

Rechenwerk.

- Häufig synonym mit ALU (*Arithmetic Logic Unit*) gebraucht.
Eigentlich ist die ALU eine zentrale **Komponente** des Rechenwerks und ein Rechenwerk kann auch mehrere ALUs enthalten.
- Das Rechenwerk besteht zusätzlich aus einer Reihe von **Registern**.
Register sind Speicherbereiche im Rechenwerk, die unmittelbar z.B. Operanden oder Ergebnisse von Berechnungen aufnehmen.
Die ALU selbst enthält keine Register und ist ein reines Schaltnetz.

Steuerwerk + Rechenwerk = Hauptprozessor (*Central Processing Unit, CPU*)

Speicherwerk (1/2)

Der Arbeitsspeicher besitzt einen **eingeschränkten Adressumfang**.

Persistente Speicher wie z.B. Festplatten oder Caches, sowie Register zählt man logisch nicht zum Speicher.

Die Zugriffsgeschwindigkeit zum Arbeitsspeicher sollte der Arbeitsgeschwindigkeit des Hauptprozessors angepasst sein.

Für die verschiedenen Einsatzbereiche der Speicher werden unterschiedliche Speicherarten verwendet, die sich unterscheiden hinsichtlich

- Speichermedium und physikalischem Arbeitsprinzip,
- Organisationsform,
- Zugriffsart,
- Leistungsparameter,
- Preis.

Speicherwerk (2/2)

Haupt- bzw. Arbeitsspeicher für Programme und Daten.

- Speicher mit wahlfreiem Zugriff (*random access memory, RAM*).
Jede Speicherzelle kann über ihre Speicheradresse direkt angesprochen werden
(wahlfreier Zugriff).
Der Begriff RAM wird heute im Sinne von Schreib-Lese-Speicher mit wahlfreiem Zugriff (*read-write-RAM*) verwendet.
- Nur-Lese-Speicher (*read only memory, ROM*) ist in der Regel auch Speicher mit wahlfreiem Zugriff.
- Löschbarer, programmierbarer Nur-Lese-Speicher (*Erasable Programmable Read-Only-Memory, EPROM*).

Ein-/Ausgabewerk

Das **Ein-/Ausgabewerk** steuert die Ein- und Ausgabe von Daten.

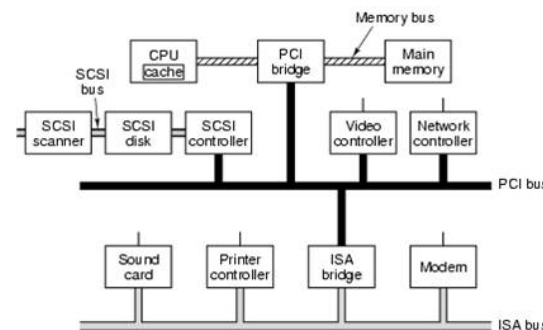
- zum Anwender.
 - ▶ Lochkarte
 - ▶ Tastatur
 - ▶ Maus
 - ▶ Scanner
 - ▶ Bildschirm
 - ▶ Drucker
- zu anderen Systemen (Schnittstellen).
 - ▶ Disketten
 - ▶ Festplatten
 - ▶ Magnetbänder
 - ▶ (Netzwerk)

Die Ein-/Ausgabe Geräte sind über das Bus-System mit Speicher und Hauptprozessor verbunden.

Bus-Systeme

Bus-Systeme

- Ein gemeinsam genutztes Medium
- Die Anzahl gleichzeitig übertragbarer Bits ist die Busbreite.
- Busse können durch Brücken hierarchisch sein.

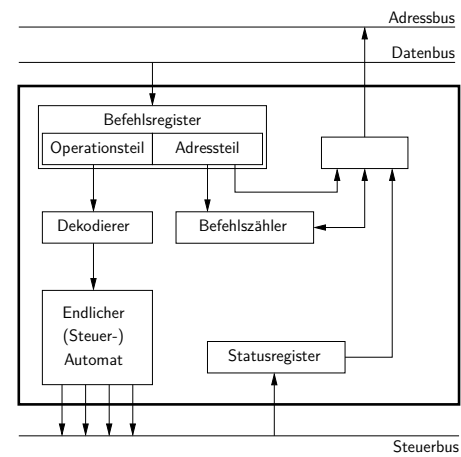


PCI (Peripheral Component Interconnect) Bus.

North Bridge (im Beispiel PCI bridge). Synchronisiert den Datentransfer von und zur CPU. Durch FSB (Front Side Bus) direkt mit der CPU verbunden

South Bridge (im Beispiel ISA bridge). Synchronisiert Datentransfer zwischen peripheren Geräten (Seriell, Audio, USB (Universal Serial Bus), Firewire). Durch PCI-Bus mit North Bridge verbunden.

Steuerwerk (1/2)



Steuerwerk (2/2)

Das Steuerwerk steuert die Arbeitsweise des Rechenwerks durch schrittweise Interpretation der Maschinenbefehle

Der Befehlszähler (*program counter, PC*) enthält die Adresse des nächsten auszuführenden Befehls.

Das Steuerwerk verwaltet den Wert des Befehlszählers.

Das Befehlsregister (*instruction register, IR*) enthält den aktuellen Befehl.

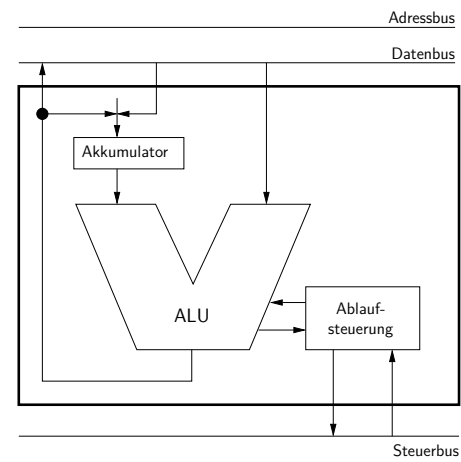
Das Statusregister (*status register, SR*) nimmt Rückmeldungen des Systems auf.

Das Steuerwerk decodiert den Befehl.

- Der Operationsteil (*operation code, opcode*) bestimmt dabei welche Operationen ausgeführt werden sollen.
- Operanden werden durch Angabe von Registern oder Speicheradressen bestimmt.
- Direktoperanden können durch Konstanten angegeben werden.
- Decodierung erfolgt in der Regel durch Mikroprogramme.

Das Steuerwerk erzeugt die nötigen Steuersignale für das Rechenwerk.

Rechenwerk (1/2)



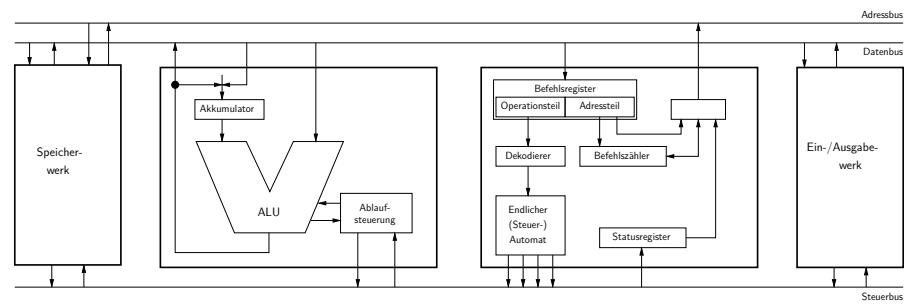
Rechenwerk (2/2)

Das Rechenwerk bildet zusammen mit dem Steuerwerk den Hauptprozessor (CPU).

Es besteht aus

- einer (oder mehreren) ALU und Registern,
- arithmetische Operationen (Addition, Subtraktion, ...),
- logische Operationen (UND, ODER, NICHT, ...),
- Verschiebe-Operationen,
- Bitmanipulation (unter Umständen),
- Vergleichs- und Bit-Test-Operationen.

Rechneraufbau



Inhalt

Organisation

Haskell

Rechnermodelle

Von-Neumann Architektur

Werke und Busse

Befehlszyklus

Befehlszyklus (1/2)

FETCH	Befehlsholphase
DECODE	Dekodierungsphase
FETCH OPERANDS	Operanden nachladen
EXECUTE	Befehl ausführen
UPDATE PC	Befehlszähler auf den nächsten Befehl zeigen lassen

Befehlszyklus (2/2)

Die Gemeinsame Arbeitsweise von Steuerwerk und Rechenwerk wird durch den Maschinenbefehlszyklus beschrieben.

Der Befehlszyklus wird von der CPU ständig durchlaufen.

Die Befehle stehen im Speicher.

Das Steuerwerk *weiß* jederzeit, welcher Befehl als nächster auszuführen ist.

Die Adresse (= Nummer der Speicherzelle) des nächsten auszuführenden Befehls steht in einem speziellen Register des Steuerwerks, dem Befehlszähler (PC).

Üblicherweise stehen aufeinander folgende Befehle in aufeinander folgenden Speicherzellen, der zuerst auszuführende Befehl hat die niedrigste Adresse.

Zu Beginn des Programms wird der Befehlszähler mit der Startadresse des ersten Befehls geladen.

FETCH

Befehlsholphase.

- Speicherzugriff auf die vom Befehlszähler (PC) angezeigte Adresse.
- Der Befehl wird in das Befehlsregister des Steuerwerks geschrieben.
- Besteht ein Befehl aus mehreren Speicherworten, so setzt sich diese Phase auch aus mehreren Speicherzugriffen zusammen, bis der Befehl vollständig im Befehlsregister steht.
- Das Befehlsregister ist untergliedert in Operationsteil Register (OR) und Adressteil Register (AR).

DECODE, FETCH OPERANDS

Dekodierungsphase.

- Der Befehl im OR wird decodiert (Befehlsdecoder) und der Ablaufsteuerung zugeführt.
- Das Decodieren übernimmt ein [Mikroprogramm](#) oder ist [hart verdrahtet](#).
- Die Ablaufsteuerung erzeugt die für die Befehlsausführung nötigen Steuersignale.
- Benötigt der Befehl Operanden, so wird deren Adresse aus dem Inhalt des AR ermittelt.

Operanden nachladen.

- Speicherzugriff auf die ermittelte Operandenadresse(n).

EXECUTE, UPDATE PC

Befehl ausführen.

- Die durch den Operationsteil festgelegten Operationen werden ausgeführt.

Befehlszähler auf den nächsten Befehl zeigen lassen.

- Durch Sprungbefehle oder Prozeduraufrufe kann der Inhalt des PCs verändert werden.