ARHITECTURA SISTEMELOR DE CALCUL - CURS 0x04

CIRCUITE COMBINAȚIONALE ȘI SECVENȚIALE

Cristian Rusu

DATA TRECUTĂ

- abstractizarea digitală
- circuite digitale
- circuite combinaționale
- am văzut un singur exemplu de circuit pe bază de tranzistor
- discuţie binary vs hex

CUPRINS

- simplificări logice
- circuit de adunare
- exemple de circuite combinaționale și secvențiale
- referințe bibliografice

tabel de adevăr

Α	В	С	X
0	0	0	0
1	0	0	1
0	1	0	0
1	1	0	1
0	0	1	0
1	0	1	0
0	1	1	1
1	1	1	1

• X = ?

tabel de adevăr

Α	В	С	X
0	0	0	0
1	0	0	1
0	1	0	0
1	1	0	1
0	0	1	0
1	0	1	0
0	1	1	1
1	1	1	1

• $X = A\overline{B}\overline{C} + AB\overline{C} + \overline{A}BC + ABC$

=

tabel de adevăr

Α	В	С	X
0	0	0	0
1	0	0	1
0	1	0	0
1	1	0	1
0	0	1	0
1	0	1	0
0	1	1	1
1	1	1	1

•
$$X = A\overline{B}\overline{C} + AB\overline{C} + \overline{A}BC + ABC$$

= $A\overline{C}(\overline{B} + B) + (\overline{A} + A)BC$

tabel de adevăr

A	В	С	X
0	0	0	0
1	0	0	1
0	1	0	0
1	1	0	1
0	0	1	0
1	0	1	0
0	1	1	1
1	1	1	1

•
$$X = A\overline{B}\overline{C} + AB\overline{C} + \overline{A}BC + ABC$$

= $A\overline{C} (\overline{B} + B) + (\overline{A} + A)BC$
= $A\overline{C} + BC$

tabel de adevăr alternativ: reducerea cu wildcard

Α	В	С	X
0	0	0	0
1	0	0	1
0	1	0	0
1	1	0	1
0	0	1	0
1	0	1	0
0	1	1	1
1	1 _	1	1
1	1	1	1

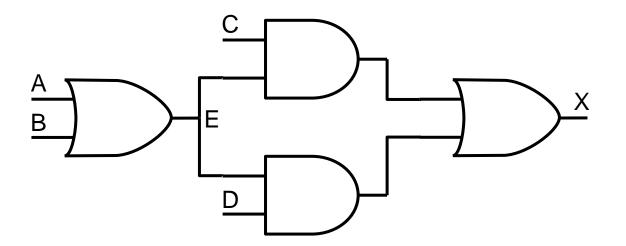


Α	В	С	X
0	?	0	0
1	?	0	1
?	0	1	0
7	1	11	 1

• X = AC + BC

- · considerăm acum
 - X = AC + BC + AD + BD

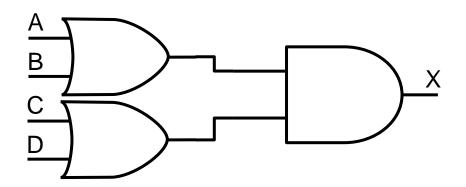
considerăm acum

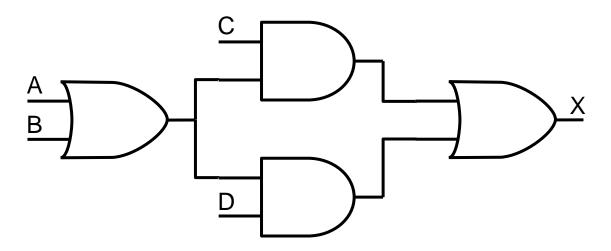


considerăm acum

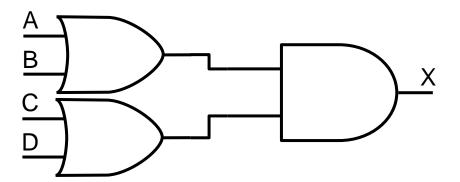
•
$$X = AC + BC + AD + BD$$

= $(A + B)C + (A + B)D$
= $(A + B)(C + D)$





versus



în general, e bine să mergem până la capătul calculelor de grupare dar, rețineți că ne interesează și timpul de propagare

număr porți vs. stagii de calcul vs. tipul de porți ...

nu toate circuitele sunt la fel de eficiente

poartă	întârziere (ps)	suprafață (µm²)
AND-2	50	25
NAND-2	30	15
OR-2	55	26
NOR-2	35	16
AND-4	90	40
NAND-4	70	30
OR-4	100	42
NOR-4	80	32

ce observaţi?

nu toate circuitele sunt la fel de eficiente

poartă	întârziere (ps)	suprafață (µm²)
AND-2	50	25
NAND-2	30	15
OR-2	55	26
NOR-2	35	16
AND-4	90	40
NAND-4	70	30
OR-4	100	42
NOR-4	80	32

ce observaţi?

- N*-? sunt mai rapide și mai mici ca suprafață decât *-?
- *-2 sunt mai rapide şi mai mici ca suprafaţă decât *-4

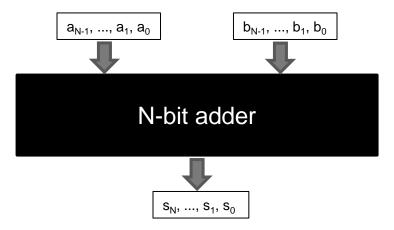
motivul: unele tehnologii sunt bazate pe tranzistoare CMOS, iar circuitele analogice sunt mai eficiente pe logică negată (mai puține componente electrice)

- concluzia importantă:
- tot ce facem pe un sistem de calcul trebuie să se reducă la circuite care sunt porți logice
- altceva nu există la acest nivel

- · circuit de adunare
 - se dau *a* și *b* pe *N* biți
 - vrem să calculăm s = a + b
 - pe câți biți este s?

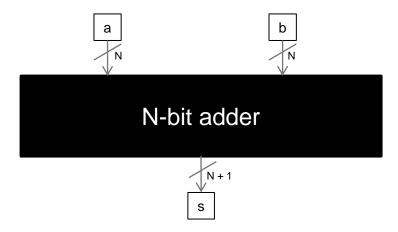
•

- circuit de adunare
 - se dau a şi b pe N biţi
 - vrem să calculăm s = a + b
 - pe câți biți este s?
 - N+1 biţi



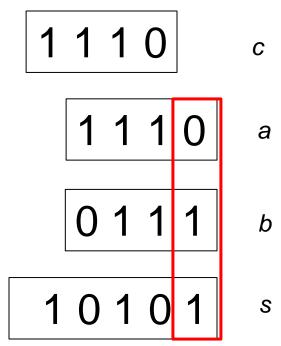
- câte intrări avem?
- câte ieşiri?
- cât de mare va fi circuitul combinațional?

- circuit de adunare
 - se dau a şi b pe N biţi
 - vrem să calculăm s = a + b
 - pe câți biți este s?
 - N+1 biţi

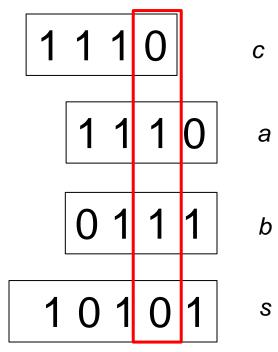


- câte intrări avem? 2N
- câte ieşiri? N + 1
- cât de mare va fi circuitul combinațional? (N+1)2^{2N-1}

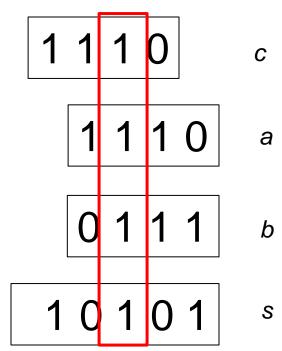
- circuit de adunare
 - cum am făcut până acum adunarea binară?
 - s = a + b
 - exemplu:



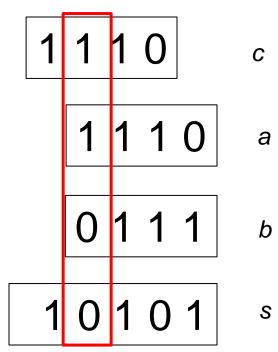
- circuit de adunare
 - cum am făcut până acum adunarea binară?
 - s = a + b
 - exemplu:



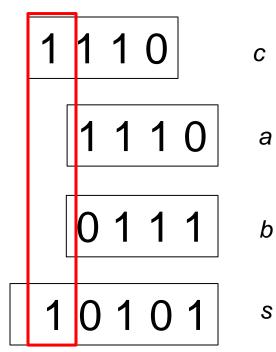
- · circuit de adunare
 - cum am făcut până acum adunarea binară?
 - s = a + b
 - exemplu:



- circuit de adunare
 - cum am făcut până acum adunarea binară?
 - s = a + b
 - exemplu:

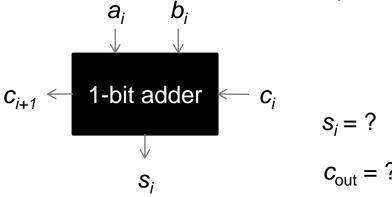


- circuit de adunare
 - cum am făcut până acum adunarea binară?
 - s = a + b
 - exemplu:



circuit de adunare

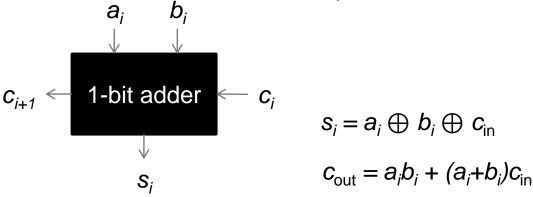
ideea: definim un circuit bloc fundamental pe care bazăm totul



a _i	b _i	c _{in}	s _i	C _{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

circuit de adunare

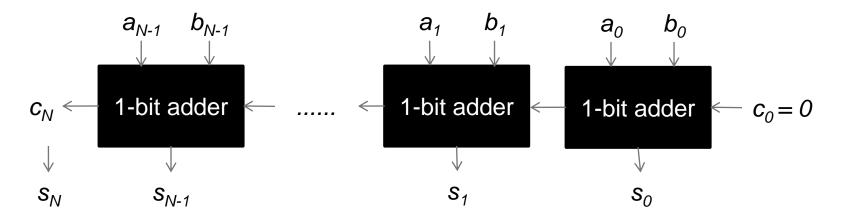
ideea: definim un circuit bloc fundamental pe care bazăm totul



a _i	b _i	c in	s _i	C _{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

circuit de adunare

- ideea: definim un circuit bloc fundamental pe care bazăm totul
- ideea: folosim circuitul fundamental în cascadă

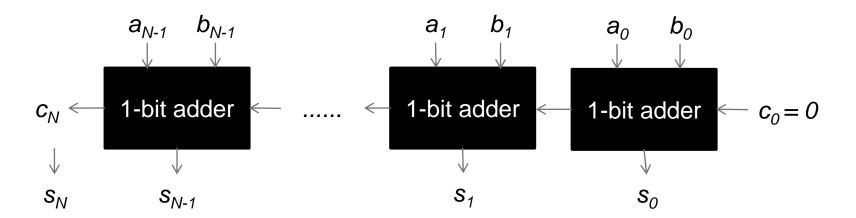


$$s_i = a_i \oplus b_i \oplus c_{in}$$

 $c_{out} = a_i b_i + (a_i + b_i) c_{in}$

circuit de adunare

- ideea: definim un circuit bloc fundamental pe care bazăm totul
- ideea: folosim circuitul fundamental în cascadă



$$s_i = a_i \oplus b_i \oplus c_{in}$$

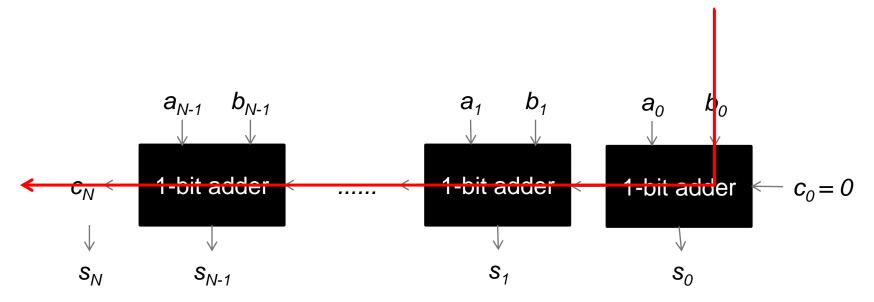
data trecută am vorbit de t_P

$$c_{\text{out}} = a_i b_i + (a_i + b_i) c_{\text{in}}$$

• cât este timpul de propagare în acest caz?

circuit de adunare

- ideea: definim un circuit bloc fundamental pe care bazăm totul
- ideea: folosim circuitul fundamental în cascadă



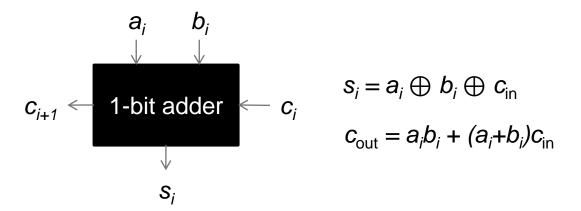
$$s_i = a_i \oplus b_i \oplus c_{in}$$

data trecută am vorbit de t_P

$$c_{\text{out}} = a_i b_i + (a_i + b_i) c_{\text{in}}$$

- cât este timpul de propagare în acest caz?
- N t_{P, 1-bit} adder

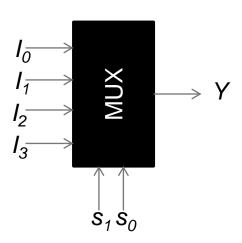
- circuit de adunare
 - care este problema fundamentală în circuitul de mai sus?
 - trebuie să așteptăm să putem calcula acei biți de carry



- notăm $g_i = a_i b_i$ și $p_i = a_i + b_i$
 - $dacă g_i = 1 atunci c_{out} = 1$
 - $dacă g_i = 0 i p_i = 0 atunci c_{out} = 0$
 - dacă $g_i = 0$ și $p_i = 1$ atunci $c_{out} = c_{in}$

multiplexare

 un circuit care selectează un semnal digital de la intrare pe baza unui semnal de activare s

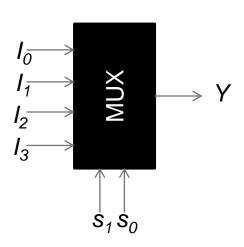


s ₁	s _o	Υ
0	0	I_0
0	1	<i>I</i> ₁
1	0	I_2
1	1	I_3

de ce e folositor acest circuit?

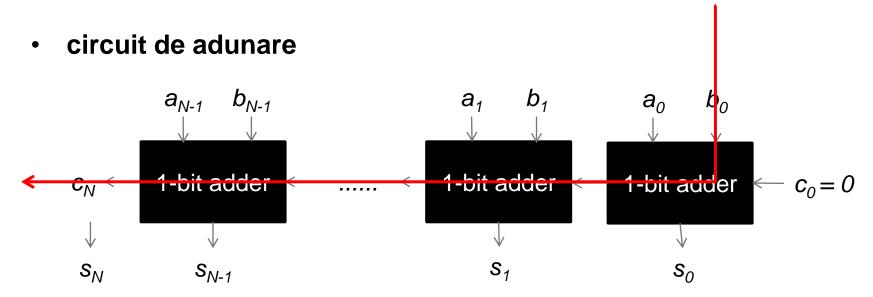
multiplexare

 un circuit care selectează un semnal digital de la intrare pe baza unui semnal de activare s

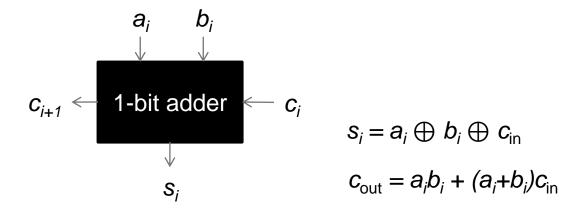


s ₁	S ₀	Υ
0	0	I_{O}
0	1	<i>I</i> ₁
1	0	I_2
1	1	I_3

- de ce e folositor acest circuit?
 - implementare hardware pentru "if" și "case"
 - implementare hardware pentru operaţii shift
 - vom vedea la seminar

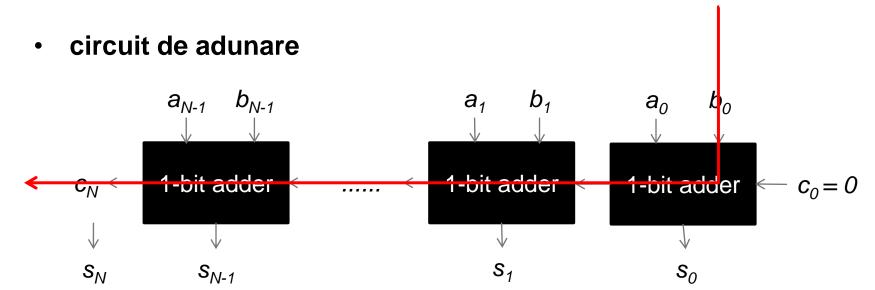


- care este problema fundamentală în circuitul de mai sus?
 - trebuie să așteptăm să putem calcula acei biți de carry

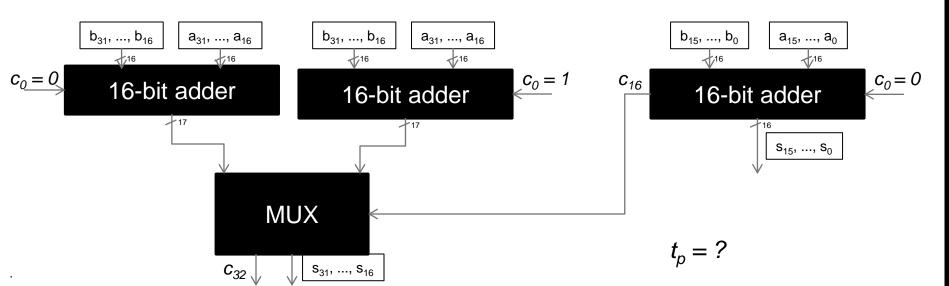


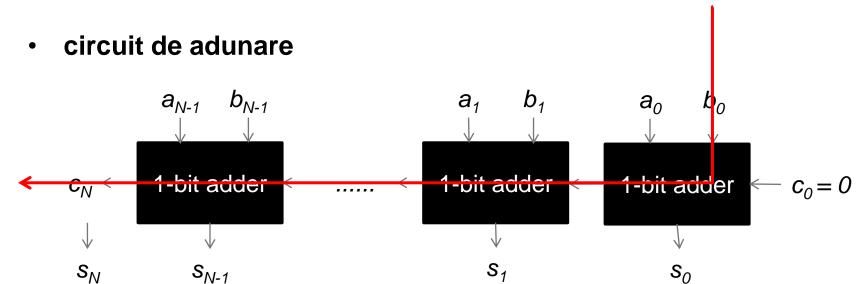
- cât este timpul de propagare în acest caz?
- Nt_P

ce putem face pentru a îmbunătății timpul de propagare?

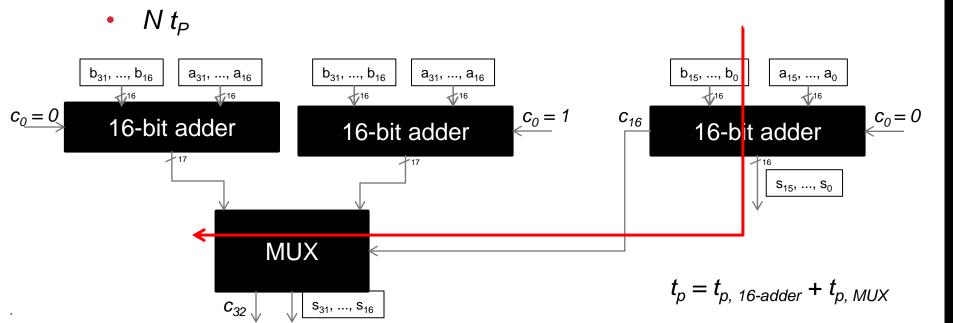


- cât este timpul de propagare în acest caz?
- Nt_P

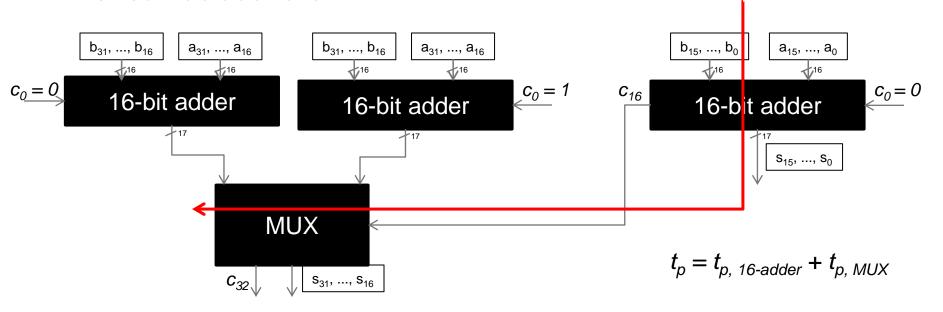




cât este timpul de propagare în acest caz?



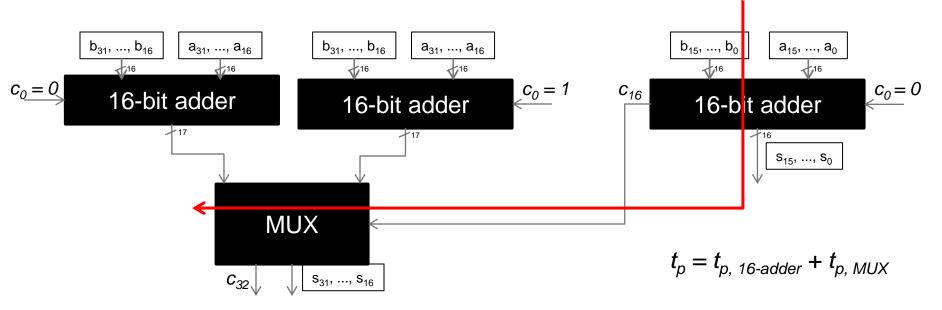
· circuit de adunare



- aici am considerat un exemplu de adunare pe 32 de biţi
- putem aplica aceeași idee și pentru circuitele de 16 biți de sus
- $t_p = ?$

CIRCUITE MAI COMPLEXE

· circuit de adunare



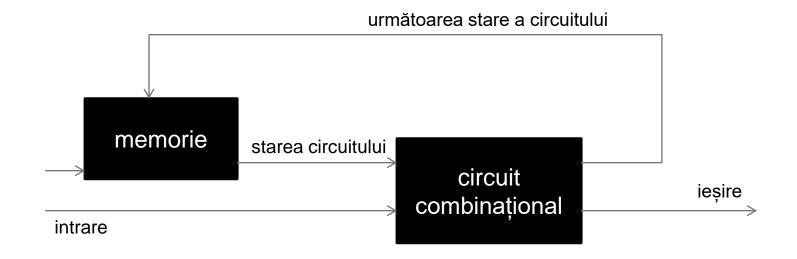
- aici am considerat un exemplu de adunare pe 32 de biţi
- putem aplica aceeași idee și pentru circuitele de 16 biți de sus
- $t_p = O(\log_2 N)$

.

- circuitele combinaționale sunt eficiente (în general) dar au o problema majoră: sunt one-shot
 - nu putem itera
 - nu permit niciun fel de "logică internă" sau "memorie internă"
 - nu există o stare internă a circuitului
 - sunt prea simple, asociază o funcție logică a intrărilor cu o ieșire (după un anumit timp)
 - unele lucruri nu pot fi implementate folosind doar logică combinațională

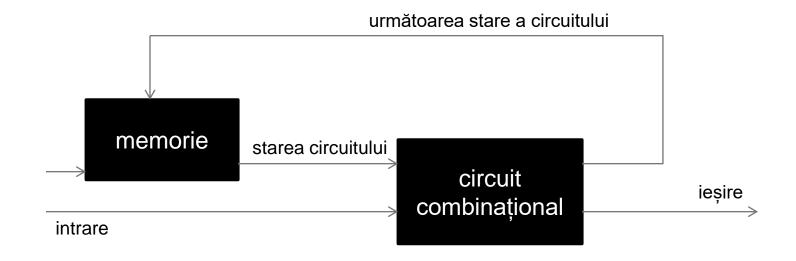
 circuitele secvențiale adresează unele dintre limitările circuitelor combinaționale

avem nevoie să introducem elemente de tip "memorie"



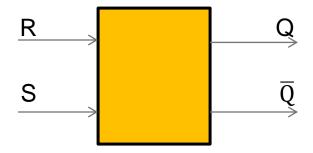
în felul acesta adăugăm o stare circuitului

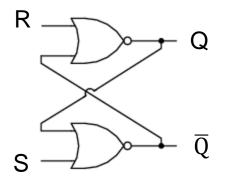
avem nevoie să introducem elemente de tip "memorie"



- am vorbit până acum că biţii pe care îi reprezentăm sunt voltaj
- dar energia electrică este dificil de stocat (în timp)
 - fenomen de scurgere (leakage)
- dacă vrem să memorăm ceva, trebuie să facem un refresh din când în când pentru a actualiza nivelul de energie electrică

- SR Latch (Set-Reset Latch)
 - memorează un bit de informație

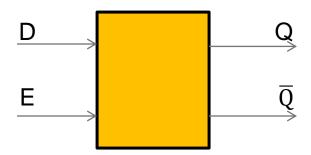


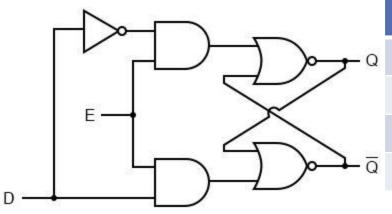


S	R	Q	Q
0	0	latch	latch
0	1	0	1
1	0	1	0
1	1	0	0

nu se schimbă nimic aici punem "0" în memorie aici punem "1" în memorie stare invalidă

- SR Latch (Set-Reset Latch)
 - e bun dar are două intrări, putem face ceva cu o singură intrare?
 - D Latch

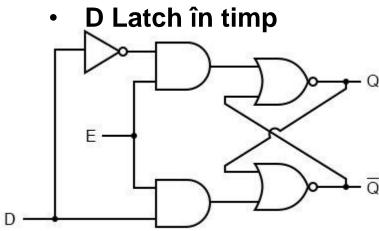




E	D	Q	$\overline{\mathbf{Q}}$
0	0	latch	latch
0	1	latch	latch
1	0	0	1
1	1	1	0

nu se schimbă nimic nu se schimbă nimic aici punem "0" în memorie aici punem "1" în memorie

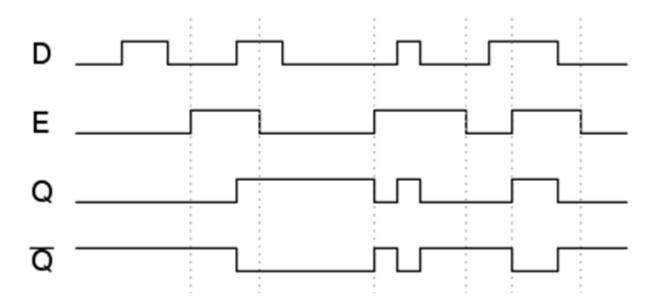
E de la Enable, adică activare dacă E = 0 nu se întâmplă nimic



	Е	D	Q	$\overline{\mathbb{Q}}$
Q	0	0	latch	latch
	0	1	latch	latch
	1	0	0	1
2	1	1	1	0

nu se schimbă nimic nu se schimbă nimic aici punem "0" în memorie aici punem "1" în memorie

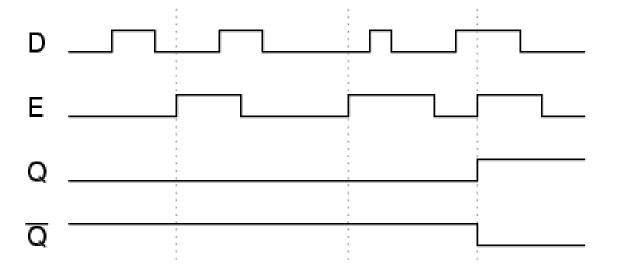
E de la Enable, adică activare dacă E = 0 nu se întâmplă nimic



.

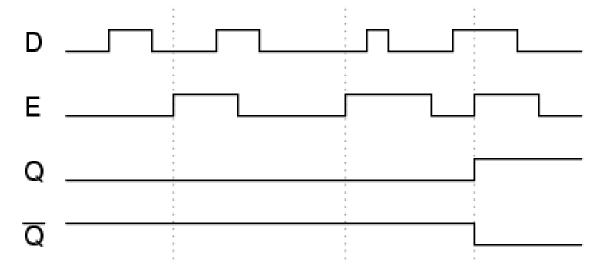
D Flip-Flop

- D Latch e bun, dar vrem să sincronizăm mai multe dispozitive
- vrem ca activarea să se facă cand E creşte, nu când E e activ

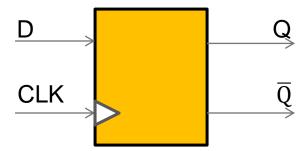


- E devine clock adică ceasul sistemului
 - la un interval fix de timp, sistemul face ceva

D Flip-Flop

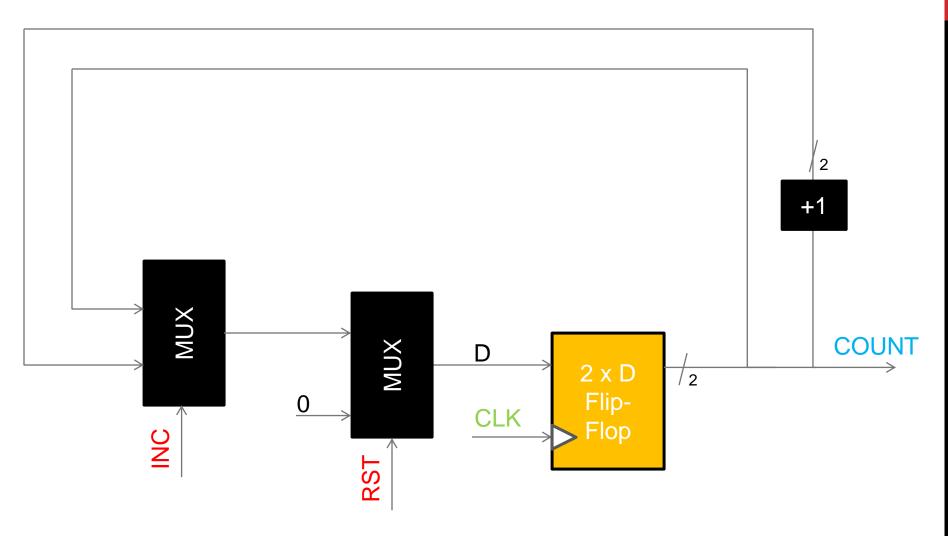


- E devine clock adică ceasul sistemului
 - la un interval fix de timp (un ciclu), sistemul face ceva



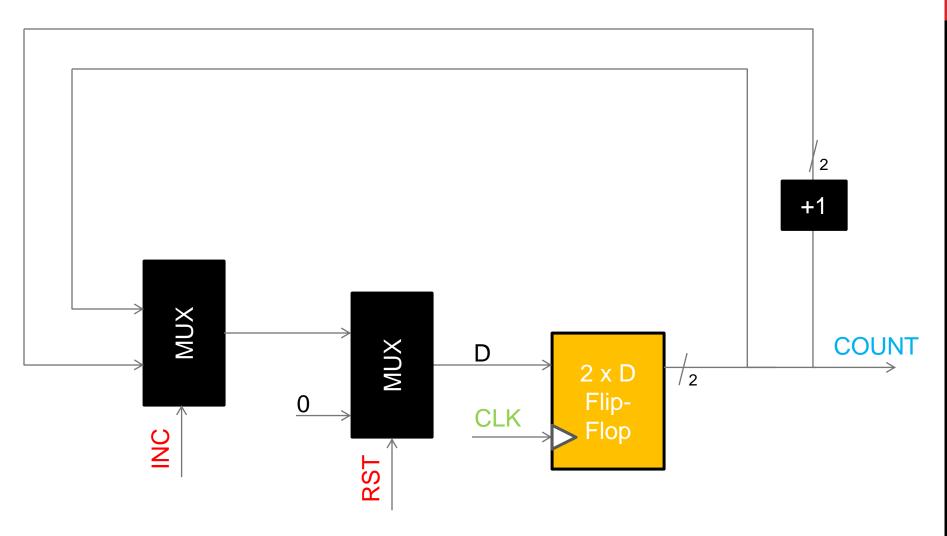
un set de câteva D Flip Flops care au același CLK = un registru

un exemplu



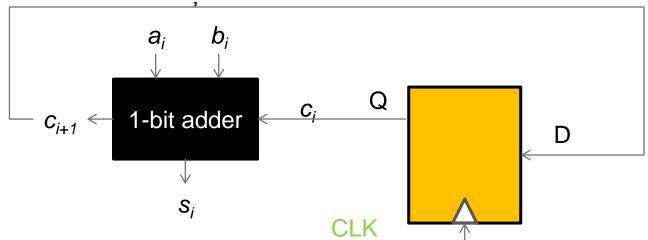
ce face acest circuit?

un exemplu

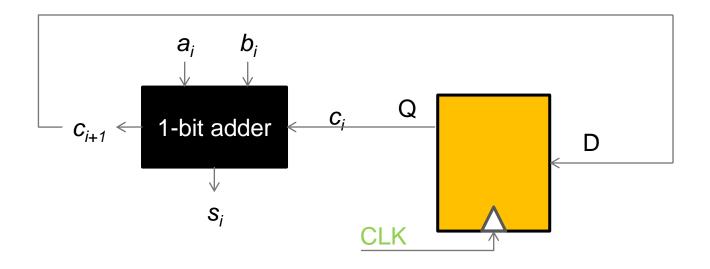


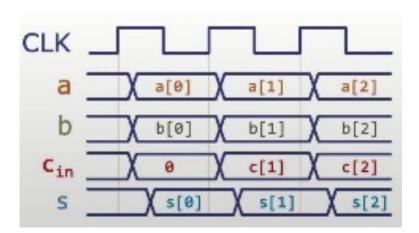
este un counter pe 2 biți

- avantajele circuitelor secvenţiale
 - avem stare internă
 - exemplu: avem un registru în care memorăm count-ul curent
 - avem variabila de timp
 - intrările/ieșirile nu sunt fixe
 - număr variabil de pași în rezolvare
 - exemplu: construiți un circuit care poate să adune două numere de dimensiune (număr de biți) variabil – adică nu prestabilim pe câți biți e fiecare număr
 - noi așa facem adunarea binară. cum arată circuitul?

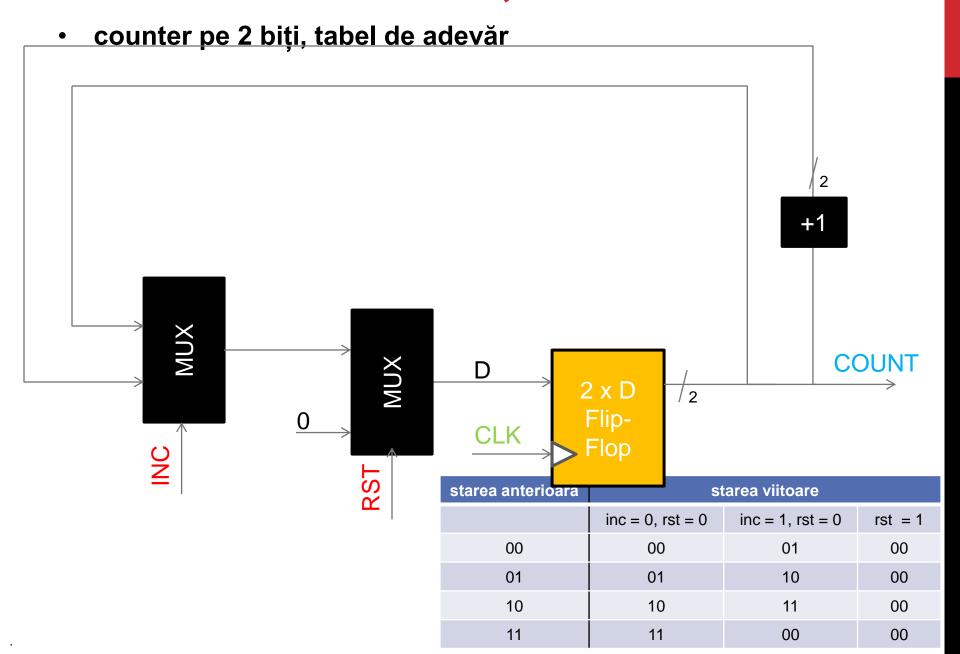


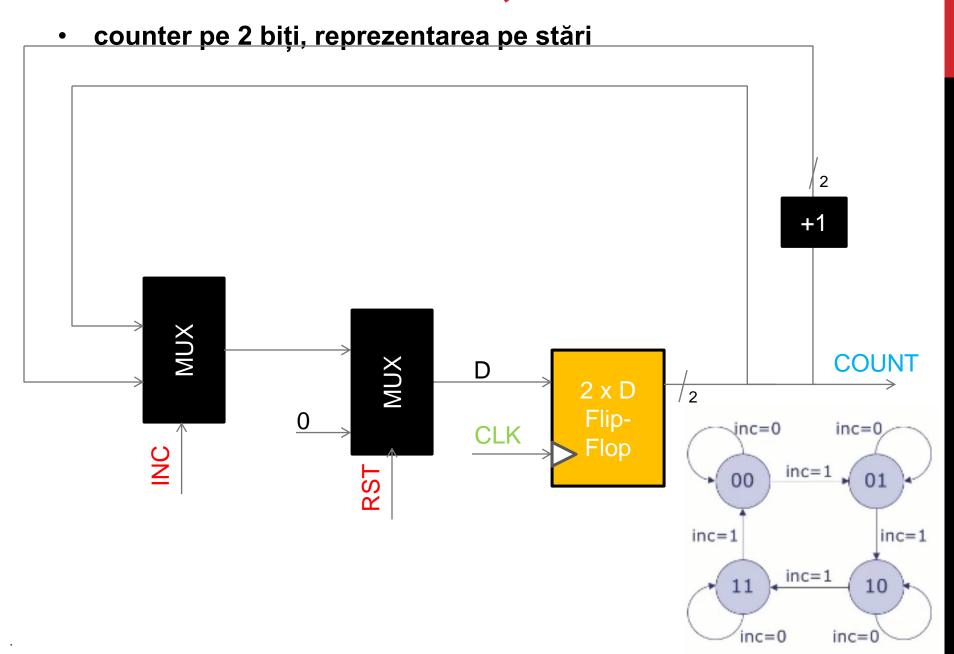
circuit de adunare, în timp





.





CE AM FĂCUT ASTĂZI

- tabele de adevăr şi expresii booleene
- caracteristici ale porților logice
- circuitul de adunare combinațional
- circuite secvențiale
 - SR Latch
 - D Latch
 - D Flip Flop
 - circuit de adunare secvențial

DATA VIITOARE ...

 seminarul următor are multe exerciții cu circuite combinaționale și secvențiale

mai multe circuite secvențiale mai complexe

mai multe despre reprezentarea pe stare

înmulţirea binară

LECTURĂ SUPLIMENTARĂ

- PH book
 - Appendix B
- Computerphile, Logic gates playlist, https://www.youtube.com/playlist?list=PLzH6n4zXucko1YVRjhnquPaNOfZrymVQH
- Computerphile, Binary Addition & Overflow, <u>https://www.youtube.com/watch?v=WN8i5cwjkSE</u>
- Ben Eater, SR latch, https://www.youtube.com/watch?v=KM0DdEaY5sY
- Ben Eater, D latch, https://www.youtube.com/watch?v=peCh_859q7Q
- Ben Eater, D flip-flop, https://www.youtube.com/watch?v=YW-_GkUguMM