

# 1. Цифро-аналоговые преобразователи

## Введение

Цифро-аналоговые преобразователи (ЦАП) предназначены для преобразования цифрового сигнала в аналоговый. Напряжение на выходе ЦАП будет наибольшим ( $U_{\text{вых}} = U_{\text{макс}}$ ), когда во всех разрядах входного кода – логические единицы, т.е. когда его вес  $Q$  максимальный. Величина  $Q_{\text{макс}} = 2^n - 1$ , где  $n$  – разрядность кода. Так, при  $n=4$   $Q_{\text{макс}} = 15$  (код  $N=1111$ ). Считая зависимость  $U_{\text{вых}}$  от  $Q$  линейной, можно записать приращение выходного напряжения на каждую единицу входного кода (от приращения кода на единицу в младшем разряде)  $\Delta U = U_{\text{макс}} / (2^n - 1)$ . Величину  $\Delta U$  называют квантом. Если, к примеру,  $n = 3$ , то квант  $\Delta U = U_{\text{макс}} / 7$ .

Таким образом, диапазон выходного напряжения  $U_{\text{макс}}$  разбивается входным кодом на ряд одинаковых интервалов, каждый из которых равен кванту  $\Delta U$ . Их границами являются квантованные уровни ( $\Delta U$ ,  $2\Delta U$ ,  $3\Delta U$  и т.д.). Так как квант является наименьшей составляющей выходного напряжения, то погрешность преобразования код-аналог нельзя гарантировать меньшей кванта  $\Delta U$ .

Напряжение на выходе ЦАП при наличии логических единиц в нескольких разрядах входного кода является суммой напряжений, каждое из которых обусловлено единицей в соответствующем разряде. Величины этих составляющих относятся как веса единиц в разрядах. Так, к примеру, если на входе присутствует код 1011001, то напряжение на выходе ЦАП равно  $1(64\Delta U) + 0(32\Delta U) +$

$+ 1(16\Delta U) + 1(8\Delta U) + 0(4\Delta U) + 0(2\Delta U) + 1\Delta U = 89\Delta U$ . Мгновенное напряжение на выходе ЦАП пропорционально весу присутствующего на входах кода, т. е. его десятичному эквиваленту.

Сменяющиеся входные коды обуславливают изменяющееся напряжение на выходе ЦАП. На рис. 6.1. изображена зависимость выходного напряжения ЦАП от величины кода на входе.

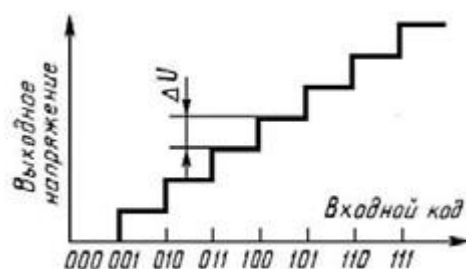


Рис. 1

Таким образом, ЦАП предназначен для преобразования числа, определенного, в виде двоичного кода, в напряжение или ток, пропорциональные значению цифрового кода.

## Классификация ЦАП

На рис. 2 представлена классификация схем ЦАП по схемотехническим признакам.

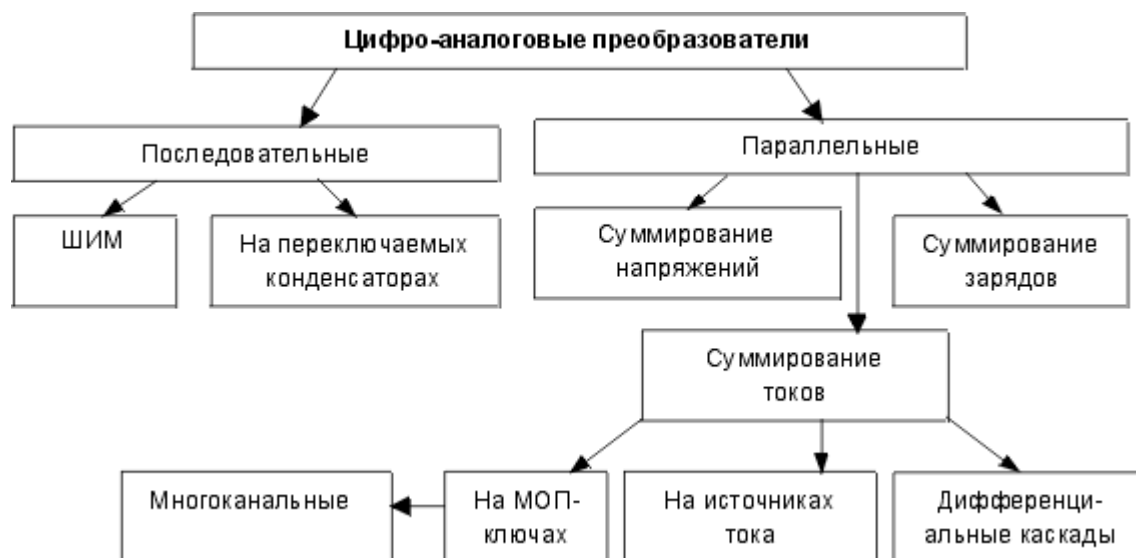


Рис. 2

Кроме этого, ИС ЦАП можно разделить по следующим признакам:

- по виду выходного сигнала: с токовым выходом и выходом в виде напряжения;
- по типу цифрового интерфейса: с последовательным вводом и с параллельным вводом входного кода;
- по числу ЦАП на кристалле: одноканальные и многоканальные;
- по быстродействию: умеренного и высокого быстродействия.

## Последовательные ЦАП

### ЦАП с широтно-импульсной модуляцией

Схема ЦАП с широтно-импульсной модуляцией (ШИМ) приведена на рис. 3.а, а временная диаграмма его работы – на рис. 6.3.б.

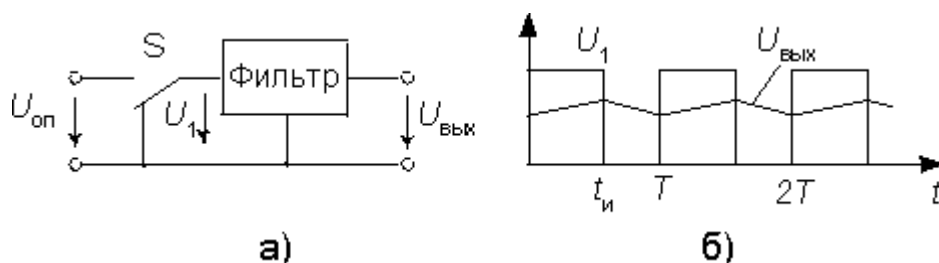


Рис. 3

Наиболее просто организуется цифро-аналоговое преобразование в том случае, если ЦАП работает совместно с микроконтроллером с встроенной функцией широтно-импульсного преобразования. Выход ШИМ управляет ключом

S. В зависимости от заданной разрядности преобразования контроллер с помощью своего таймера/счетчика формирует последовательность импульсов, относительная длительность которых  $g = t_{hi} / T$  определяется соотношением

$$\gamma = \frac{D}{2^N},$$

где  $N$  – разрядность преобразования, а  $D$  – преобразуемый код. Фильтр нижних частот сглаживает импульсы, выделяя среднее значение напряжения. В результате выходное напряжение преобразователя

$$U = \gamma U = \frac{DU}{2^N}$$

Рассмотренная схема обеспечивает почти идеальную линейность преобразования, не содержит прецизионных элементов (за исключением источника опорного напряжения). Основной ее недостаток – низкое быстродействие.

### Последовательный ЦАП на переключаемых конденсаторах

Рассмотренная выше схема ЦАП с ШИМ вначале преобразует цифровой код во временной интервал, который формируется с помощью двоичного счетчика квант за квантом, поэтому для получения  $N$ -разрядного преобразования необходимы  $2N$  временных квантов (тактов). Схема последовательного ЦАП на переключаемых конденсаторах, приведенная на рис. 4, позволяет выполнить цифро-аналоговое преобразование за значительно меньшее число тактов.

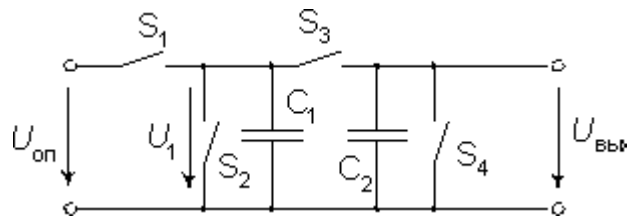


Рис. 4

В этой схеме емкости конденсаторов  $C1$  и  $C2$  равны. Перед началом цикла преобразования конденсатор  $C2$  разряжается ключом  $S4$ . Входное двоичное слово задается в виде последовательного кода. Его преобразование осуществляется последовательно, начиная с младшего разряда  $d0$ . Каждый такт преобразования состоит из двух полутактов. В первом полутакте конденсатор  $C1$  заряжается до опорного напряжения  $U_{оп}$  при  $d0=1$  посредством замыкания ключа  $S1$  или разряжается до нуля при  $d0=0$  путем замыкания ключа  $S2$ . Во втором полутакте при разомкнутых ключах  $S1$ ,  $S2$  и  $S4$  замыкается ключ  $S3$ , что вызывает деление заряда пополам между  $C1$  и  $C2$ . В результате получаем

$$U1(0) = U_{вых}(0) = (d0/2)U_{оп}$$

Пока на конденсаторе  $C2$  сохраняется заряд, процедура заряда конденсатора  $C1$  должна быть повторена для следующего разряда  $d1$  входного слова. После нового цикла перезарядки напряжение на конденсаторах будет равным

$$U_{\text{вых}}(1) = U_1(1) = \frac{(d_1 + d_0/2)U_{\text{оп}}}{2} = \frac{(2d_1 + d_0)U_{\text{оп}}}{4}$$

Точно также выполняется преобразование для остальных разрядов слова. В результате для N-разрядного ЦАП выходное напряжение будет равно

$$U_{\text{вых}}(N-1) = U_1(N-1) = \frac{U_{\text{оп}}}{2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{оп}}}{2^N} D$$

Если требуется сохранять результат преобразования продолжительное время, к выходу схемы следует подключить УВХ. После окончания цикла преобразования следует провести цикл выборки, перевести УВХ в режим хранения и вновь начать преобразование.

Таким образом, представленная схема выполняет преобразование входного кода за 2N квантов, что значительно меньше, чем у ЦАП с ШИМ. Здесь требуется только два согласованных конденсатора небольшой емкости. Конфигурация аналоговой части схемы не зависит от разрядности преобразуемого кода. Однако по быстродействию последовательный ЦАП значительно уступает параллельным ЦАП, что ограничивает область его применения.

## Параллельные ЦАП

### ЦАП с суммированием весовых токов

Большинство схем параллельных ЦАП основано на суммировании токов, величина каждого из которых пропорциональна весу цифрового двоичного разряда, причем должны суммироваться только токи разрядов, значения которых равны 1. Пусть, например, требуется преобразовать двоичный четырехразрядный код в аналоговый сигнал тока. У четвертого, старшего значащего разряда (СЗР) вес будет равен  $2^3=8$ , у третьего разряда –  $2^2=4$ , у второго –  $2^1=2$  и у младшего (МЗР) –  $2^0=1$ . Если вес МЗР  $I_{\text{МЗР}}=1$  мА, то  $I_{\text{СЗР}}=8$  мА, а максимальный выходной ток преобразователя  $I_{\text{вых.макс}}=15$  мА и соответствует коду 1111. Понятно, что коду 10011, например, будет соответствовать  $I_{\text{вых}}=9$  мА и т.д. Схема ЦАП с суммированием весовых токов приведена на рис. 5.

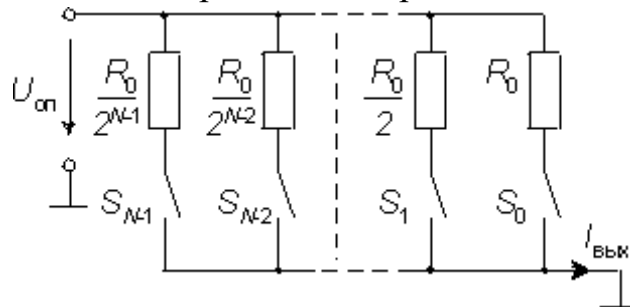


Рис. 5

Сопротивления резисторов выбирают так, чтобы при замкнутых ключах S через них протекал ток, соответствующий весу разряда. Ключ должен быть замкнут тогда, когда соответствующий ему бит входного слова равен единице. Выходной ток определяется соотношением

$$I_{\text{вых}} = \frac{U_{\text{оп}}}{R_0} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{оп}}}{R_0} D$$

При высокой разрядности ЦАП токозадающие резисторы должны быть согласованы с высокой точностью. Наиболее жесткие требования по точности предъявляются к резисторам старших разрядов, поскольку разброс токов в них не должен превышать тока младшего разряда. Поэтому разброс сопротивления в  $k$ -м разряде должен быть меньше, чем

$$DR / R = 2^{-k}.$$

Из этого условия следует, что разброс сопротивления резистора, например, в четвертом разряде не должен превышать 3%, а в 10-м разряде – 0,05% и т.д.

Недостатки схемы ЦАП с суммированием весовых токов:

- при различных входных кодах ток, потребляемый от источника опорного напряжения (ИОН), будет различным, а это повлияет на величину выходного напряжения ИОН;
- значения сопротивлений весовых резисторов могут различаться в тысячи раз, а это делает весьма затруднительной реализацию этих резисторов в полупроводниковых ИС;
- сопротивление резисторов старших разрядов в многоразрядных ЦАП может быть соизмеримым с сопротивлением замкнутого ключа, а это приведет к погрешности преобразования;
- в этой схеме к разомкнутым ключам прикладывается значительное напряжение, что усложняет их построение.

Эти недостатки устранены в схеме ЦАП AD7520 (отечественный аналог 572ПА1), разработанном фирмой Analog Devices в 1973 году. Схема ЦАП с переключателями и матрицей постоянного импеданса представлена на рис. 6.6. В качестве ключей здесь используются МОП-транзисторы.

В этой схеме задание весовых коэффициентов ступеней преобразователя осуществляют посредством последовательного деления опорного напряжения с помощью резистивной матрицы постоянного импеданса. Основной элемент такой матрицы представляет собой делитель напряжения, который должен удовлетворять следующему условию: если он нагружен на сопротивление  $R_n$ , то его входное сопротивление  $R_{вх}$  также должно принимать значение  $R_n$ . Коэффициент ослабления цепи  $a = U_2/U_1$  при этой нагрузке должен иметь заданное значение.

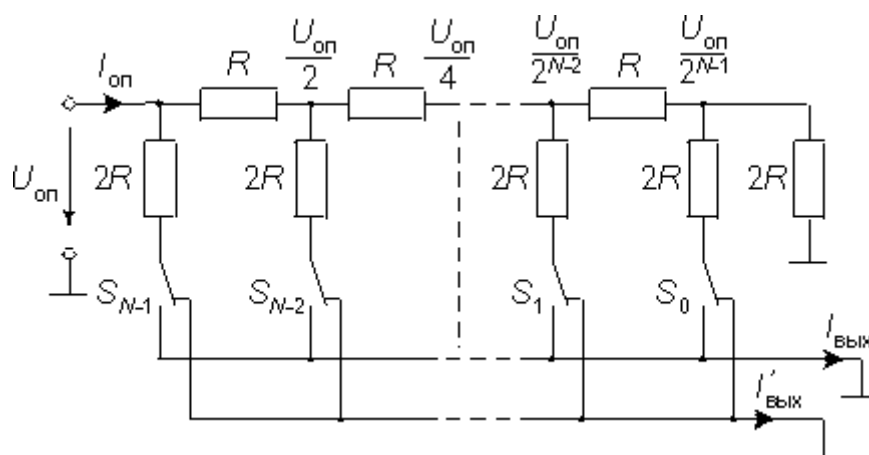


Рис. 6

Согласно рис. 6.6, выходные токи схемы определяются соотношениями

$$I_{\text{ВЫХ}} = \frac{U_{\text{оп}}}{R \cdot 2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{оп}}}{R \cdot 2^N} D$$

Так как выходной ток ЦАП зависит от  $U_{\text{оп}}$  линейно, преобразователи такого типа можно использовать для умножения аналогового сигнала (подавая его на вход опорного напряжения) на цифровой код. Такие ЦАП называют перемножающими (MDAC).

ЦАП на МОП ключах имеют относительно низкое быстродействие из-за большой входной емкости МОП-ключей и минимальную мощность потребления. Например, 12-разрядный ЦАП 572ПА2 имеет время установления выходного тока при смене входного кода от 000...0 до 111...1, равное 15 мкс. и дифференциальную нелинейность до 0,025% (1 МЗР).

### ЦАП на источниках тока

ЦАП на источниках тока обладают более высокой точностью. В отличие от предыдущего варианта в данном случае весовые токи обеспечиваются транзисторными источниками тока, имеющими высокое динамическое сопротивление. Схема ЦАП на источниках тока приведена на рис. 7.

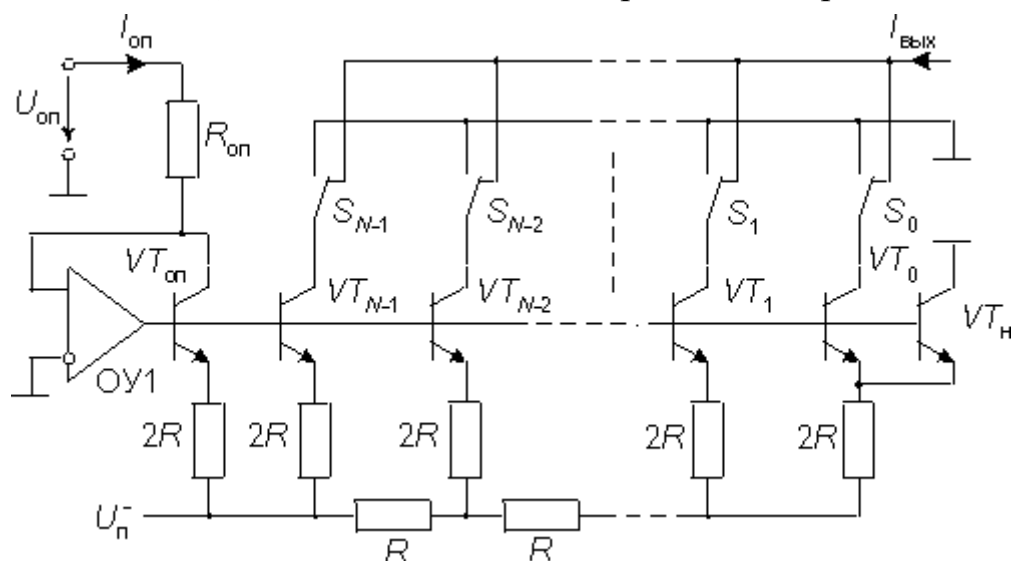


Рис. 7

Весовые токи формируются с помощью резистивной матрицы. Потенциалы баз транзисторов одинаковы, а чтобы были равны и потенциалы эмиттеров всех транзисторов, площади их эмиттеров делают различными в соответствии с весовыми коэффициентами. Правый резистор матрицы подключен не к общей шине, как на схеме рис. 6.7, а к двум параллельно включенным одинаковым транзисторам VT0 и VTn, в результате чего ток через VT0 равен половине тока через VT1. Входное напряжение для резистивной матрицы создается с помощью опорного транзистора VTоп и операционного усилителя ОУ1, выходное напряжение которого устанавливается таким, что коллекторный ток транзистора VTоп принимает значение Iоп. Выходной ток для N-разрядного ЦАП равен

$$I_{\text{вых}} = \frac{I_{\text{оп}}}{2^N} D$$

Примером ЦАП на переключателях тока с биполярными транзисторами в качестве ключей являются 12-разрядный 594ПА1 с временем установления 3,5 мкс и погрешностью линейности не более 0,012%. Еще более высоким быстродействием обладает 14-разрядный ЦАП AD9764 со временем установления 35 нс и погрешностью линейности не более 0,01%.

В качестве переключателей тока Sk часто используются биполярные дифференциальные каскады, в которых транзисторы работают в активном режиме. Это позволяет сократить время установления до единиц наносекунд. Схема переключателя тока на дифференциальных усилителях приведена на рис. 8. Дифференциальные каскады VT1–VT3 и VT' 1–VT' 3 образованы из стандартных ЭСЛ вентилей. Ток Ik, протекающий через вывод коллектора выходного эмиттерного повторителя, является выходным током ячейки. Если на цифровой вход Dk подается напряжение высокого уровня, то транзистор VT3 открывается, а транзистор VT' 3 закрывается. Выходной ток равен

$$I_k \approx \frac{(5,2 - 0,9)V}{R_3}$$

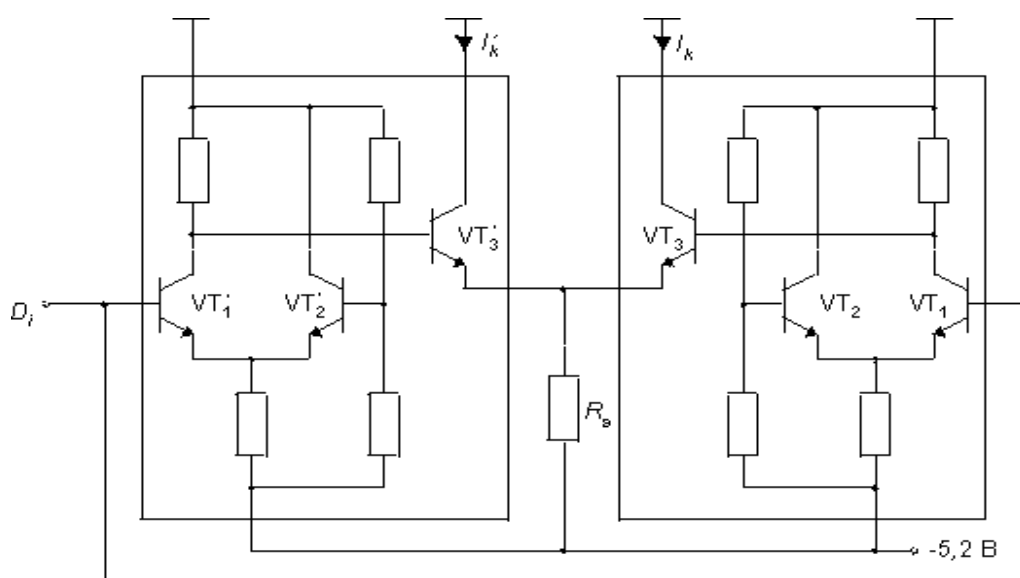


Рис. 8

Точность значительно повышается, если резистор  $R_z$  заменить источником постоянного тока, как в схеме на рис. 6.7. Благодаря симметрии схемы существует возможность формирования двух выходных токов – прямого и инверсного. Наиболее быстродействующие модели подобных ЦАП имеют входные ЭСЛ-уровни. Примером может служить 12-ти разрядный MAX555, имеющий время установления 4 нс до уровня 0,1%. Поскольку выходные сигналы таких ЦАП захватывают радиочастотный диапазон, они имеют выходное сопротивление 50 или 75 Ом, которое должно быть согласовано с волновым сопротивлением кабеля, подключаемого к выходу преобразователя.

### Формирование выходного сигнала в виде напряжения

Существует несколько способов формирования выходного напряжения для ЦАП с суммированием весовых токов. Два из них показаны на рис. 9.

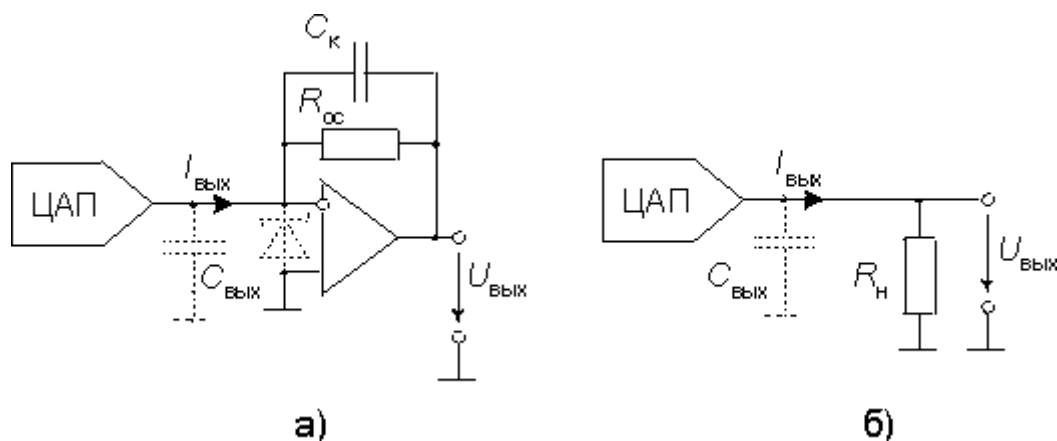


Рис. 9

На рис. 6.9 а приведена схема с преобразователем тока в напряжение на операционном усилителе. Эта схема пригодна для всех ЦАП с токовым выходом. Для ЦАП на МОП-ключах выходное напряжение схемы на рис. 9а

$$U_{\text{ВЫХ}} = -R_{\text{ОС}} I_{\text{ВЫХ}} = -\frac{R_{\text{ОС}}}{R \cdot 2^N} U_{\text{ОП}} D$$

Обычно сопротивление резистора обратной связи  $R_{\text{ОС}}=R$ . В таком случае

$$U_{\text{ВЫХ}} = -\frac{1}{2^N} U_{\text{ОП}} D$$

Большинство моделей ЦАП имеет значительную выходную емкость. Например, у AD7520 с МОП-ключами в зависимости от входного кода  $C_{\text{ВЫХ}}$  составляет величину 30...120 пФ, у AD565А с источниками тока  $C_{\text{ВЫХ}}=25$  пФ. Эта емкость совместно с выходным сопротивлением ЦАП и резистором  $R_{\text{ОС}}$  создает дополнительный полюс частотной характеристики петли обратной связи ОУ, который может вызвать неустойчивость в виде самовозбуждения. Для сохранения



устойчивости можно включить параллельно резистору  $R_{ос}$  конденсатор  $C_{к}$ , емкость которого можно взять равной  $C_{вх}$ .

Ранние модели ЦАП с МОП ключами (AD7520, 572ПА1 и др.) допускают отрицательное напряжение на ключах не выше 0,7 В, поэтому для защиты ключей между выходами ЦАП следует включать диод Шоттки (см. рис. 9 а).

Для ЦАП на источниках тока преобразование выходного тока в напряжение может быть произведено с помощью резистора (рис. 9 б). В этой схеме невозможно самовозбуждение и сохранено быстродействие, однако амплитуда выходного напряжения должна быть небольшой (например, для AD565А в биполярном режиме в пределах  $\pm 1$  В). В противном случае транзисторы источников тока могут выйти из линейного режима. Такой режим обеспечивается при низких значениях сопротивления нагрузки:  $R_H \gg 1$  кОм. Для увеличения амплитуды выходного сигнала ЦАП в этой схеме к ее выходу можно подключить не-инвертирующий усилитель на ОУ.

Для ЦАП с МОП-ключами, чтобы получить выходной сигнал в виде напряжения, можно использовать инверсное включение резистивной матрицы (рис. 10).

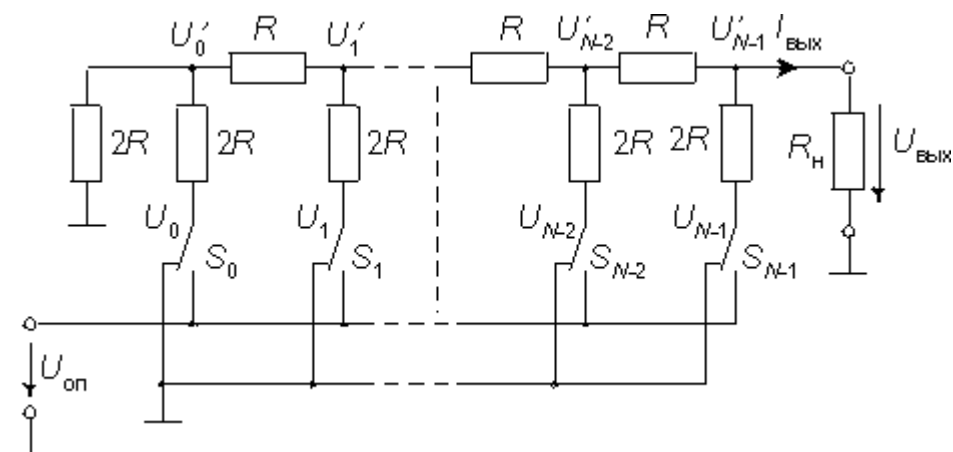


Рис. 10

Выходное напряжение ЦАП равно

$$U_{\text{вых}} = \frac{R_H}{R + R_H} \cdot \frac{U_{\text{оп}}}{2^N} D$$

Недостатками этой схемы являются: большое падение напряжения на ключах, изменяющаяся нагрузка источника опорного напряжения и значительное выходное сопротивление. Вследствие первого недостатка по этой схеме нельзя включать ЦАП типа 572ПА1 или 572ПА2, но можно 572ПА6 и 572ПА7. Из-за второго недостатка источник опорного напряжения должен обладать низким выходным сопротивлением, в противном случае возможна не монотонность характеристики преобразования.

## Параллельный ЦАП на переключаемых конденсаторах

Основой ЦАП этого типа является матрица конденсаторов, емкости которых соотносятся как целые степени двух. Схема параллельного ЦАП на коммутируемых конденсаторах приведена на рис. 6.11. Емкость  $k$ -го конденсатора матрицы определяется соотношением

$$C_k = 2^k C_0.$$

Цикл преобразования состоит из двух фаз. В первой фазе ключи  $S_0 \dots S_{N-1}$  находятся в левой позиции. Ключ сброса  $S_{сб}$  замкнут. При этом все конденсаторы разряжены. Во второй фазе ключ сброса  $S_{сб}$  размыкается. Если  $k$ -й бит входного  $N$ -разрядного слова  $d_k=1$ , то соответствующий ключ  $S_k$  переключается в правую позицию, подключая нижнюю обкладку конденсатора к источнику опорного напряжения, или остается в левой позиции, если  $d_k=0$ . Суммарный заряд конденсаторов матрицы с учетом составит

$$q = U_{оп} \sum_{k=0}^{N-1} C_k d_k = U_{оп} C_0 \sum_{k=0}^{N-1} 2^k d_k = U_{оп} C_0 D$$

Равный заряд получает и конденсатор  $C$  в обратной связи ОУ. При этом выходное напряжение ОУ составит

$$U_{вых} = -U_{оп} \frac{C_0}{C} D$$

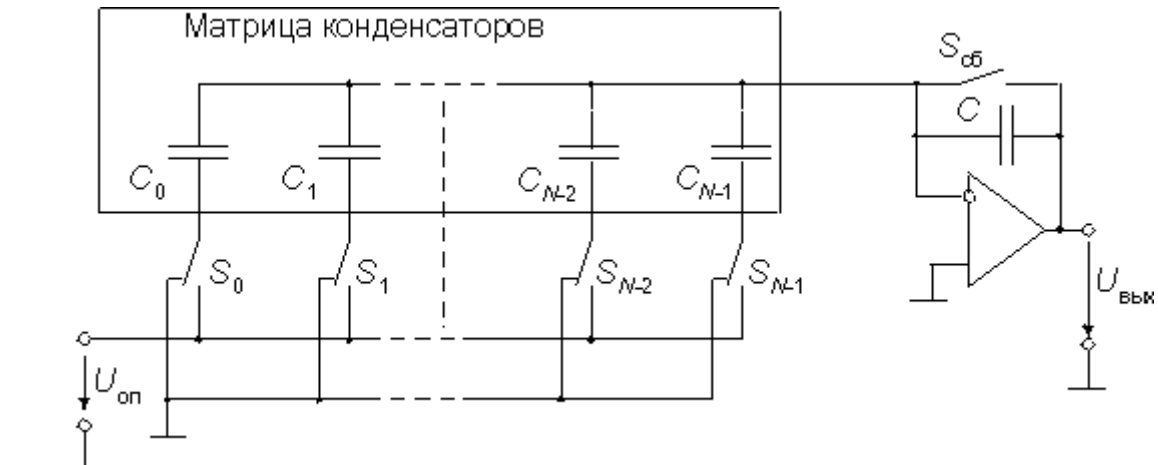


Рис. 11

Для хранения результата преобразования (постоянного напряжения) в течении продолжительного времени к выходу ЦАП этого типа следует подключить УВХ. Хранить выходное напряжение неограниченное время, как это могут делать ЦАП с суммированием весовых токов, снабженные регистром-защелкой, преобразователи на коммутируемых конденсаторах не могут из-за утечки заряда. Поэтому они применяются, в основном, в составе АЦП. Другим недостатком является большая площадь кристалла ИС, занимаемая подобной схемой.

## ЦАП с суммированием напряжений

Схема восьмиразрядного преобразователя с суммированием напряжений приведена на рис. 12. Основу преобразователя составляет цепь из 256 резисторов равного сопротивления, соединенных последовательно. Вывод W через ключи  $S_0 \dots S_{255}$  может подключаться к любой точке этой цепи в зависимости от входного числа. Входной двоичный код D преобразуется дешифратором 8x256 в унитарный позиционный код, непосредственно управляющий ключами. Если приложить напряжение  $U_{AB}$  между выводами A и B, то напряжение между выводами W и B составит

$$U_{WB} = U_{AB} D.$$

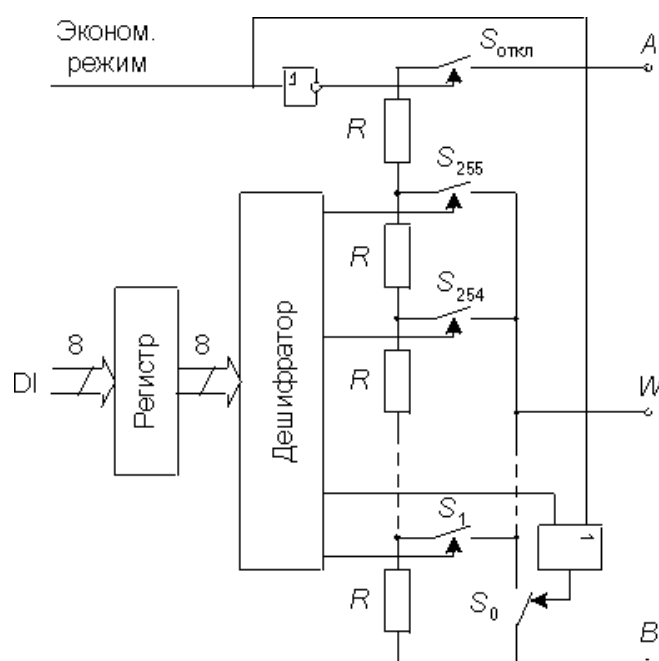


Рис. 12

Достоинством данной схемы является малая дифференциальная нелинейность и гарантированная монотонность характеристики преобразования. Ее можно использовать в качестве резистора, подстраиваемого цифровым кодом.

## Параметры ЦАП

При последовательном возрастании значений входного цифрового сигнала  $D(t)$  от 0 до  $2^N - 1$  через единицу младшего разряда (ЕМР) выходной сигнал  $U_{вых}(t)$  образует ступенчатую кривую. На рис. 13 приведена статическая характеристика преобразования ЦАП. В отсутствие аппаратных погрешностей средние точки ступенек расположены на идеальной прямой 1, которой соответствует идеальная характеристика преобразования. Реальная характеристика преобразования может существенно отличаться от идеальной размерами и формой ступенек, а также

расположением на плоскости координат. Для количественного описания этих различий существует целый ряд параметров.

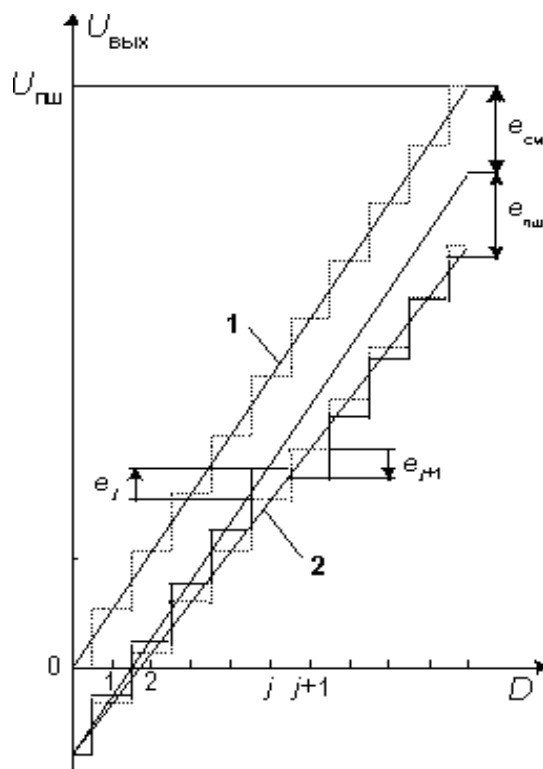


Рис. 13

### Статические параметры

**Разрешающая способность** - приращение  $U_{\text{вых}}$  при преобразовании смежных значений  $D_j$ , т.е. отличающихся на ЕМР. Это приращение является шагом квантования. Для двоичных кодов преобразования номинальное значение шага квантования  $h = U_{\text{пш}} / (2N - 1)$ , где  $U_{\text{пш}}$  - номинальное максимальное выходное напряжение ЦАП (напряжение полной шкалы),  $N$  - разрядность ЦАП. Чем больше разрядность преобразователя, тем выше его разрешающая способность.

**Погрешность полной шкалы** - относительная разность между реальным и идеальным значениями предела шкалы преобразования при отсутствии смещения нуля

$$\delta_{\text{пш}} = \frac{\varepsilon_{\text{пш}}}{U_{\text{пш}}} \cdot 100\%$$

Данная погрешность является мультипликативной составляющей полной погрешности и указывается соответствующим числом ЕМР.

**Погрешность смещения нуля** - значение  $U_{\text{вых}}$ , когда входной код ЦАП равен нулю. Является аддитивной составляющей полной погрешности. Обычно указывается в милливольтках или в процентах от полной шкалы

$$\delta_{\text{см}} = \frac{\varepsilon_{\text{см}}}{U_{\text{пш}}} \cdot 100\%$$

**Нелинейность** - максимальное отклонение реальной характеристики преобразования  $U_{\text{вых}}(D)$  от оптимальной (линия 2 на рис. 7.1). Оптимальная характеристика находится эмпирически так, чтобы минимизировать значение погрешности нелинейности. Нелинейность обычно определяется в относительных единицах, но в справочных данных приводится также и в ЕМР. Для характеристики, приведенной на рис. 7.1,

$$\delta_{\text{дл}} = \frac{\varepsilon_j + \varepsilon_{j+1}}{U_{\text{пш}}} \cdot 100\%$$

**Дифференциальная нелинейность** - максимальное изменение (с учетом знака) отклонения реальной характеристики преобразования  $U_{\text{вых}}(D)$  от оптимальной при переходе от одного значения входного кода к другому смежному значению. Обычно определяется в относительных единицах или в ЕМР. Для характеристики, приведенной на рис. 13,

$$\delta_{\text{дл}} = \frac{\varepsilon_j + \varepsilon_{j+1}}{U_{\text{пш}}} \cdot 100\%$$

**Монотонность характеристики преобразования** - возрастание (уменьшение) выходного напряжения ЦАП  $U_{\text{вых}}$  при возрастании (уменьшении) входного кода  $D$ . Если дифференциальная нелинейность больше относительного шага квантования  $h/U_{\text{пш}}$ , то характеристика преобразователя немонотонна.

**Температурная нестабильность** преобразователя характеризуется температурными коэффициентами погрешности полной шкалы и погрешности смещения нуля.

Погрешности полной шкалы и смещения нуля могут быть устранены калибровкой (подстройкой). Погрешности нелинейности простыми средствами устранить нельзя.

### **Динамические параметры**

Динамические параметры ЦАП определяются по изменению выходного сигнала при скачкообразном изменении входного кода, обычно от величины "все нули" до "все единицы". Переходная характеристика ЦАП приведена на рис. 14.

**Время установления** - интервал времени от момента изменения входного кода (на рис. 7.2  $t=0$ ) до момента, когда в последний раз выполняется равенство  $|U_{\text{вых}} - U_{\text{пш}}| = d/2$ .

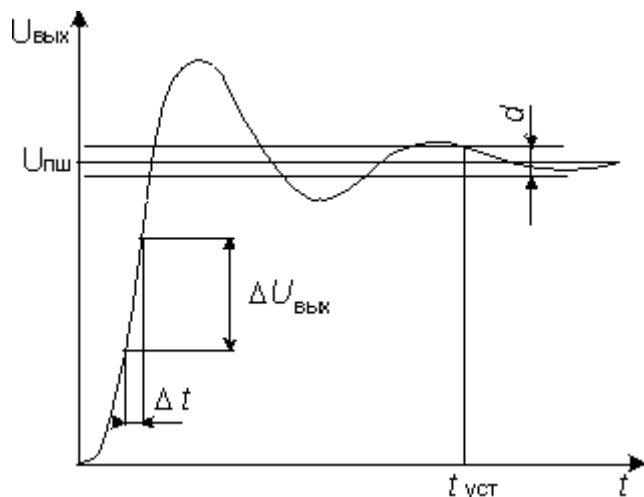


Рис. 14

**Скорость нарастания** - максимальная скорость изменения  $U_{\text{вых}}(t)$  во время переходного процесса. Определяется как отношение приращения  $\Delta U_{\text{вых}}$  ко времени  $t$ , за которое произошло это приращение. Обычно указывается в технических характеристиках ЦАП с выходным сигналом в виде напряжения. У ЦАП с токовым выходом этот параметр в большой степени зависит от типа выходного ОУ.

## 2. Применение ЦАП

Если же подавать коды на вход ЦАП с высокой частотой, то можно получить генератор (он же синтезатор) аналоговых сигналов произвольной формы. В этом случае коды, поступающие на ЦАП, называют кодами выборок (то есть мгновенных значений) генерируемого аналогового сигнала.

В простейшем случае в качестве источника входных кодов ЦАП можно использовать обычный двоичный счетчик (рис. 15). Выходное напряжение ЦАП будет нарастать при этом на величину  $2^{-n}U_{\text{REF}}$  с каждым тактовым импульсом, формируя пилообразные выходные сигналы амплитудой  $U_{\text{REF}}$ . Длительность каждой ступеньки равна периоду тактового генератора  $T$ , а период всего выходного сигнала равен  $2^n T$ . Количество ступенек в периоде выходного сигнала равно  $2^n$ . Если в данной схеме использовать синхронные счетчики с синхронным переносом, то входной регистр ЦАП не нужен, так как все разряды счетчика переключаются одновременно. Если же используются асинхронные счетчики или синхронные счетчики с асинхронным переносом, то входной регистр ЦАП необходим.

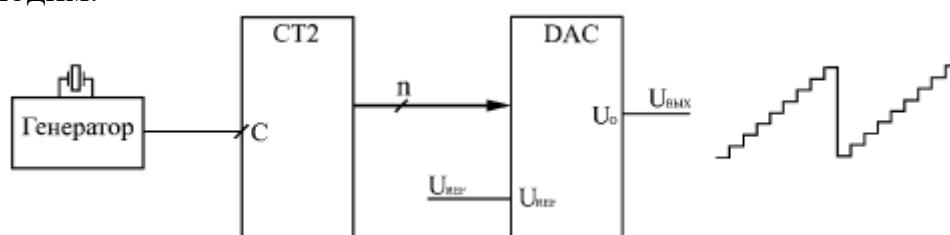
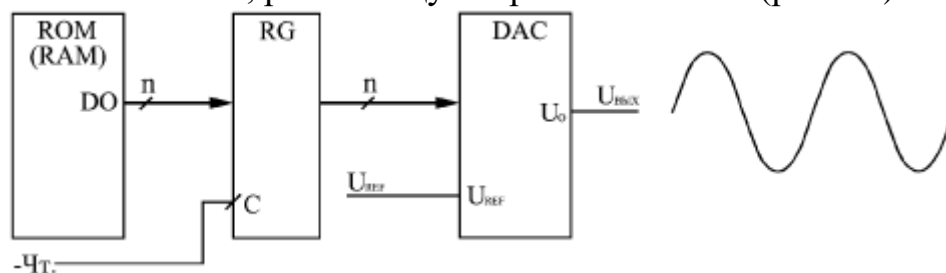


Рис. 15. Генератор пилообразного аналогового сигнала

В случае, когда нужно формировать аналоговые сигналы произвольной формы (синусоидальные, колоколообразные, шумовые, треугольные, импульсные

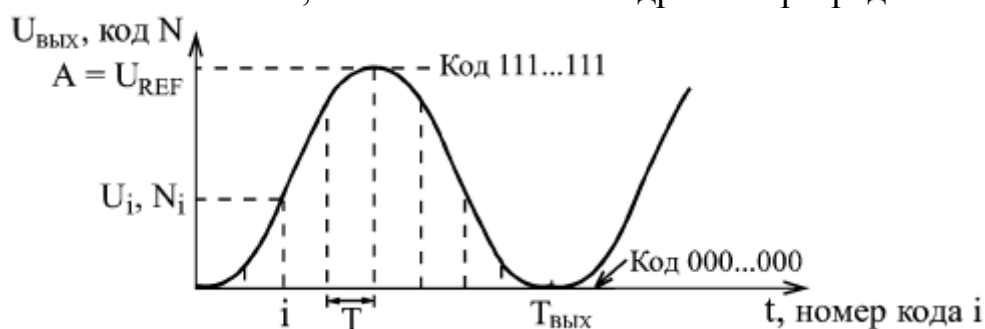
и т.д.), в качестве источника кодов, поступающих на ЦАП, необходимо использовать память, работающую в режиме чтения (рис. 16).



**Рис. 16.** Генерация сигналов произвольной формы

Если память постоянная, то набор форм генерируемых сигналов задается раз и навсегда. Если же память оперативная, то строится однонаправленный информационный буфер с периодическим режимом работы, что позволит записывать в память коды для генерации самых разных сигналов. В обоих случаях входной регистр ЦАП необходим, информация в него записывается стробом чтения из памяти.

Как и в предыдущем случае, выходной сигнал ЦАП будет состоять из ступенек, высота которых кратна  $2^{-n}U_{REF}$ . Амплитуда выходного сигнала не превышает  $U_{REF}$ . Если адреса памяти перебираются счетчиком, то период выходного аналогового сигнала равен  $2^m T$ , где  $T$  — период тактового сигнала чтения из памяти "Чт.", а  $m$  — количество адресных разрядов памяти.



**Рис. 17.** Вычисление кодов выборок периодического сигнала

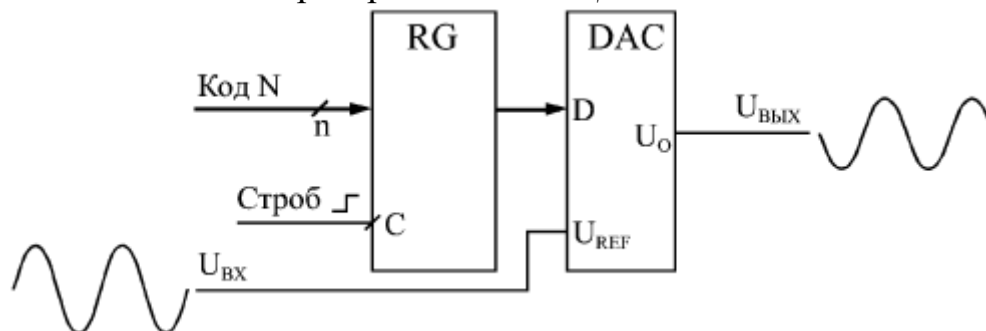
Если надо вычислить коды выборок для генерации какого-то периодического сигнала, то необходимо его период разделить на  $2^m$  частей и вычислить соответствующие  $2^m$  значений этого сигнала  $U^i$ . Затем надо пересчитать значения сигнала в коды по формуле  $N_i = 2^n U_i / A$  где  $A$  — амплитуда сигнала, и взять ближайшее целое значение кода. Нулевое значение сигнала даст при этом нулевой код 000...000, максимальное значение сигнала (равное амплитуде  $A$ ) даст максимальный код 111...111. В результате подачи этих кодов на ЦАП с периодом  $T$  будет генерироваться аналоговый сигнал требуемой формы с амплитудой, равной  $U_{REF}$  и с периодом  $T_{вых} = 2^m T$ . Пример такого вычисления проиллюстрирован рис. 17.

Подробнее задача проектирования генератора аналоговых сигналов произвольной формы будет рассмотрена в следующей лекции.

Преобразование цифровых кодов в аналоговый сигнал — это не единственное применение микросхем ЦАП. Они могут также использоваться для управляемой обработки аналоговых сигналов, например, для усиления и ослабления аналоговых сигналов в заданное число раз. Для этого лучше всего подходят умножающие ЦАП, которые допускают изменение уровня опорного

напряжения в широких пределах, в том числе и с изменением его знака. Таких микросхем *ЦАП* выпускается сейчас достаточно много, с различным быстродействием и с различным количеством разрядов входного кода.

Самая простейшая схема — это цифровой аттенуатор (ослабитель) аналогового сигнала (рис. 13.9), применяемый часто для регулировки амплитуды выходного сигнала генератора на основе *ЦАП*.



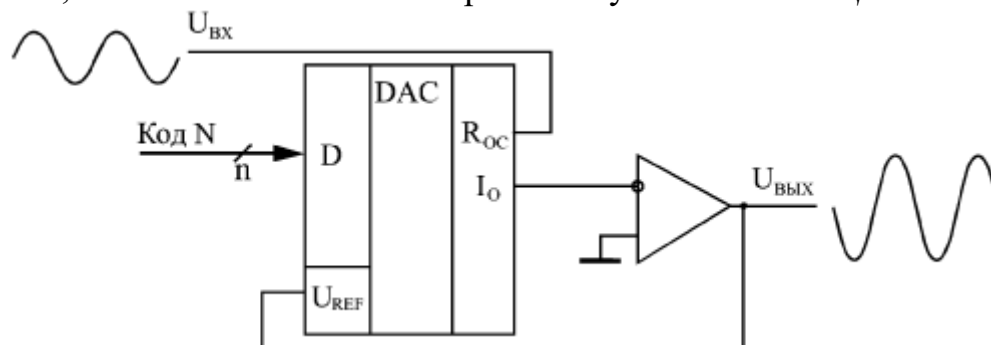
**Рис. 18.** Аттенуатор аналогового сигнала на *ЦАП*

Схема практически ничем не отличается от схемы на рис. 16. Но два важных отличия все же имеются: вместо постоянного опорного напряжения подается переменный аналоговый сигнал, а *ЦАП* должен быть обязательно умножающим. Выходной сигнал связан со входным по простой формуле

$$U_{\text{ВЫХ}} = -U_{\text{ВХ}} \cdot N \cdot 2^{-n}$$

то есть выходной сигнал пропорционален входному (с инверсией), а коэффициент пропорциональности определяется входным цифровым кодом  $N$ . Коэффициент пропорциональности изменяется в данном случае от нуля и почти до единицы с шагом, равным  $2^{-n}$ .

Входной регистр *ЦАП* в данном случае также необходим, поскольку при одновременном переключении разрядов входного кода на выходной сигнал *ЦАП* могут накладываться короткие импульсы значительной амплитуды. Требования к быстродействию *ЦАП* (к величине его времени установления) в данном включении не слишком высоки, так как амплитуду выходного сигнала обычно требуется менять нечасто. А частота входного аналогового сигнала может быть довольно большой, она никак не связана с временем установления *ЦАП*.



**Рис. 19** Управляемый усилитель входного сигнала

Существует также схема включения *ЦАП*, которую можно использовать как управляемый усилитель аналогового сигнала с коэффициентом усиления, задаваемым входным кодом  $N$  (рис. 19).

В этом случае выходной ток *ЦАП* равен величине  $U_{\text{ВХ}}/R_{\text{ОС}}$ , а так как в качестве опорного напряжения используется выходное напряжение, то получается,

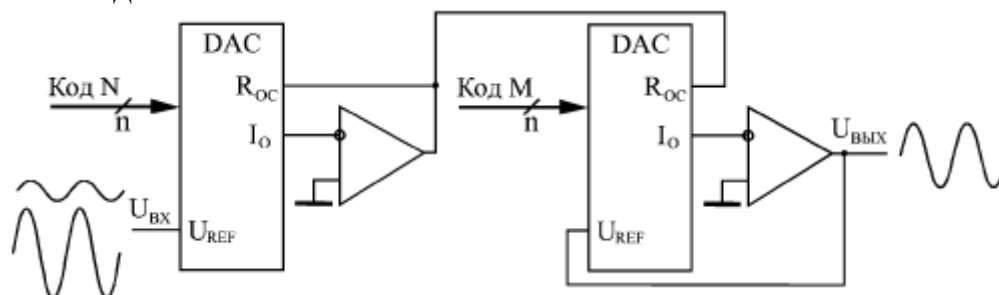


что выходное напряжение связано со входным по формуле

$$U_{\text{ВЫХ}} = -U_{\text{ВХ}} \cdot N 2^{-n} / N$$

То есть коэффициент пропорциональности между выходным и входным напряжениями обратно пропорционален коду  $N$ . Код  $N$  может меняться в этом случае от 1 до  $(2^n - 1)$ , что соответствует коэффициенту усиления от примерно единицы до  $2^n$ . Например, при 10-разрядном ЦАП коэффициент усиления схемы может достигать 1024.

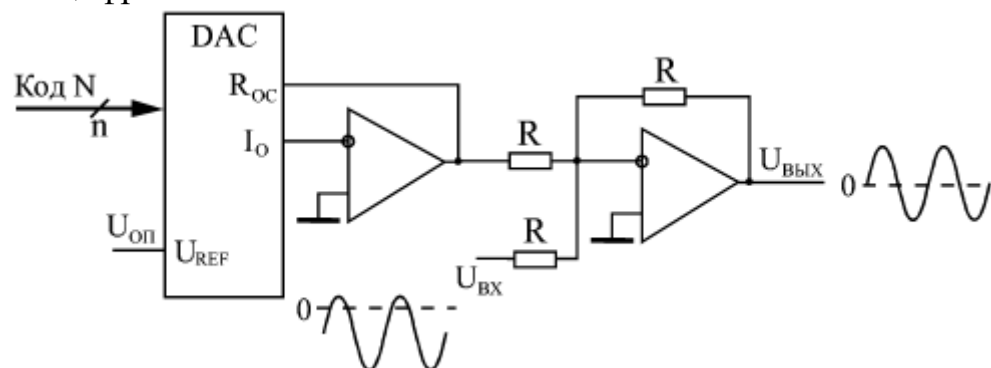
Как и в предыдущем случае, скорость переключения ЦАП не очень важна, так как коэффициент усиления обычно не требуется переключать слишком часто. На схеме для простоты не показан входной регистр ЦАП, который опять же необходим, чтобы обеспечить одновременность переключения всех разрядов входного кода.



**Рис. 20.** Последовательное включение аттенюатора и усилителя

Используя последовательное включение схем рис. 20 и рис. 19, можно обеспечить приведение к стандартному уровню входного напряжения, изменяемого в очень широких пределах (рис. 21). Такая задача часто встречается в аналого-цифровых системах. Коэффициент передачи всей схемы будет равен отношению входных кодов обоих ЦАП  $N/M$  и может быть установлен с высокой точностью как в диапазоне от 0 до 1 (аттенюатор), так и в диапазоне от 1 до  $2^n$  (усилитель). На схеме не показаны входные регистры обоих ЦАП, но они также нужны.

Наконец, последняя схема с применением ЦАП, которую мы рассмотрим, — это схема сдвига аналогового сигнала на величину, задаваемую входным цифровым кодом. Сдвиг представляет собой, по сути, сложение аналогового сигнала с постоянным напряжением. Такая задача довольно часто встречается в аналого-цифровых системах.



**Рис. 21.** Схема управляемого сдвига аналогового сигнала

Схема сдвига (рис. 21) включает в себя преобразователь цифрового кода в выходное напряжение и аналоговый сумматор на операционном усилителе. Величина напряжения сдвига входного сигнала будет равна  $U_{\text{REF}} \cdot 2^{-n} N$ . Поскольку

применяются два инвертирующих операционных усилителя, инверсии входного сигнала на выходе в данном случае не будет. Если нужен как положительный, так и отрицательный сдвиг, то необходимо применять ЦАП с биполярным выходным сигналом.

### 3. Аналого-цифровые преобразователи

#### Введение

Аналого-цифровые преобразователи (АЦП) находят широкое применение в различных областях современной науки и техники. Они являются неотъемлемой составной частью цифровых измерительных приборов, систем преобразования и отображения информации, программируемых источников питания, индикаторов на электронно-лучевых трубках, радиолокационных систем, установок для контроля элементов и микросхем, а также важными компонентами различных автоматических систем контроля и управления, устройств ввода-вывода информации ЭВМ. На их основе строят преобразователи и генераторы практически любых функций, цифрууправляемые аналоговые регистрирующие устройства, корреляторы, анализаторы спектра и т. д. В настоящее время применяют три вида технологии производства АЦП: модульную, гибридную и полупроводниковую. При этом доля производства полупроводниковых интегральных схем (ИС) АЦП в общем объеме их выпуска непрерывно возрастает и в недалеком будущем, по-видимому, в модульном и гибридном исполнениях будут выпускаться лишь сверхточные и сверхбыстродействующие преобразователи с достаточно большой рассеиваемой мощностью.

#### Общие сведения об АЦП

Аналого-цифровые преобразователи являются устройствами, которые принимают входные аналоговые сигналы и генерируют соответствующие им цифровые сигналы, пригодные для обработки микропроцессорами и другими цифровыми устройствами. Процедуру аналого-цифрового преобразования непрерывных сигналов можно разделить на две самостоятельные операции: дискретизацию и квантование. В основе дискретизации непрерывных сигналов лежит принципиальная возможность представления их в виде взвешенных сумм

$$U(t) = \sum_j a_j f_j(t)$$

где  $a_j$  - отсчеты, характерный сигнал в дискретные моменты времени;  $f_j(t)$  - набор элементарных функций, используемых при восстановлении сигнала по его отсчетам.

Наиболее распространенной формой дискретизации является равномерная, в основе которой лежит теорема отсчетов. Согласно этой теореме в качестве коэффициентов  $a_j$  следует использовать мгновенные значения сигнала  $U(t_j)$  в дискретные моменты времени  $t_j = j\Delta t$ , а период дискретизации выбирать из условия

$$\Delta t = 1/2F_m,$$

где  $F_m$  - максимальная частота спектра преобразуемого сигнала.

## Классификация АЦП

В настоящее время известно большое число методов преобразования напряжение-код. Эти методы существенно отличаются друг от друга потенциальной точностью, скоростью преобразования и сложностью аппаратной реализации. Аналого-цифровые преобразователи делятся на: **параллельные**, **последовательные** (последовательного приближения, последовательного счета (следающие), **интегрирующие** (однотактные, многотактные, сигма-дельта, преобразователи частота-напряжение) и **последовательно-параллельные** (многотактные, многоступенчатые, конвеерные).

### Параллельные АЦП

На рис.22 показана реализация параллельного метода АЦ-преобразования для 3-разрядного числа.

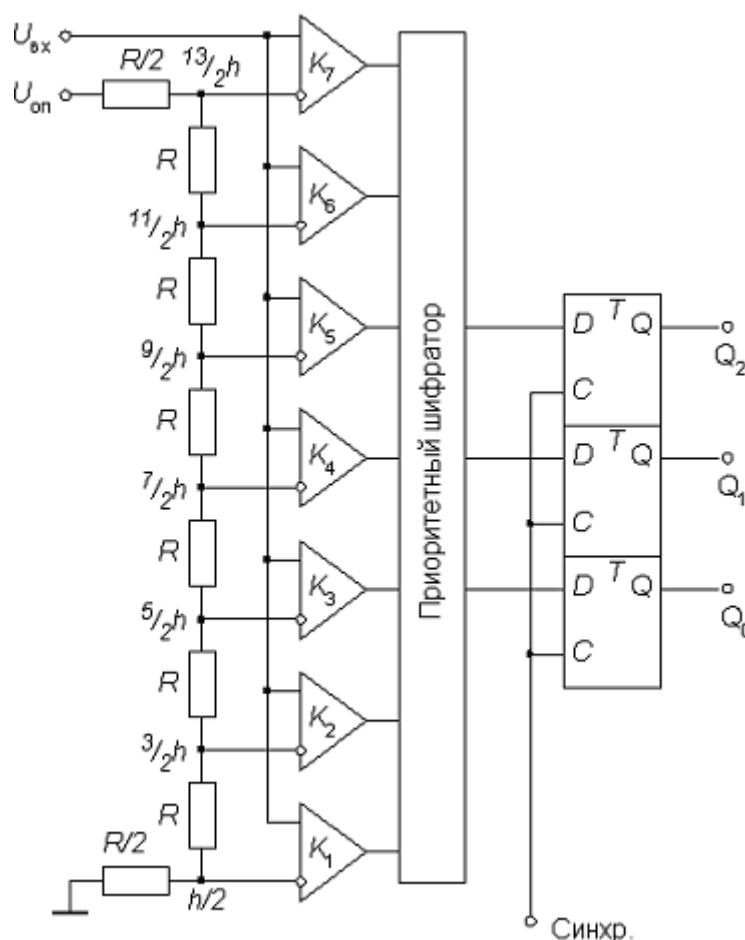


Рис. 22

С помощью трех двоичных разрядов можно представить восемь различных чисел, включая нуль. Необходимо, следовательно, семь компараторов. Семь опорных напряжений образуются с помощью резистивного делителя.

Если приложенное входное напряжение не выходит за пределы диапазона от  $5/2h$ , до  $7/2h$ , где  $h=U_{оп}/7$  - квант входного напряжения, соответствующий единице младшего разряда АЦП, то компараторы с 1-го по 3-й устанавливаются в состояние **1**, а компараторы с 4-го по 7-й - в состояние **0**. Преобразование этой группы кодов в трехзначное двоичное число выполняет логическое устройство,

называемое приоритетным шифратором, диаграмма состояний которого приведена в табл. 1.

Таблица 1

| Входное напряжение | Состояние компараторов |   |   |   |   |   |   | Выходы |   |   |
|--------------------|------------------------|---|---|---|---|---|---|--------|---|---|
| $U_{вх}/h$         | 7                      | 6 | 5 | 4 | 3 | 2 | 1 | 2      | 1 | 0 |
| 0                  |                        |   |   |   |   |   |   | 0      | 0 | 0 |
| 1                  |                        |   |   |   |   |   |   | 0      | 0 | 1 |
| 2                  |                        |   |   |   |   |   |   | 0      | 1 | 0 |
| 3                  |                        |   |   |   |   |   |   | 0      | 1 | 1 |
| 4                  |                        |   |   |   |   |   |   | 1      | 0 | 0 |
| 5                  |                        |   |   |   |   |   |   | 1      | 0 | 1 |
| 6                  |                        |   |   |   |   |   |   | 1      | 1 | 0 |
| 7                  |                        |   |   |   |   |   |   | 1      | 1 | 1 |

Благодаря одновременной работе компараторов параллельный АЦП является самым быстрым. Недостатком схемы является высокая сложность. Действительно,  $N$ -разрядный параллельный АЦП содержит  $2^N - 1$  компараторов и  $2^N$  согласованных резисторов. Следствием этого является высокая стоимость и значительная потребляемая мощность.

### Последовательно-параллельные АЦП

Последовательно-параллельные АЦП являются компромиссом между стремлением получить высокое быстродействие и желанием сделать это по возможности меньшей ценой. Последовательно-параллельные АЦП занимают промежуточное положение по разрешающей способности и быстродействию между параллельными АЦП и АЦП последовательного приближения. Последовательно-параллельные АЦП подразделяют на многоступенчатые, многотактные и конвейерные.

**Многоступенчатые АЦП.** В многоступенчатом АЦП процесс преобразования входного сигнала разделен в пространстве. В качестве примера на рис. 23 представлена схема двухступенчатого 8-разрядного АЦП.

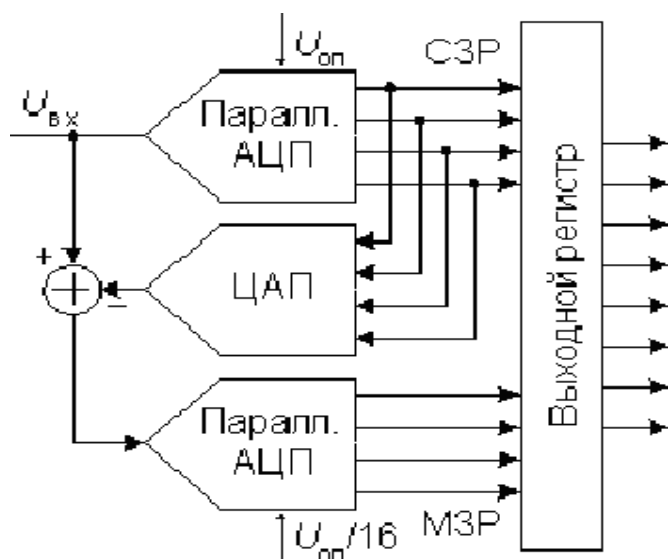


Рис. 23

Верхний по схеме АЦП осуществляет грубое преобразование сигнала в четыре старших разряда выходного кода. Цифровые сигналы с выхода АЦП поступают на выходной регистр и одновременно на вход 4-разрядного быстродействующего ЦАП. Остаток от вычитания выходного напряжения ЦАП из входного напряжения схемы поступает на вход АЦП2, опорное напряжение которого в 16 раз меньше, чем у АЦП1. Как следствие, квант АЦП2 в 16 раз меньше кванта АЦП1. Этот остаток, преобразованный АЦП2 в цифровую форму представляет собой четыре младших разряда выходного кода. Различие между АЦП1 и АЦП2 заключается прежде всего в требовании к точности: у АЦП1 точность должна быть такой же как у 8-разрядного преобразователя, в то время как АЦП2 может иметь точность 4-разрядного.

**Многотактные последовательно-параллельные АЦП.** На рис. 24 приведена схема двухтактного 8-разрядного АЦП. В схеме процесс преобразования разделен во времени.

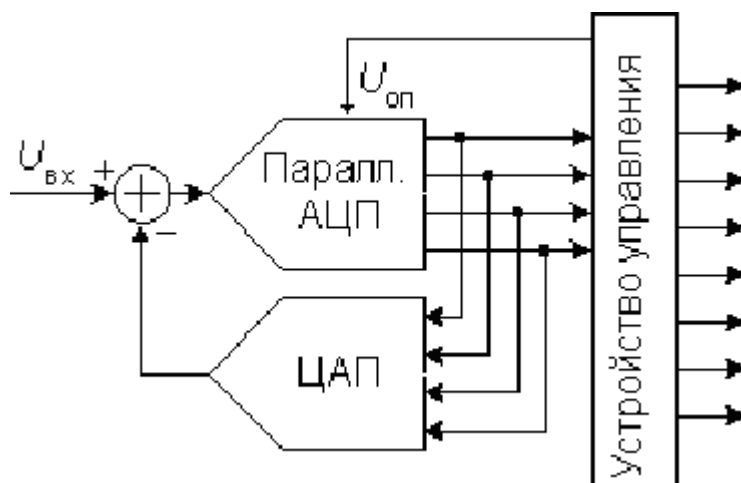


Рис. 24

Преобразователь состоит из 4-разрядного параллельного АЦП, квант  $h$  которого определяется величиной опорного напряжения, 4-разрядного ЦАП и устройства управления. Если максимальный входной сигнал равен 2,56 В, то в первом такте преобразователь работает с шагом квантования  $h_1=0,16$  В. В это время входной код ЦАП равен нулю. Устройство управления пересылает полученное от АЦП в первом такте слово в четыре старших разряда выходного регистра, подает это слово на вход ЦАП и уменьшает в 16 раз опорное напряжение АЦП. Таким образом, во втором такте шаг квантования  $h_2=0,01$  В и остаток, образовавшийся при вычитании из входного напряжения схемы выходного напряжения ЦАП, будет преобразован в младший полубайт выходного слова. Входное напряжение многотактного АЦП во время преобразования должно быть неизменным, для чего между его входом и источником входного сигнала следует включить устройство выборки-хранения (УВХ).

**Конвейерные АЦП.** Быстродействие многоступенчатого АЦП можно повысить, применив конвейерный принцип многоступенчатой обработки входного сигнала. В многоступенчатом АЦП (рис. 23) вначале происходит формирование старших разрядов выходного слова преобразователем АЦП<sub>1</sub>, а затем идет период установления выходного сигнала ЦАП. На этом интервале АЦП<sub>2</sub> простаивает. На втором этапе во время преобразования остатка преобразователем АЦП<sub>2</sub> простаивает АЦП<sub>1</sub>. Введя элементы задержки аналогового и цифрового сигналов между ступенями преобразователя, получим конвейерный АЦП, схема 8-разрядного варианта которого приведена на рис. 25.

Рис. 25

Роль аналогового элемента задержки выполняет УВХ2, а цифрового - четыре D-триггера. Триггеры задерживают передачу старшего полубайта в выходной регистр на один период тактового сигнала. Сигналы выборки, формируемые из тактового сигнала, поступают на УВХ1 и УВХ2 в разные моменты времени. УВХ2 переводится в режим хранения позже, чем УВХ1 на время, равное суммарной задержке распространения сигнала по АЦП1 и ЦАП.

Таким образом, конвейерная архитектура позволяет в несколько раз повысить максимальную частоту выборок многоступенчатого АЦП. При этом можно без проигрыша в быстродействии увеличить число ступеней АЦП, понизив разрядность каждой ступени. В свою очередь, увеличение числа ступеней преобразования уменьшает сложность АЦП.

### Последовательные АЦП

**АЦП последовательного счета** является типичным примером последовательных АЦП с единичными приближениями и состоит из компаратора (К), счетчика и ЦАП (рис. 26). На один вход компаратора поступает входной сигнал, а на другой - сигнал обратной связи с ЦАП.

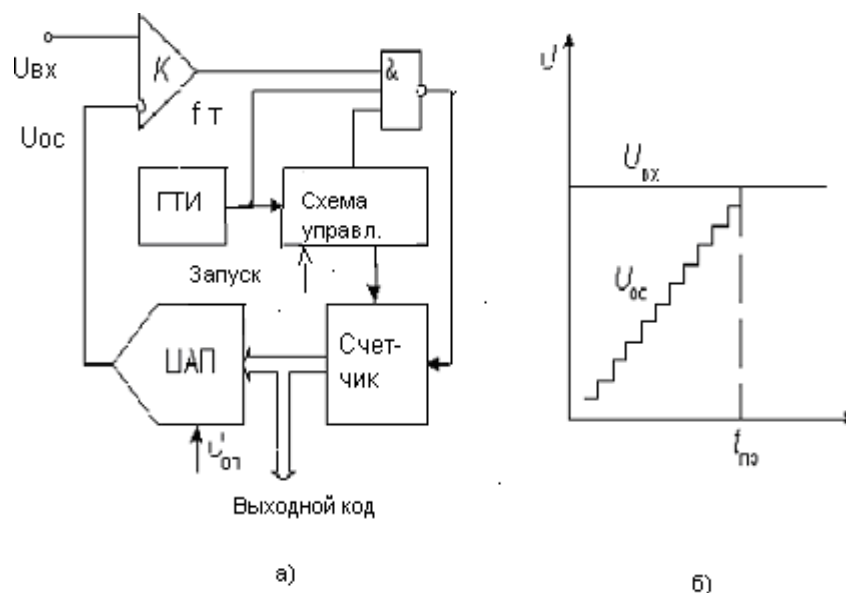


Рис. 26

Работа преобразователя начинается с прихода импульса запуска, который включает счетчик, суммирующий число импульсов, поступающих от генератора тактовых импульсов ГТИ. Выходной код счетчика подается на ЦАП, осуществляющий его преобразование в напряжение обратной связи  $U_{ос}$ . Процесс преобразования продолжается до тех пор, пока напряжение обратной связи сравнивается с входным напряжением и переключится компаратор, который своим выходным сигналом прекратит поступление тактовых импульсов на счетчик. Переход выхода компаратора из **1** в **0** означает завершение процесса преобразования. Выходной код, пропорциональный входному напряжению в момент окончания преобразования, считывается с выхода счетчика. Время преобразования АЦП этого типа является переменным и определяется входным напряжением. Его максимальное значение соответствует максимальному входному напряжению и при разрядности двоичного счетчика  $N$  и частоте тактовых

импульсов  $f_{\text{такт}}$  равно

$$t_{\text{пр.макс}} = (2^N - 1) / f_{\text{такт}}.$$

Например, при  $N=10$  и  $f_{\text{такт}}=1$  МГц  $t_{\text{пр.макс}}=1024$  мкс, что обеспечивает максимальную частоту выборок порядка 1 кГц.

Таким образом, особенностью АЦП последовательного счета является небольшая частота дискретизации, достигающая нескольких кГц. Достоинством АЦП данного класса является сравнительная простота построения, определяемая последовательным характером выполнения процесса преобразования.

**АЦП последовательного приближения** (АЦП с поразрядным уравниванием) (рис. 27а). В основе работы этого класса преобразователей лежит принцип **дихотомии**, т.е. последовательного сравнения измеряемой величины с  $1/2$ ,  $1/4$ ,  $1/8$  и т.д. от возможного максимального значения ее. Это позволяет для  $N$ -разрядного АЦП выполнить весь процесс преобразования за  $N$  последовательных шагов (итераций) вместо  $2^N - 1$  при использовании последовательного счета и получить существенный выигрыш в быстродействии. Так, при  $N=10$  этот выигрыш достигает 100 раз и позволяет получить с помощью таких АЦП до  $10^5 \dots 10^6$  преобразований в секунду.

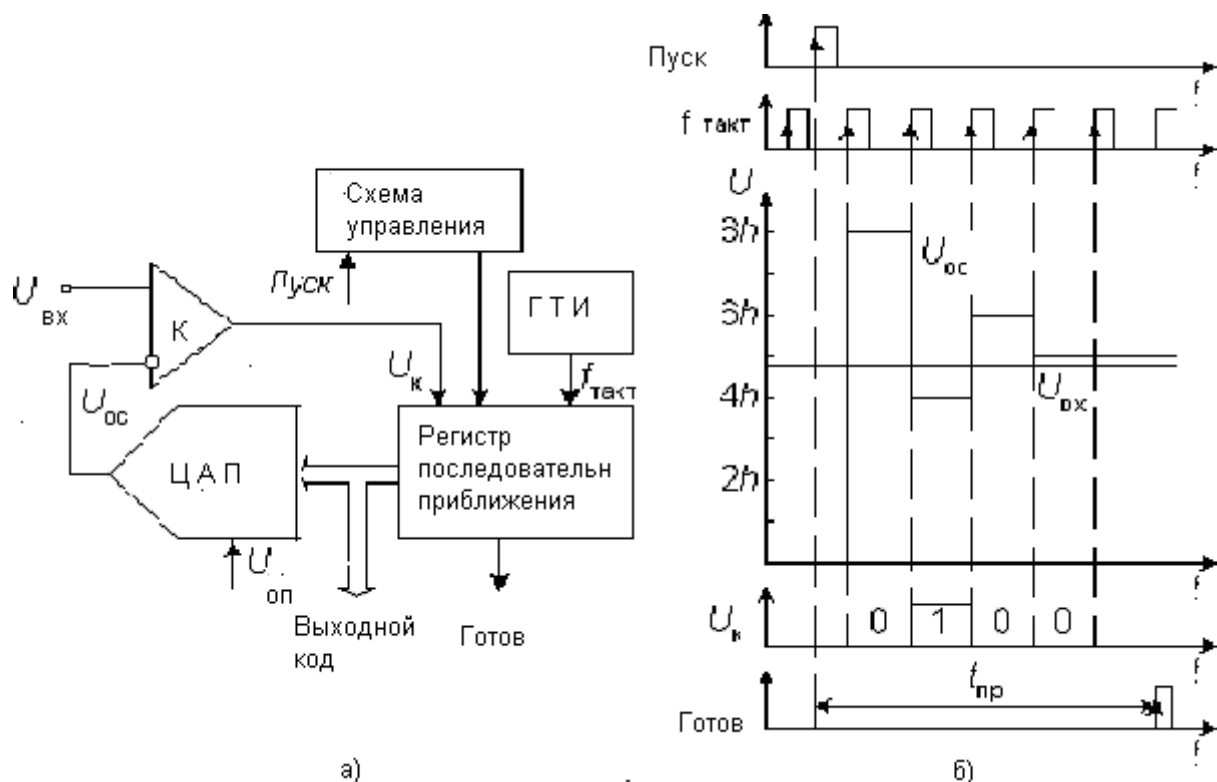


Рис. 27



Схема четырехразрядного АЦП содержит: компаратор (К), регистра последовательного приближения (РПП) и ЦАП. После подачи команды "Пуск" с приходом первого тактового импульса РПП принудительно задает на вход ЦАП код, равный половине его шкалы (для 4-разрядного ЦАП это  $1000_2=8_{10}$ ). Благодаря этому напряжение  $U_{oc}$  на выходе ЦАП (рис. 27 б)

$$U_{oc}=2^3h.$$

где  $h$  - квант выходного напряжения ЦАП, соответствующий единице младшего разряда (ЕМР).

Эта величина составляет половину возможного диапазона преобразуемых сигналов. Если входное напряжение больше, чем эта величина, то на выходе компаратора устанавливается **1**, если меньше, то **0**. В этом последнем случае схема управления должна переключить старший разряд  $d_3$  обратно в состояние нуля. Непосредственно вслед за этим остаток

$$U_{вх} - d_3 2^3 h$$

таким же образом сравнивается с ближайшим младшим разрядом и т.д. После четырех подобных выравнивающих шагов в РПП двоичное число, из которого после цифро-аналогового преобразования получается напряжение, соответствующее  $U_{вх}$  с точностью до 1 ЕМР. Выходное число может быть считано с РПП в виде параллельного двоичного кода по  $N$  линиям. Кроме того, в процессе преобразования на выходе компаратора, формируется выходное число в виде последовательного кода старшими разрядами вперед.

Для эффективного использования АЦП последовательного приближения, между его входом и источником преобразуемого сигнала следует включать УВХ. Данный класс АЦП занимает промежуточное положение по быстродействию, стоимости и разрешающей способности между последовательно- параллельными и интегрирующими АЦП и находит широкое применение в системах управления, контроля и цифровой обработки сигналов

### **Интегрирующие АЦП**

Недостатком рассмотренных выше последовательных АЦП является низкая помехоустойчивость результатов преобразования. Действительно, выборка мгновенного значения входного напряжения, обычно включает слагаемое в виде мгновенного значения помехи. Впоследствии при цифровой обработке последовательности выборок эта составляющая может быть подавлена, однако на это требуется время и вычислительные ресурсы. В АЦП, рассмотренных ниже, входной сигнал интегрируется либо непрерывно, либо на определенном временном интервале, длительность которого обычно выбирается кратной периоду помехи. Это позволяет во многих случаях подавить помеху еще на этапе преобразования. Платой за это является пониженное быстродействие интегрирующих АЦП.

## АЦП многотактного интегрирования

Схема АЦП двухтактного интегрирования приведена на рис. 28.

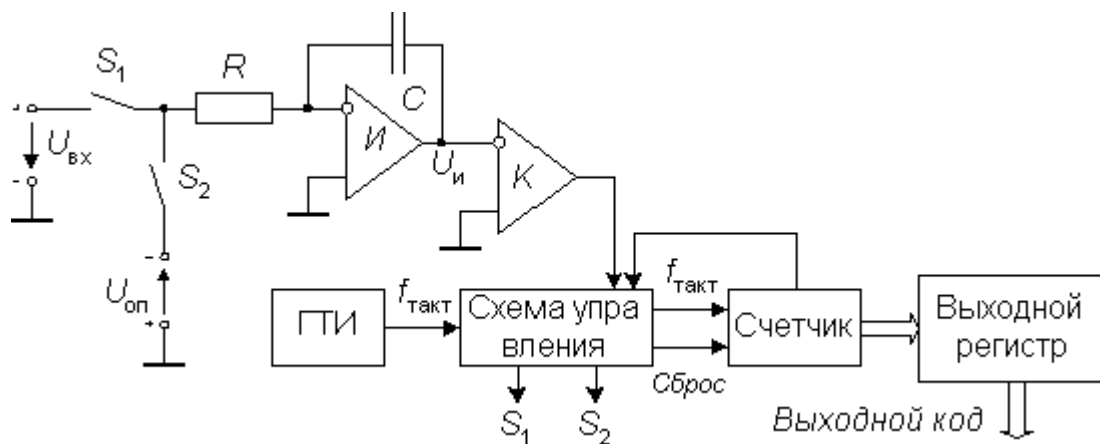


Рис. 28

Преобразование проходит две стадии: стадию интегрирования и стадию счета (рис. 29). В начале первой стадии ключ  $S_1$  замкнут, а ключ  $S_2$  разомкнут. Интегратор  $И$  интегрирует входное напряжение  $U_{вх}$ . Время интегрирования входного напряжения  $t_1$  постоянно; в качестве таймера используется счетчик с коэффициентом пересчета  $K_{сч}$ . После окончания стадии интегрирования ключ  $S_1$  размыкается, а ключ  $S_2$  замыкается и опорное напряжение  $U_{оп}$  поступает на вход интегратора. При этом выбирается опорное напряжение, противоположное по знаку входному напряжению.

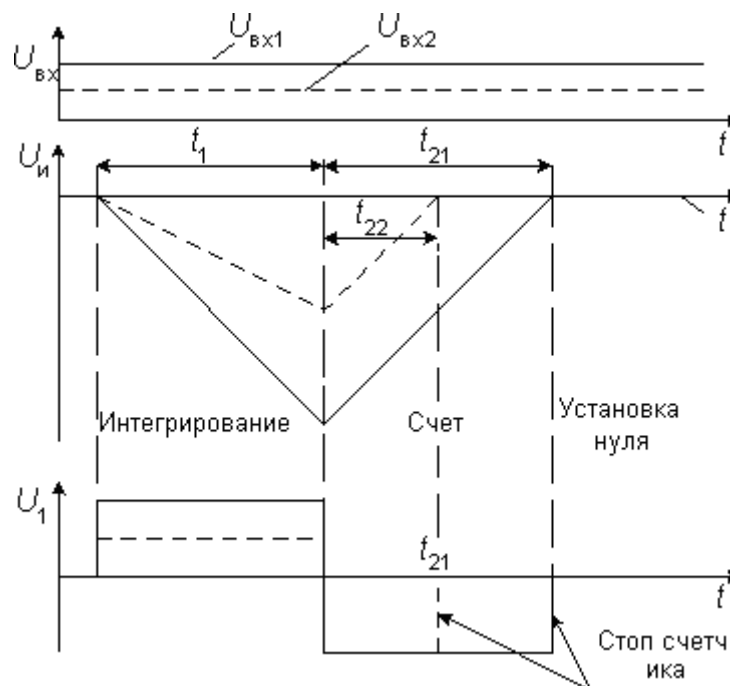


Рис. 29

На стадии счета выходное напряжение интегратора линейно уменьшается по абсолютной величине. Стадия счета заканчивается, когда выходное напряжение интегратора переходит через нуль. Компаратор К переключается и счет останавливается. Содержимое счетчика после окончания стадии счета

$$n_2 = \frac{U_{\text{вх.ср}} K_{\text{сч}}}{U_{\text{оп}}}$$

Отличительной особенностью метода многотактного интегрирования является то, что ни тактовая частота, ни постоянная интегрирования  $RC$  не влияют на результат.

Различают две группы АЦП многотактного интегрирования: схемы с параллельным или последовательным выходом для сопряжения с микропроцессорами и схемы с двоично-десятичными счетчиками и дешифраторами для управления семисегментными индикаторами, в том числе мультиплексированными (572ПВ5, 572ПВ6).

**Сигма-дельта АЦП** (АЦП с уравниванием или балансом зарядов). Многие недостатки АЦП многотактного интегрирования во многом устранены в сигма-дельта АЦП. Один из принципов, заложенных в такого рода преобразователях, позволяющий уменьшить погрешность, вносимую шумами, а, следовательно, увеличить разрешающую способность - это усреднение результатов измерения на большом интервале времени. Основные узлы АЦП - это сигма-дельта модулятор и цифровой фильтр. Структурная схема  $n$ -разрядного сигма-дельта модулятора первого порядка приведена на рис. 30.

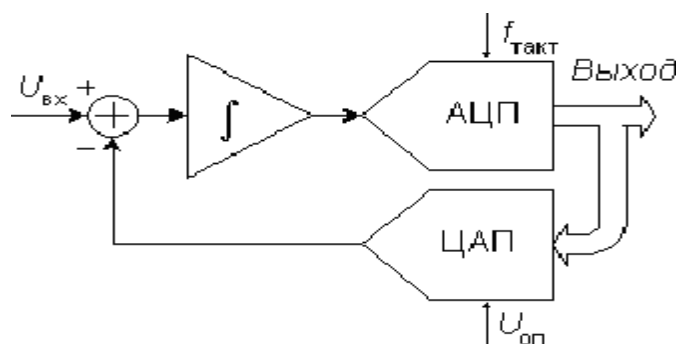


Рис. 30

Работа схемы основана на вычитании из входного сигнала  $U_{\text{вх}}(t)$  величины сигнала на выходе ЦАП, полученной на предыдущем такте работы схемы. Полученная разность интегрируется, а затем преобразуется в код параллельным АЦП невысокой разрядности. Последовательность кодов поступает на цифровой фильтр нижних частот. Порядок модулятора определяется численностью интеграторов и сумматоров в его схеме. Сигма-дельта модуляторы  $N$ -го порядка содержат  $N$  сумматоров и  $N$  интеграторов и обеспечивают большее соотношение сигнал/шум при той же частоте отсчетов, чем модуляторы первого порядка. Наиболее широко используются однобитные сигма-дельта модуляторы, в которых в качестве АЦП используется компаратор, а в качестве ЦАП - аналоговый коммутатор. Структурная схема сигма-дельта АЦП приведена на рис.31.

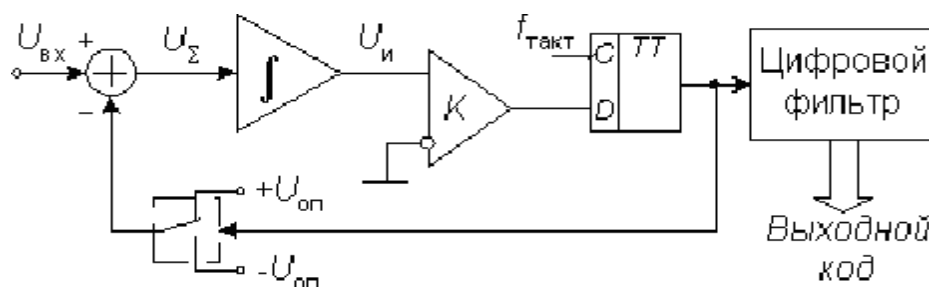


Рис. 31

В сигма-дельта АЦП обычно применяются цифровые фильтры с АЧХ вида  $(\sin x/x)^3$ . В частотной области модуль передаточной функции фильтра

$$H(f) = \left[ \frac{\sin(M\pi f / f_{\text{ТАКТ}})}{M \sin(\pi f / f_{\text{ТАКТ}})} \right]^3,$$

где  $M$  - целое число, которое задается программно и равно отношению тактовой частоты модулятора к частоте отсчетов фильтра.

Сигма-дельта АЦП имеет более высокую линейность характеристики преобразования, чем у АЦП многотактного интегрирования. Микроконтроллер в составе сигма-дельта АЦП высокого разрешения позволяет реализовать режимы автоматической установки нуля и самокалибровки полной шкалы, хранить калибровочные коэффициенты.

**Преобразователи напряжение-частота (ПНЧ).** На базе ПНЧ могут быть построены интегрирующие АЦП, обеспечивающие относительно высокую точность преобразования (например, 1108ПП1). Наибольшее применение нашли ПНЧ с заданной длительностью выходного импульса. Структурная схема ПНЧ приведена на рис. 32.

Работа ПНЧ заключается в следующем. Под действием положительного входного сигнала  $U_{\text{ВХ}}$  напряжение  $U_{\text{И}}$  на выходе интегратора И уменьшается. При этом ключ  $S$  разомкнут. Когда напряжение  $U_{\text{И}}$  уменьшится до нуля, компаратор  $K$  переключается, запуская тем самым одновибратор. Одновибратор формирует импульс стабильной длительности  $T_{\text{И}}$ , который управляет ключом. Последовательность этих импульсов является выходным сигналом ПНЧ. Ключ замыкается и ток  $I_{\text{оп}}$  в течение  $T_{\text{И}}$  поступает на вход интегратора, вызывая увеличение выходного напряжения интегратора. Далее описанный процесс снова повторяется.

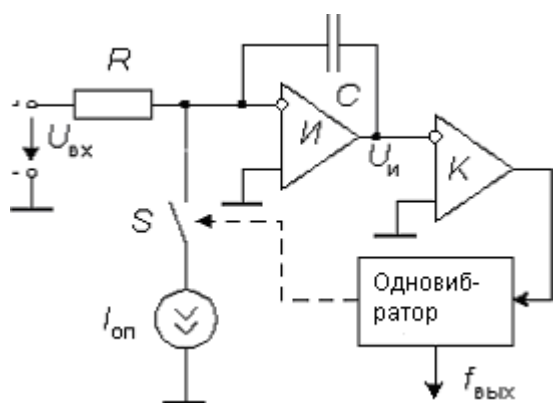


Рис. 32

Импульсы тока  $I_{оп}$  уравнивают ток, вызываемый входным напряжением  $U_{вх}$ . В установившемся режиме

$$-\frac{1}{RC} \int_0^T U_{вх}(t) dt + \frac{1}{C} \int_0^{T_{и}} I_{оп} dt = 0 \quad \text{отсюда} \quad f = \frac{1}{T} = \frac{U_{вх.ср}}{RI_{оп}T_{и}},$$

где  $U_{вх.ср}$  - среднее значение входного напряжения за период  $T$ .

Структурная схема интегрирующего АЦП на базе ПЧН приведена на рис. 33.

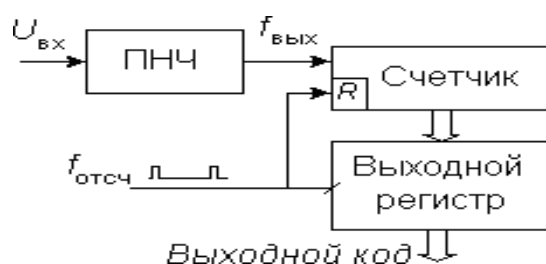


Рис. 33

В схеме АЦП ПНЧ преобразует входное напряжение в унитарный код. Для его преобразования в двоичный позиционный код используется счетчик. Счетчик подсчитывает число импульсов, поступивших от ПНЧ за период  $T_{отсч}=1/f_{отсч}$ , задаваемый отсчетными импульсами, которыми содержимое счетчика заносится в выходной регистр-защелку. Вслед за этим происходит обнуление счетчика. Число импульсов  $n$ , подсчитанных счетчиком за время  $T_{отсч}$ ,

$$n = \frac{T_{отсч}}{T_{и}} \frac{\bar{U}_{вх.ср}}{RI_{оп}}$$

где  $U_{вх.ср}$  - среднее значение входного напряжения за весь период  $T_{отсч}$ .

## Параметры АЦП

При последовательном возрастании значений входного аналогового сигнала  $U_{вх}(t)$  от 0 до величины, соответствующей полной шкале АЦП  $U_{пш}$  выходной цифровой сигнал  $D(t)$  образует ступенчатую кусочно-постоянную линию. Такую зависимость называют характеристикой преобразования АЦП. В отсутствие аппаратных погрешностей средние точки ступенек расположены на идеальной прямой 1 (рис. 34), которой соответствует идеальная характеристика преобразования. Реальная характеристика преобразования может существенно отличаться от идеальной размерами и формой ступенек, а также расположением на плоскости координат. Для количественного описания этих различий существуют следующие параметры.

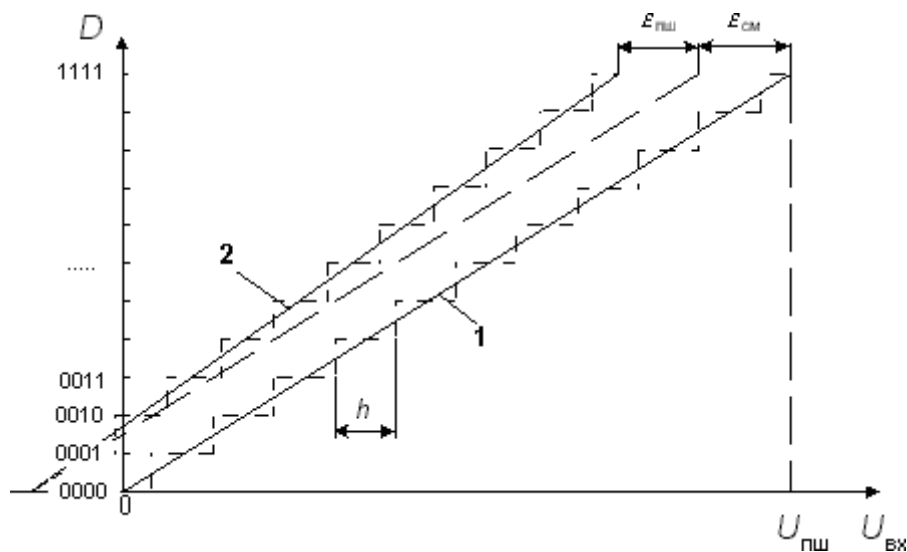


Рис. 34

### Статические параметры

**Разрешающая способность** — величина, обратная максимальному числу кодовых комбинаций на выходе АЦП. Разрешающая способность выражается в процентах, разрядах или децибелах и характеризует потенциальные возможности АЦП с точки зрения достижимой точности. Например, 12-разрядный АЦП имеет разрешающую способность  $1/4096$ , или  $0,0245\%$  от полной шкалы, или  $-72,2$  дБ.

Разрешающей способности соответствует приращение входного напряжения АЦП  $U_{вх}$  при изменении  $D_j$  на единицу младшего разряда (ЕМР). Это приращение является шагом квантования. Для двоичных кодов преобразования номинальное значение шага квантования  $h = U_{пш} / (2^N - 1)$ , где  $U_{пш}$  — номинальное максимальное входное напряжение АЦП (напряжение полной шкалы), соответствующее максимальному значению выходного кода,  $N$  — разрядность АЦП.

**Погрешность полной шкалы** — относительная разность между реальным и идеальным значениями предела шкалы преобразования при отсутствии смещения нуля

$$\delta_{пш} = \frac{\varepsilon_{пш}}{U_{пш}} \cdot 100\%$$

**Погрешность смещения нуля** - значение  $U_{\text{вх}}$ , когда входной код ЦАП равен нулю. Является аддитивной составляющей полной погрешности и определяется по формуле

$$\varepsilon_{\text{см}} = U_{\text{вх.01}} - h/2$$

где  $U_{\text{вх.01}}$  - значение входного напряжения, при котором происходит переход выходного кода из 0 в 1. Значение погрешности смещения нуля указывается в процентах от полной шкалы:

$$\delta_{\text{см}} = \frac{\varepsilon_{\text{см}}}{U_{\text{пш}}} \cdot 100\%$$

**Нелинейность** - максимальное отклонение реальной характеристики преобразования  $D(U_{\text{вх}})$  от оптимальной (линия 2 на рис. 34). Нелинейность определяется в относительных единицах или в ЕМР. Для характеристики, приведенной на рис. 35

$$\delta_{\text{л}} = \frac{\varepsilon_j}{U_{\text{пш}}} \cdot 100\%$$

**Дифференциальной нелинейностью** АЦП в данной точке  $k$  характеристики преобразования называется разность между значением кванта преобразования  $h_k$  и средним значением кванта преобразования  $h$ . Значения дифференциальной нелинейности выражаются в долях ЕМР или процентах от полной шкалы. Для характеристики, приведенной на рис. 4.2

$$\delta_{\text{дл}} = \frac{h_k - h}{U_{\text{пш}}} \cdot 100\%$$

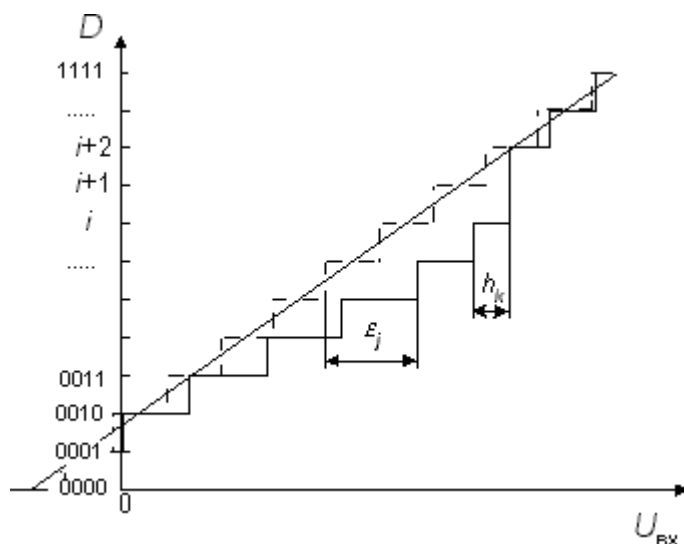


Рис. 35

**Монотонность характеристики преобразования** - это неизменность знака приращения выходного кода  $D$  при монотонном изменении входного преобразуемого сигнала.

**Температурная нестабильность** АЦП характеризуется температурными коэффициентами погрешности полной шкалы и погрешности смещения нуля.

#### Динамические параметры

**Максимальная частота дискретизации** (преобразования) - это наибольшая частота, с которой происходит образование выборочных значений сигнала. При этом параметры АЦП не выходят за заданные пределы. Максимальная частота дискретизации измеряется числом выборок в секунду.

**Время преобразования** ( $t_{пр}$ ) - это время, отсчитываемое от начала импульса дискретизации или начала преобразования до появления на выходе устойчивого кода, соответствующего данной выборке. Для АЦП последовательного счета или многотактного интегрирования, эта величина является переменной, зависящей от значения входного сигнала. Для параллельных или последовательно-параллельных АЦП, а также АЦП последовательного приближения время преобразования является примерно постоянной величиной. При работе АЦП без УВХ время преобразования является апертурным временем. **Время выборки** (стробирования) - время, в течение которого происходит образование одного выборочного значения. При работе без УВХ равно времени преобразования АЦП.

## 4. Обзор микросхем АЦП

Микросхема K1113ПВ1 выполняет функцию 10-разрядного АЦП однополярного или биполярного входного сигнала с представлением результатов преобразования в параллельном двоичном коде. Для ее эксплуатации необходимы два источника питания и регулировочные резисторы. Выходные каскады с тремя состояниями позволяют считывать результат преобразования непосредственно на шину данных МП. Основные электрические параметры микросхемы K1113ПВ1А представлены в табл. 2.



Таблица 2

| Параметр  | Не менее | Не более |
|---|----------|----------|
| Число разрядов $n$  | 10       | -        |
| Нелинейность $\square L$ , %                                      | - 0,1    | 0,1      |
| Дифференциальная нелинейность $\square LD$ , %                    | - 0,1    | 0,1      |
| Абсолютная погрешность преобразования в конечной точке шкалы      | - 20     | 20       |
| Напряжение смещения нуля на входе, мВ                             | - 30     | 30       |
| Время преобразования $t$ , мкс                                    | -        | 30       |
| Напряжение питания $U_1$ , В                                      | 4,5      | 5,5      |
| Напряжение питания $U_2$ , В                                      | -16,5    | -13,5    |
| Ток потребления $I_1$   | -        | 10       |
| Ток потребления $I_2$   | -        | 20       |
| Входное сопротивление, кОм  | 10       | -        |
| Диапазон униполярного входного напряжения, В                      | -        | 10,24    |
| Диапазон биполярного входного напряжения, В                       | -5,12    | 5,12     |
| Предельно допустимое значение униполярного входного напряжения, В | 0        | 10,5     |
| Предельно допустимые значения биполярного входного напряжения, В  | -5,5     | 5,5      |

### **Микросхема К572ПВ1**

Представляет собой 12-разрядный преобразователь напряжения в двоичный код. В комплекте с внешним ОУ (компаратором), источником  $U_{оп}$  и генератором тактовых импульсов микросхема выполняет функции АЦП последовательного приближения с параллельным двоичным кодом на выходах.

Устройство управления обеспечивает следующие режимы работы микросхемы: АЦП, ЦАП, раздельное управление старшими и младшими разрядами, хранение информации в регистре ЦАП.

Основные параметры преобразователя при  $U_{и.п.1} = 5 \text{ В}$ ,  $U_{и.п.2} = 15 \text{ В}$ ,  $U_{оп} = 10,24 \text{ В}$ ,  $U_{вых}^0 = 0,4 \text{ В}$ ,  $U_{вых}^1 = 2,4 \text{ В}$ ,  $f_T = 250 \text{ кГц}$  следующие:  $\delta_{л} = \pm 0,05\%$

(К572ПВ1А),  $\pm 0,1\%$  (Б),  $\pm 0,2\%$  (В);  $\delta_{лд} = \pm 0,1\%$  (К572ПВ1А),  $\pm 0,2\%$  (Б),  $\pm 0,4\%$  (В);  $\delta_{пш} = \pm 122 \text{ ед. МР}$ ;  $t_{прб} = 170 \text{ мкс}$ .

Преобразователь К572ПВ1 может работать в режиме ЦАП. Микросхема переводится в режим ЦАП при подаче напряжения высокого уровня на вывод 17. Преобразователь согласуется с ТТЛ ИС при  $U_{и.п.1} = 5 \text{ В} \pm 5\%$  и с КМДП ИС при  $U_{и.п.2} = 15 \text{ В} \pm 5\%$ . Микросхема может быть согласована с восьмиразрядной шиной данных микропроцессорной системы. Выходы могут иметь три устойчивых состояния.

При работе с микросхемой необходимо соблюдать последовательность включения напряжений и меры защиты.

### **Микросхема КР572ПВ2**

Микросхема представляет собой преобразователь на 3,5 десятичных разрядов, работающий по принципу последовательного счета с двойным интегрированием, с автоматической коррекцией нуля и определением полярности входного сигнала. Микросхема представляет собой электронную часть цифрового вольтметра, измеряющего входной сигнал до  $\pm 1,999 \text{ В}$  и  $\pm 199,9 \text{ мВ}$ . Цифровая информация отображается на светодиодном индикаторе АЛС324Б. Микросхема представляет собой функционально-законченное устройство. Для работы преобразователя совместно с ИС используются только внешние конденсаторы, резисторы и источники питания.

Основные параметры преобразователя при  $U_{и.п.1} = 5 \text{ В}$ ,  $U_{и.п.2} = -5 \text{ В}$ :  $\delta_{пш} = \pm 1 \text{ ед. МР}$  (КР572ПВ2А),  $\pm 3 \text{ ед. МР}$  (Б),  $\pm 5 \text{ ед. МР}$  (В); время цикла преобразования при  $f_T = 50 \text{ кГц}$  равно  $300 \text{ мс}$ ; входное сопротивление до  $20 \text{ МОм}$ ;  $I_{пот} \leq 1,8 \text{ мА}$ .

Микросхема имеет дифференциальные входы и высокую степень ослабления синфазного сигнала ( $K_{ос.сф} = 100 \text{ дБ}$ ), что позволяет использовать преобразователь в условиях действия сильных помех.

В микросхеме предусмотрено использование внутреннего и внешнего тактовых генераторов. В первом случае частота регулируется конденсатором С1, емкость которого выбирается из условия  $C1 = R1 - 0,45/f_T$ . Для повышения стабильности  $f_T$  можно применять кварцевый резонатор, подключаемый между выводами 39 и 40. При работе с внешним генератором его подключают к выводу 40 (выводы 38 и 39 не используются). При работе с преобразователем следует соблюдать правила подачи напряжения и защиты. Максимальные значения

напряжений  $U_{и.п.1} = 5,5 \text{ В}$ ,  $U_{и.п.2} = -8 \text{ В}$ .

### **Микросхема Н572ПВЗ**

Она представляет собой восьмиразрядный АЦП, работающий по принципу последовательного приближения. Микросхема работает от одного источника питания, в ней может использоваться как внутренний, так и внешний тактовый генератор. Частота тактового генератора определяется сопротивлением резистора R3. Внешний генератор может подключаться к выводу 8.

Основные параметры преобразователя при  $U_{и.п.1} = 5 \text{ В}$ ,  $U_{и.п.2} = -10 \text{ В}$  следующие:  $\delta_{л} = \pm 0,5 \text{ ед. МР}$ ,  $\delta_{лд} = \pm 0,75 \text{ ед. МР}$ ,  $\delta_{пш} = \pm 3 \text{ ед. МР}$ ,  $t_{прб} = 7,5 \text{ мкс}$ ,  $I_{пот} \leq 1 \text{ мА}$ . Тактовая частота 0,4...1,5 МГц,  $U_{оп} = -(19,8...10,5) \text{ В}$ . Выходы микросхемы 1 — 5, 15 — 18 можно нагружать на ТТЛ ИС.

Преобразователь согласуется с микропроцессорными устройствами и может запоминать выходную информацию. Выходные цепи имеют три устойчивых состояния.

### **Микросхема К1108ПВ1**

Она представляет собой десятиразрядный АЦП последовательного приближения. В ИС имеется выходной регистр на три состояния. Микросхема предусматривает работу в десяти- и восьмиразрядных режимах.

Микросхема может работать как от внешнего, так и от внутреннего источника  $U_{оп}$ . В первом случае напряжение подается на вывод 18, во втором — вывод 19 через конденсатор 0,47 мкФ подключается на землю. Микросхема предусматривает работу от внешнего и от внутреннего генератора тактовых импульсов. По сигналам тактового генератора ИС согласована с ЭСЛ-уровнями. Для согласования с управляющими ТТЛ ИС необходимо использовать согласующие элементы, например ИС К500ПУ124.

Кодирование и запись информации в выходной регистр производится за 12 тактов, после чего выдается сигнал «Готовность данных» (уровень 0). Информация в регистре будет храниться до окончания следующего цикла преобразования. Вывод информации из АЦП осуществляется по сигналу «Разрешение считывания» (уровень 0).

Основные параметры К1108ПВ1:  $\delta_{л} = \pm 1 \text{ ед. МР}$  (К1108ПВ1А),  $\pm 3 \text{ ед. МР}$  (Б);  $\delta_{лд} = \pm 0,75 \text{ ед. МР}$  (К1108П1А),  $\pm 3 \text{ ед. МР}$  (Б);  $\delta_{пш} = \pm 4 \text{ ед. МР}$  (К1108ПВ1А),  $\pm 7 \text{ ед. МР}$  (Б);  $t_{прб}$  (для десяти разрядов)  $\leq 0,9 \text{ мкс}$ ;  $I_{пот} \leq 140 \text{ мА}$ . Входное напряжение от -1 до +4,2 В,  $U_{оп} = 4,096 \text{ В}$ ,  $f_T \leq 30 \text{ МГц}$ ,  $U_{и.п.1} = 5 \text{ В} + 5\%$ ,  $U_{и.п.2} = -5,2 \text{ В} + 3\%$ . Выходные уровни АЦП согласуются с ТТЛ ИС.

### **Микросхема КН08ПП1**

Она представляет собой высокоточный АЦП, преобразующий входное напряжение в последовательность импульсов, с частотой, пропорциональной входному сигналу. Выходные импульсы имеют прямоугольную форму с калиброванной длительностью частотой до 500 кГц. При определенных номиналах навесных элементов входное напряжение 0...10 В преобразуется в частоту 0...10 кГц. Микросхема имеет встроенный источник  $U_{оп} = (7,5...8,5) \text{ В}$ . Основные параметры К1108ПП1: погрешность линейного преобразования ( $\delta_{л}$ ) в диапазоне частот 5 Гц...10 кГц не превышает 0,01%;  $\delta_{пш} = \pm 10\%$ ;  $I_{пот} \leq 3,5 \text{ мА}$ . Частота генерирующих импульсов устанавливается с помощью внешних элементов, она

прямо пропорциональна  $U_M$  и обратно пропорциональна  $R_1$ ,  $C_1$ . Источники питания  $U_{и.п.1} = 10 \dots 19$  В,  $U_{и.п.2} = -(15 \dots 19)$  В. Уровни выходных сигналов согласуются с ТТЛ ИС с помощью внешних резисторов и источника питания. Преобразователь может использоваться в режиме преобразования «частота — напряжение».

### **Микросхема АЦП КР572ПВ5**

Назначение АЦП КР572ПВ5 - преобразование напряжения аналогового сигнала в цифровую форму для последующего отображения уровня сигнала цифровым индикатором. Прибор рассчитан на совместную работу с жидкокристаллическим четырехразрядным цифровым индикатором. Микросхему КР572ПВ5 изготавливают по технологии КМОП.

В преобразователе использован принцип двойного интегрирования, в соответствии с которым вначале разряженный интегрирующий конденсатор Синт заряжают определенное время током, пропорциональным измеряемому напряжению, а затем разряжают определенным током до нуля. Время, в течение которого происходит разрядка конденсатора, будет пропорционально измеряемому напряжению. Это время измеряют с помощью счетчика импульсов; с его выхода сигналы подают на индикатор.

Пределы входного напряжения устройства зависят от образцового напряжения  $U_{обр}$  и определяются соотношением  $U_{вх.мах} = \pm 1,999 U_{обр}$ . Текущие показания индикатора должны выражаться числом, равным  $1000 U_{вх}/U_{обр}$ . Период измерений при тактовой частоте 50 кГц равен 320 мс.

### **5. Аналоговые устройства выборки и хранения**

Устройства выборки и хранения (УВХ) находят самое широкое применение для построения ЦАП/АЦП и подразделяются на *гибридные* и *монокристаллические*. Гибридные ИС УВХ допускают настройку и позволяют получить более высокие характеристики, например быстродействия, но они более дорогие.

Впрочем, почти все АЦП последних разработок выпускаются со встроенными УВХ (АЦП с *дискретизацией*), что дает существенный выигрыш в компактности, снижает стоимость и уменьшает трудоемкость при применении и проектировании ССД. УВХ также используются в пиковых детекторах, для подавления выбросов (глитчей) на выходе ЦАП, в аналоговых линиях задержки, системах с синхронной выборкой данных. Однако для понимания динамических свойств АЦП необходимо знать принципы работы УВХ.

В большинстве случаев УВХ строятся на различных сочетаниях накопительного конденсатора, аналоговых ключей и согласующих ОУ. Простейшая схема УВХ (рис. 36, а) содержит ключ ЭА и накопительную емкость  $C_0$ . Буферные повторители на Б<sub>1</sub> и Б<sub>2</sub> применяются для исключения влияния цепей источника сигнала и нагрузки.

В работе такой схемы есть два основных этапа, отраженных на временной диаграмме (рис. 36, б).

Этап 1. *Выборка* (слежение) — ключ ЭА замыкается, и емкость  $C_0$  через входной буферный повторитель заряжается до входного напряжения  $U_{вх}$ . Иными словами, напряжение на  $C_0$  отслеживает входное напряжение  $U_{вх}$  и передается на

выход схемы через выходной буферный повторитель  $B_2$ . В этом режиме УВХ ведет себя как аналоговый ключ. Повторитель  $D_2$  должен обладать способностью отдавать большой ток для быстрой перезарядки  $C_0$ .

Этап 2. *Хранение* — ключ ЭА размыкается, но на конденсаторе  $C_0$  сохраняется какое-то время напряжение, предшествующее моменту размыкания ключа, которое продолжает подаваться на выход второго буферного повторителя  $D_2$ . При этом  $C_0$  сравнительно медленно разряжается за счет паразитных токов утечки. Для минимизации токов утечки необходимо выбирать качественную накопительную емкость, ОУ с минимальным входным током и ключ с высоким сопротивлением в разомкнутом состоянии.

Помимо двух основных режимов, УВХ имеет два переходных: переход от выборки к хранению и переход от хранения к слежению (рис. 37). Каждый из четырех режимов работы характеризуется своей системой статических и динамических параметров.

Когда УВХ переключается в режим *выборки*, оно должно выполнить захват входного сигнала с заданной точностью, обычно 0,01%.

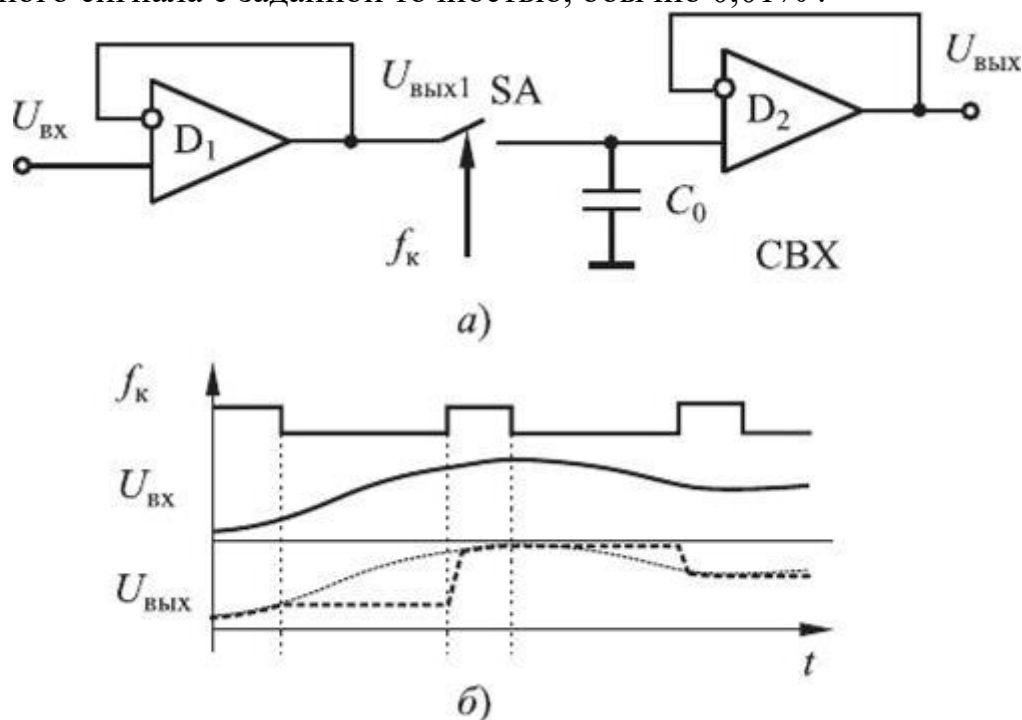


Рис. 36. Устройство выборки и хранения: *а* — принципиальная схема; *б* — временные диаграммы

Время захвата при экспоненциальном переходном процессе определяется постоянной заряда накопительной емкости:  $\tau_3 = r_{\text{кл}} \cdot C_0$ , где  $r_{\text{кл}}$  — сопротивление замкнутого ключа БА. Если обозначить  $\delta_3$  — погрешность заряда емкости  $C_0$ , то при экспоненциальном нарастании заряда длительность импульса выборки  $T_e$  составляет

$$T_{\text{в}} \geq \tau_3 \ln \frac{1}{\delta_3} = r_{\text{кл}} C_0 \ln \frac{1}{\delta_3}. \quad (5.37)$$

Пример. Для  $r_{\text{кл}} = 20 \text{ Ом}$ ,  $C_0 = 100 \text{ пФ}$ ,  $\delta_3 = 0,01\%$  получим  $T_e > 18,4 \text{ нс}$ .

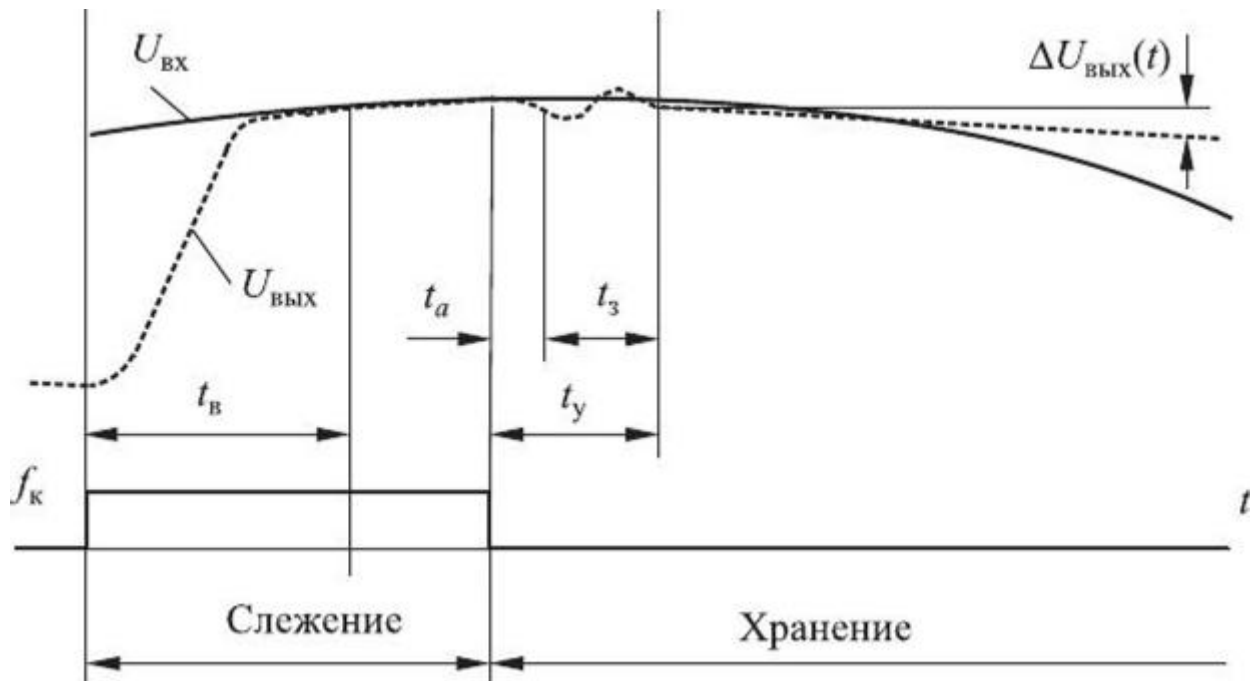


Рис. 37. Переходные процессы в УВХ

В режиме выборки УВХ представляет собой усилитель, который характеризуется статическими аддитивными и мультипликативными погрешностями (напряжением смещения, коэффициентом усиления, нелинейными искажениями) и динамическими погрешностями (полосой пропускания, крутизной, временем установления, шумом и т. д.).

Время перехода от выборки к хранению зависит от ошибок коммутации и называется *временем установления режима хранения*  $t_y$ . Оно включает апертурное время  $t_a$ , в течение которого из-за динамических свойств ключа сохраняется неопределенность между  $U_{\text{ВЫХ}}$  и следовательно, моментом времени, к которому относится выборка, и временем окончания переходных процессов с заданной погрешностью  $t_z$ . Апертурное время  $t_a$  не остается постоянным (дрожание апертюры), что вызывает дополнительные погрешности. Типичная среднеквадратическая величина дрожания апертурного времени составляет от 10 до 50 пс, а погрешность

$$\Delta U_{\text{ВЫХ}} = \frac{dU_{\text{ВХ}}}{dt} \Delta t_a.$$

Выходной сигнал может измениться также за счет просачивания сигналов с амплитудой  $U_s$  из цепи управления через паразитные емкости  $C_{\text{п}}$ :

$$\Delta U_{\text{ВЫХ}} = \frac{C_{\text{п}}}{C_0} U_s.$$

Окончательное значение напряжения на конденсаторе в первом приближении равно среднему значению  $U_{\text{ВХ}}$  на интервале  $t_a$ , когда импеданс ключа переключается от низкого к высокому.

Важнейшим параметром *режима хранения* является скорость спада выходного напряжения, когда емкость  $C_0$  относительно медленно разряжается за счет паразитных токов. Разряд емкости определяется соотношением

$$\Delta U(t) = \frac{1}{C_0} \int_0^{\Delta t} I_{\Sigma} dt, \quad (5.38)$$

где — суммарный ток, разряжающий конденсатор;  $\Delta t$  — интервал времени

$$\Delta U(t) = \frac{I_{\Sigma}}{C_0} \Delta t.$$

разряда. Тогда

Задаваясь допустимой относительной величиной разряда емкости, получим, что время хранения не должно превышать

$$\Delta t_x \leq \frac{C_0 \delta_p U_{\text{оп}}}{I_{\Sigma}}. \quad (5.39)$$

Малый разряд емкости можно получить, если применить МОП- технологию (выбирать ОУ с входом на полевом транзисторе и МОП-ключи с высоким сопротивлением в разомкнутом состоянии) и большие номиналы накопительной емкости. Однако из (5.37) и (5.39) очевидно, что выбор номинала накопительной емкости определяется компромиссом между режимами выборки и хранения, поскольку ее влияние в этих режимах противоположно.

При выборе типа накопительной емкости в высокоточных УВХ необходимо учитывать паразитные эффекты 2-го порядка малости, к которым относится явление диэлектрической адсорбции конденсатора — восстановление остаточного напряжения или так называемый «эффект памяти». В этой связи предпочтительны тефлоновые, полистироловые и пропиленовые конденсаторы, которые при  $T_k = 1/f_k = 5$  мкс имеют малую погрешность от диэлектрической адсорбции.

При практической реализации УВХ для уменьшения аддитивной составляющей погрешности в режиме выборки используется общая цепь обратной связи (рис. 38). При этом устраняется напряжение смещения. Существуют две разновидности схем с общей ОС: с повторителем и с интегратором.

В УВХ с *повторителем* (рис. 38, а) дополнительные цепи защищают D1 от перегрузки в режиме хранения, когда ОС размыкается. В режиме хранения диоды закрыты и на работу схемы не влияют. По этой схеме реализовано УВХ 1100СК2, которое при  $C_0 = 100$  пФ характеризуется временем выборки  $t_b < 0,4$  мкс (с точностью 0,1%),  $t_a < 100$  нс, переносом напряжения (заряда) по цепи управления  $U_{\text{ВЫХ}} < 0,5$  мВ, скоростью спада в режиме хранения  $< 0,2$  мВ/мкс.

В УВХ с *интегратором* (рис. 380, б) ключ в SA подключается к точке с фиксированным нулевым потенциалом, что упрощает реализацию схемы управления (диоды УБ, УУБ<sub>4</sub> по-прежнему защищают от перегрузки D1).

Однако введение общей ОС, улучшая характеристики УВХ по постоянному току, ухудшает их быстродействие. По этой причине

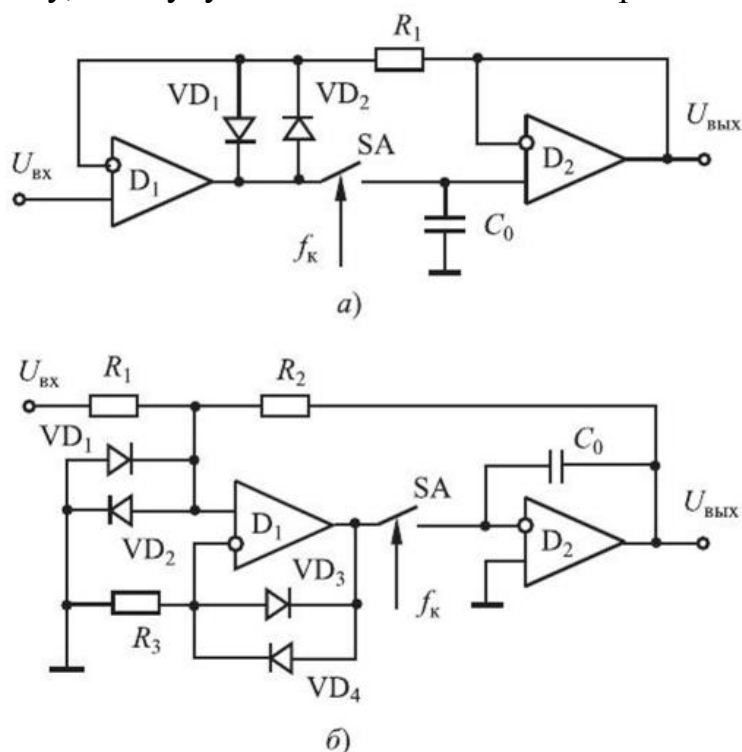


Рис. 38. Замкнутые УВХ: *а* — с повторителем; *б* — с интегратором

быстродействующие УВХ предпочитают строить по разомкнутой схеме или вообще без ОХ.

Разновидностью разомкнутых УВХ являются *пиковые детекторы*, которые позволяют зафиксировать максимальное значение сигнала на некотором интервале времени. Простейший пиковый детектор (рис. 39, *а*) состоит из диодного ключа VD1 и накопительной емкости  $C_0$ . Операционные усилители D1 и D2 включены по схеме повторителей. Когда напряжение на входе увеличивается, диод VD1 открыт и напряжение на накопительной емкости следует за входным напряжением. При этом характеристики диода, включенного в цепь обратной связи D1, совершенно не влияют на процесс заряда. Как только  $U_{вх}$  начнет уменьшаться, знак дифференциального напряжения на входе D1 меняется, напряжение на аноде диода VD1 уменьшается, диод запирается, а на емкости  $C_0$  сохраняется накопленный заряд и напряжение, достигнутое к моменту размыкания. Временная диаграмма пикового детектора приведена на рис. 39, *б*.

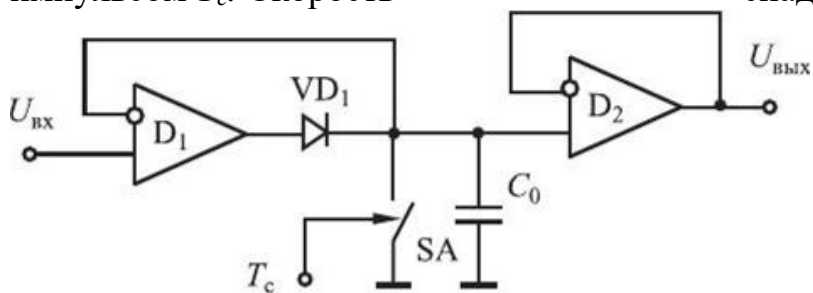
Как видим, в работе пикового детектора, как и в УВХ, различают два основных режима: режим *слежения* и режим *хранения*. Перед началом работы емкость  $C_0$  должна принудительно обнуляться через ключ ЭА коротким



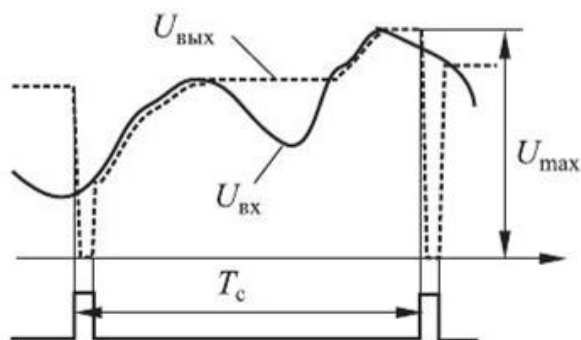
импульсом  $T_c$ . Скорость

спада

ВЫХОДНОГО



а)



б)

Рис. 39. Пиковый детектор: а — схема функциональная; б — временная диаграмма

напряжения определяется процессом разряда емкости, т. е. токами утечки  $I_\Sigma$ , которые достаточно малы и реально не превышают 50-100 пА. На основании этого запишем формулу

$$\frac{dU_{\text{вых}}}{dt} = -\frac{I_\Sigma}{C_0}. \quad (5.40)$$

Скорость нарастания выходного напряжения в режиме слежения определяется как частотными свойствами ОУ, так и нагрузочной способностью Б! по току  $I_H$  — типичное значение для ОУ 10-20 мА. Если пренебречь частотными свойствами ОУ, то максимальная скорость нарастания выходного напряжения составит

$$\frac{dU_{\text{вых}}}{dt} = \frac{I_H}{C_0}. \quad (5.41)$$

Одно из распространенных применений пикового детектора — преобразование переменного напряжения в постоянное с последующей оцифровкой АЦП. По сравнению с традиционным способом, включающим выпрямление и последующее сглаживание в течение нескольких периодов с помощью ФНЧ, применение пикового детектора позволяет получить результат за один период преобразуемого переменного напряжения.

Схема преобразователя приведена на рис. 40, а, где простейший пиковый детектор по аналогии с УВХ для повышения точности охвачен цепью общей ОС. Кроме того, он дополнен синхронизатором на компараторе и формирователе для

автоматической выработки импульсов сброса  $T_c$ , которые формируются один раз за период вход-

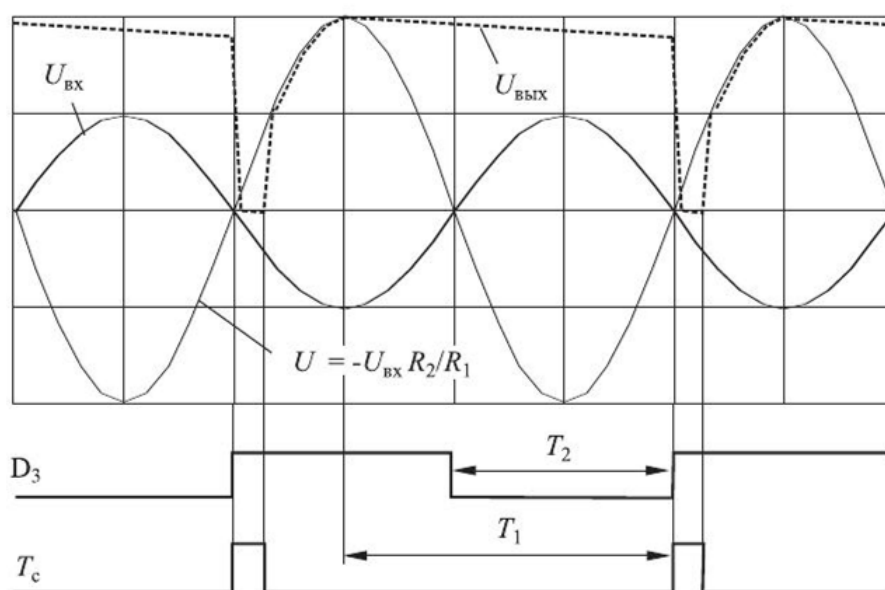
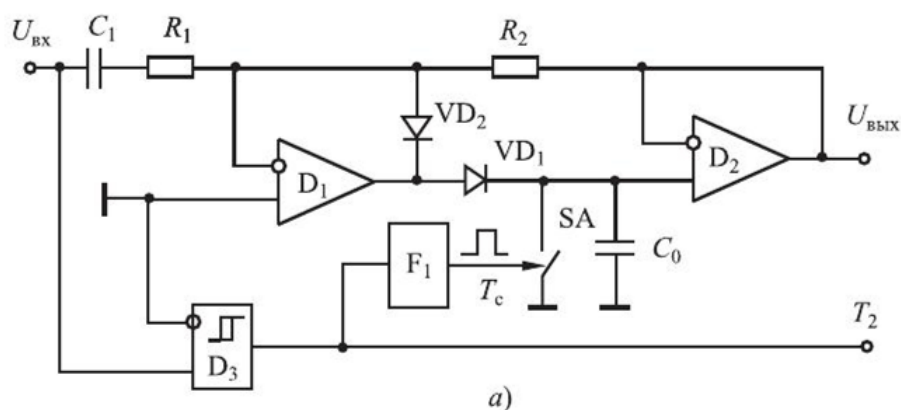


Рис. 40. Преобразование переменного напряжения в постоянное пиковым детектором: а — функциональная схема; б — временная диаграмма  
ной частоты. Диод VD2 создает местную ОС и предотвращает насыщение при запираии VD1.

Работа схемы ясна из временной диаграммы рис. 40, б. В полосе пропускания детектируемое постоянное напряжение составляет

$$U_{\text{ВЫХ}} = -U_{\text{ВХ}} \frac{R_2}{R_1}.$$

Аналого-цифровое преобразование может осуществляться в общем случае в интервале  $T1$ , но наиболее просто синхронизовать АЦП в интервале  $T2$ .