

Cognome: Romanova

Nome: Uliana

Matricola: 5137112

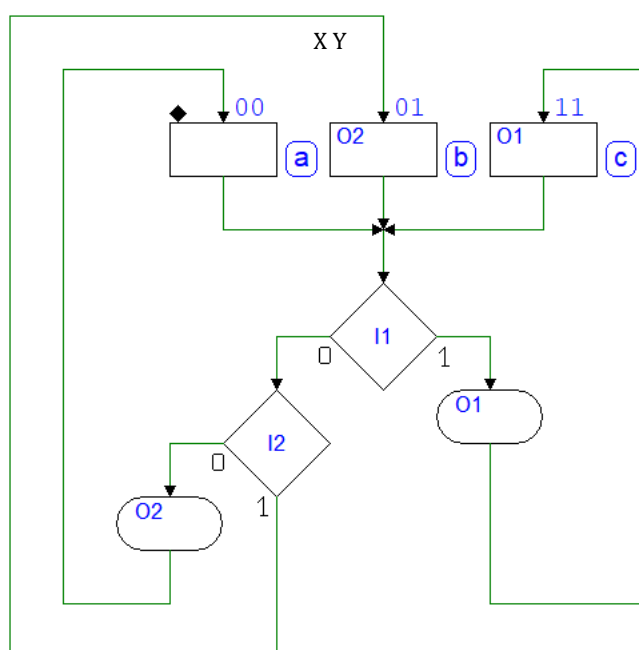
E-mail:

Corso seguito nel:

Seconda Prova Intermedia del 20 Dicembre 2021

ES 1) Dal diagramma ASM alla Rete Sequenziale

Effettuare la sintesi della MSF rappresentata dal seguente diagramma ASM con FF D-PET e JK-PET.



In particolare, si scrivano le espressioni di D_x , D_y (per sintesi D-PET), J_x , K_x , J_y , K_y (per sintesi JK-PET) O_1 , e O_2 (riportare le mappe di Karnaugh nella soluzione).

	y
2	6
x	c
	-

01

	y
p_1	p_1
x	1
	-

$x + p_1 \cdot \bar{x}$

02

	y
$p_1 + p_2$	1
x	$p_1 + p_2$
	-

$y + (p_1 + p_2) \bar{y}$

Dx

p_1	p_1
p_1	-

$Dx = p_1$

Dy

$p_2 + p_1$	$p_2 + p_1$
$p_2 + p_1$	-

$Dy = p_2 + p_1$

Jx

p_1	p_1
-	-

$Jx = p_1$

Kx

-	-
p_1	-

$Kx = \overline{p_1}$

Jy

$p_2 + p_1$	-
$p_2 + p_1$	-

$Jy = p_2 + p_1$

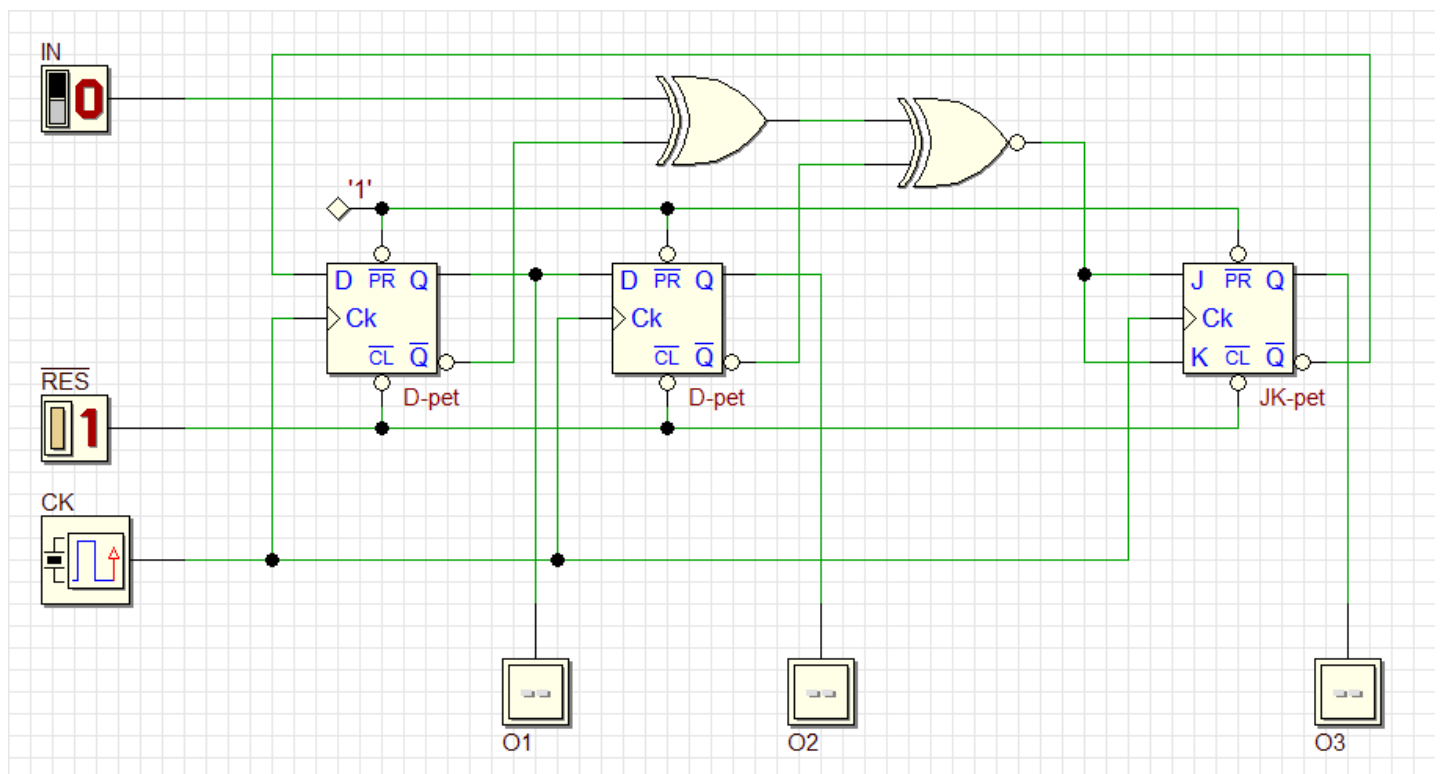
Ky

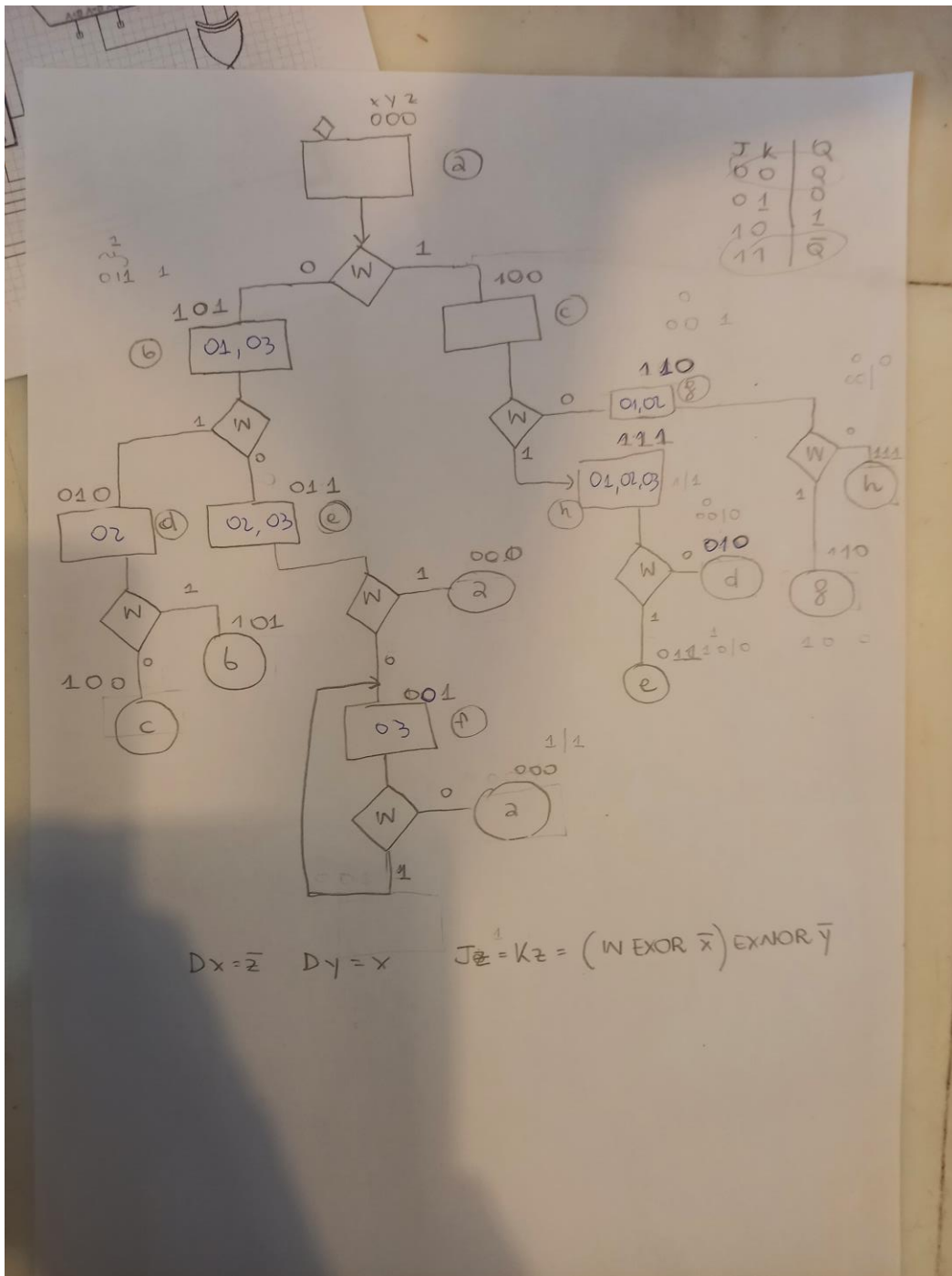
-	$p_2 + p_1$
-	-

$Ky = \overline{p_2 + p_1}$

ES 2) Dalla Rete Sequenziale al diagramma ASM

Ricavare il diagramma ASM corrispondente alla seguente Rete Sequenziale.

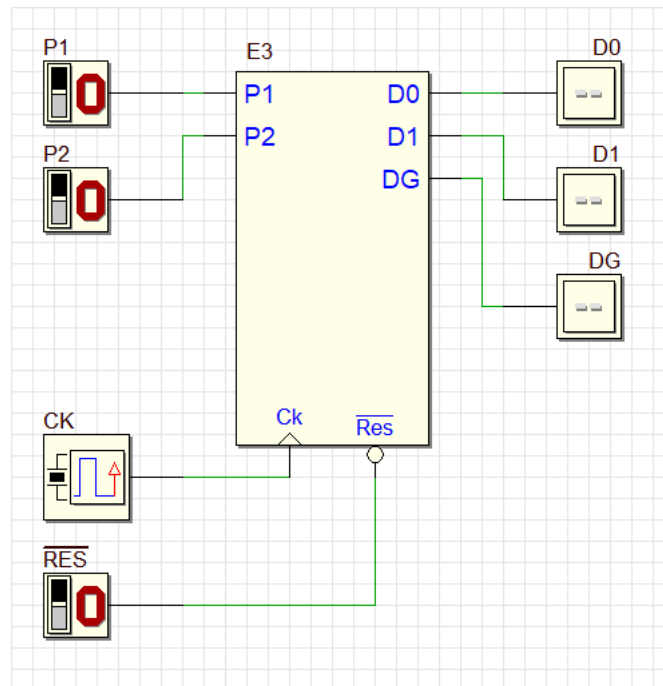




ES 3) Progettazione MSF

Progettare una MSF (vedi figura seguente) che ha come ingresso due pulsanti P1 e P2, che a riposo assumono valore logico 0 e se premuti assumono valore logico 1, e tre uscite D1, D2, e DG.

Al rilascio dell'ultimo pulsante premuto, una delle uscite D1, D2, DG è attivata al valore logico 1, per un ciclo di clock, se i pulsanti sono rimasti premuti contemporaneamente per un numero di cicli di clock, rispettivamente, uguale a zero, uguale a uno, o maggiore di uno.



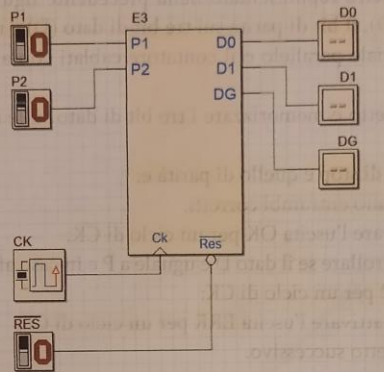
Si richiede:

- Il diagramma ASM della MSF;
- Di completare il seguente diagramma temporale.

ES 3) Progettazione MSF

Progettare una MSF (vedi figura seguente) che ha come ingresso due pulsanti P1 e P2, che a riposo assumono valore logico 0 e se premuti assumono valore logico 1, e tre uscite D1, D2, e DG.

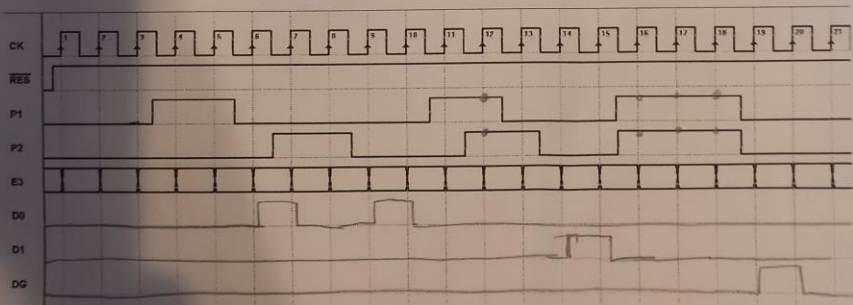
Al rilascio dell'ultimo pulsante premuto, una delle uscite D1, D2, DG è attivata al valore logico 1, per un ciclo di clock, se i pulsanti sono rimasti premuti contemporaneamente per un numero di cicli di clock, rispettivamente, uguale a zero, uguale a uno, o maggiore di uno.



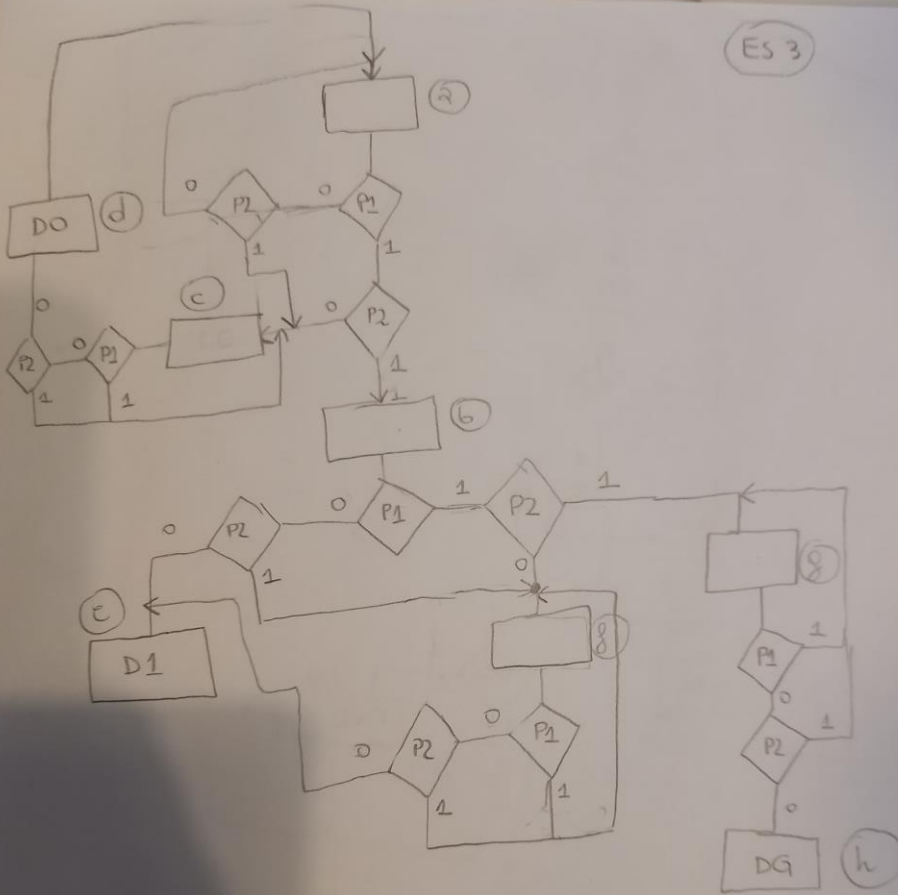
D0 = NON SONO STATI
PREMUTI CONTEMPORANEA-
MENTE

Si richiede:

- Il diagramma ASM della MSF;
- Di completare il seguente diagramma temporale.

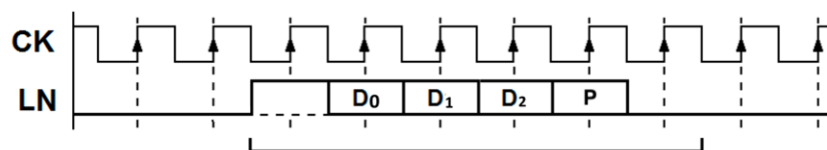


ES 3



ES 4) Progettazione MSF con Datapath Assegnato

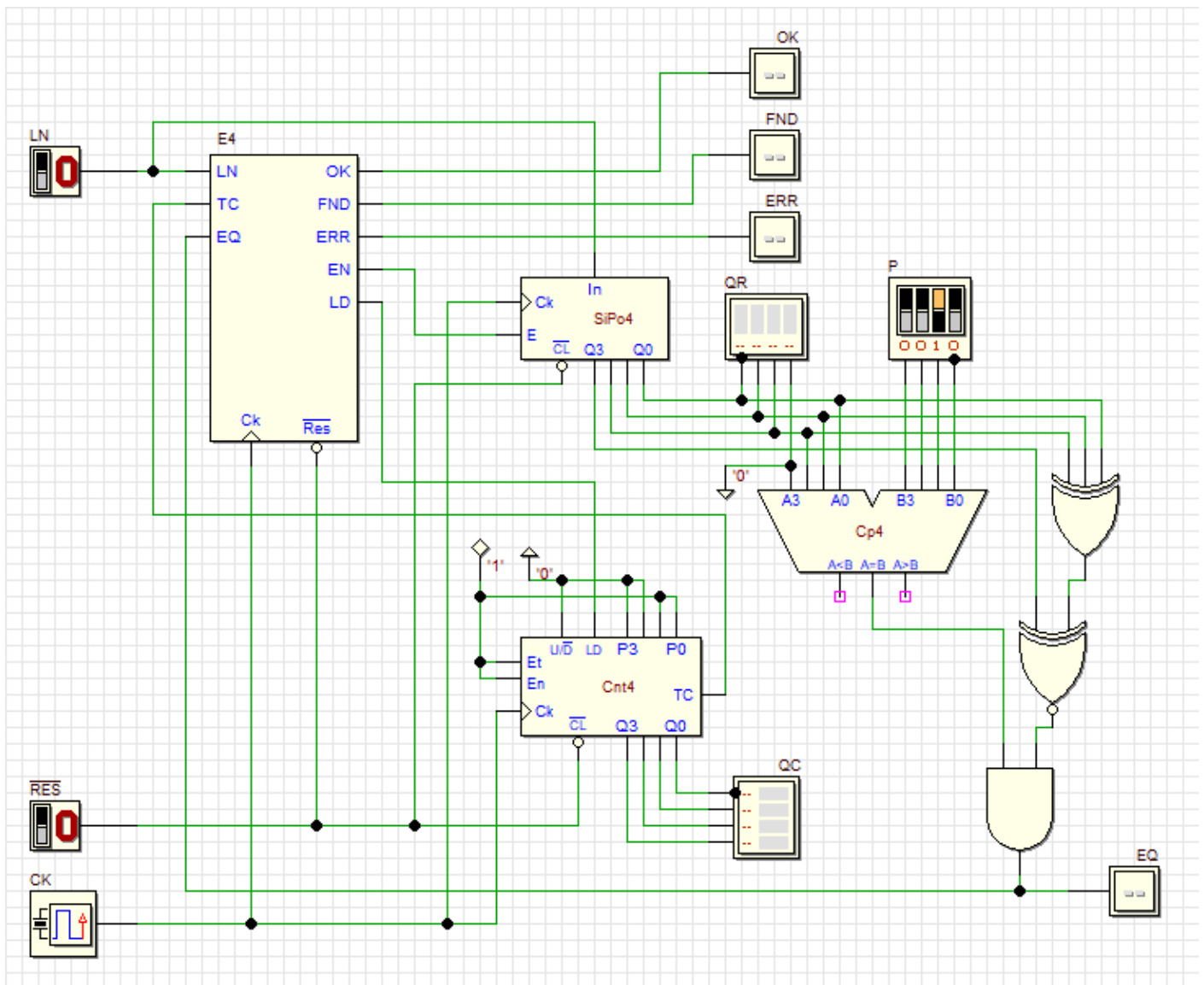
Si progetti la MSF di un ricevitore seriale-parallelo sincrono. Il dispositivo riceve le sequenze seriali sulla linea LN e due bit sul bus P (nell'esempio $P = 010_2 = 2_h$), e genera le uscite QR (3 bit), OK, FND, e ERR.



Il sistema riceve il pacchetto rappresentato nella precedente figura, composto da un bit di start a 1, tre bit di dato (D), il bit di parità sui tre bit di dato (D) e un bit di stop a 0. La MSF, utilizzando il registro seriale parallelo e il contatore cablati come nella figura successiva, si occupa di:

- ricevere il pacchetto e memorizzare i tre bit di dato sulle uscite QR tramite SiPo4 e il Cnt4;
- controllare il bit di stop e quello di parità e:
 - nel caso siano entrambi corretti:
 - attivare l'uscita OK per un ciclo di CK;
 - controllare se il dato D è uguale a P e in caso affermativo attivare l'uscita FND per un ciclo di CK;
 - altrimenti attivare l'uscita ERR per un ciclo di CK;

per poi aspettare il pacchetto successivo.



Si richiede:

- il diagramma ASM della MSF;
- di completare il seguente diagramma temporale.

