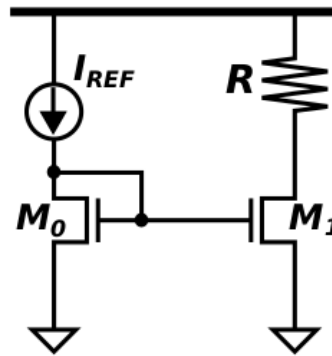


Trabajo Práctico N° 2

Polarización y Etapa Amplificadora Básica

Alumno: MUGNI, Juan Mauricio

1. Para la siguiente figura encontrar el valor que debe tener $W_{0,1}$ para obtener $I_{D1} = I_{REF} \pm 1\%$ con:



$$L_0 = L_1 = 0.15 \mu\text{m}$$

$$W_0 = W_1 = 4.2 \mu\text{m} \quad \leftarrow$$

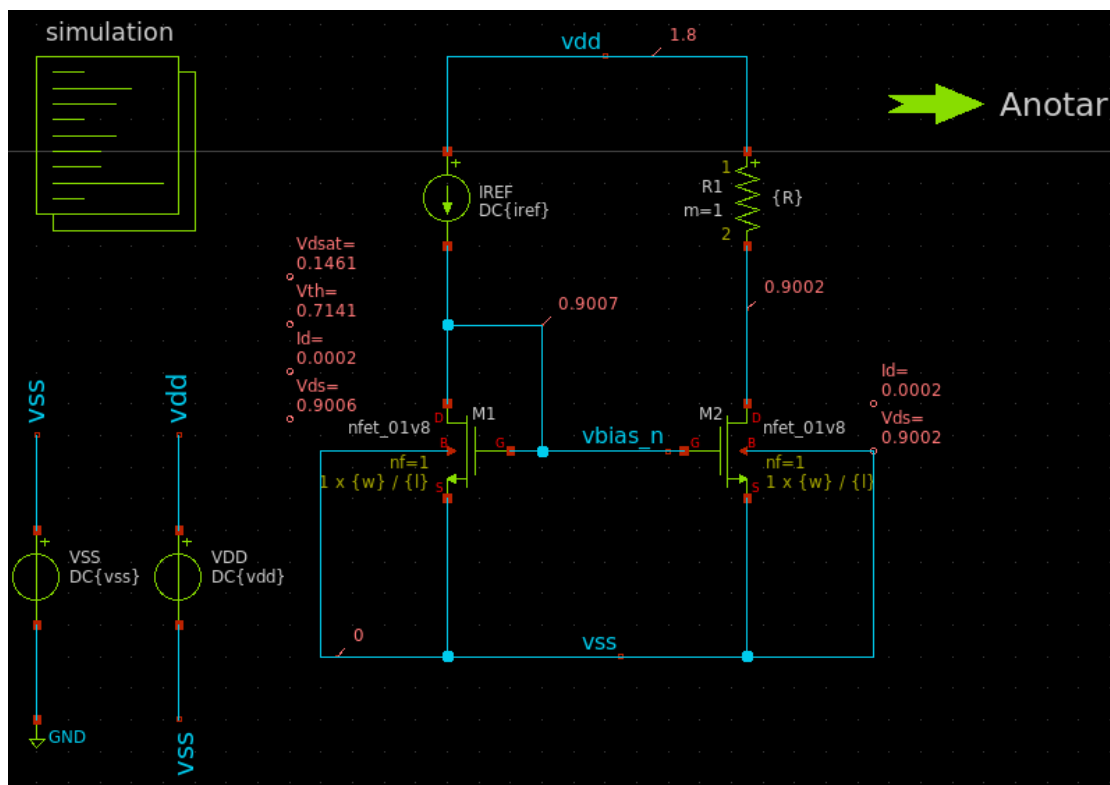
$$I_{REF} = 200 \mu\text{A}$$

$$R = 4.5 \text{ k}\Omega$$

$$V_{DD} = 1.8 \text{ V}$$

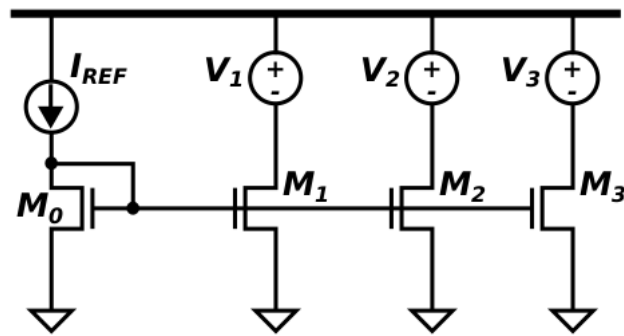
¿De qué depende el error entre la referencia y la copia de corriente? ¿Por qué?

El error depende de la pendiente de la curva I_D vs V_{DS} . Para un canal corto $\frac{1}{r_o}$ es mayor, que para uno canal largo. Los transistores tienen punto de operación diferentes. Entonces aumentando el canal obtenemos un menor error entre la referencia y la copia, ya que tenemos una pendiente menos pronunciada. En otras palabras, para distintos valores de V_{DS} , la I_D se mantiene.



La copia debe ser sin escaleo, entonces las relaciones $\frac{W}{L}$ de ambos transistores deben ser las mismas.

2. Con el mismo tamaño de transistores obtenidos en el ejercicio anterior implementar el circuito de la siguiente figura.



$$I_{REF} = 200 \mu A$$

$$L_0 = L_1 = L_2 = L_3 = 0.15 \mu m$$

$$W_0 = W_1 = W_2 = W_3 = 4.2 \mu m \leftarrow$$

$$V_1 = 0.6 V$$

$$V_2 = 0.9 V$$

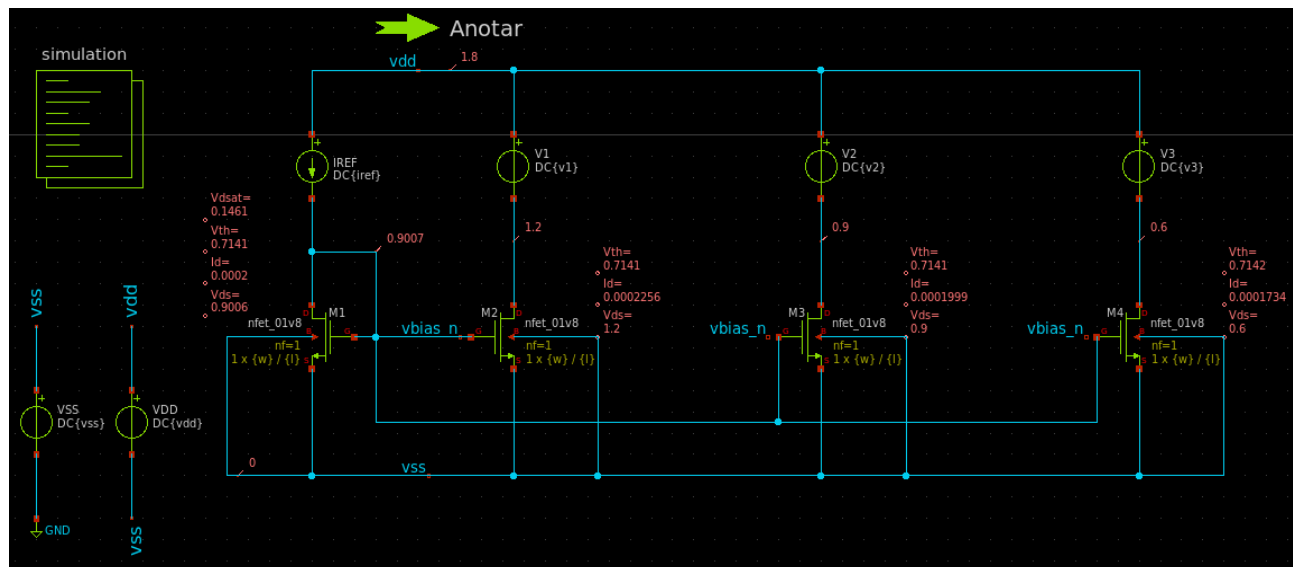
$$V_3 = 1.2 V$$

$$V_{DD} = 1.8 V$$

Indicar para los tres MOS (M_1 , M_2 , M_3)

	M_1	M_2	M_3
$I_D [\mu A]$	225.6	199.9	173.4
Overdrive $V_{GS} - V_{TH} [V]$	0.1866	0.1866	0.1865
$V_{DS} [V]$	1.2	0.9	0.6
$V_{TH} [V]$	0.7141	0.7141	0.7142

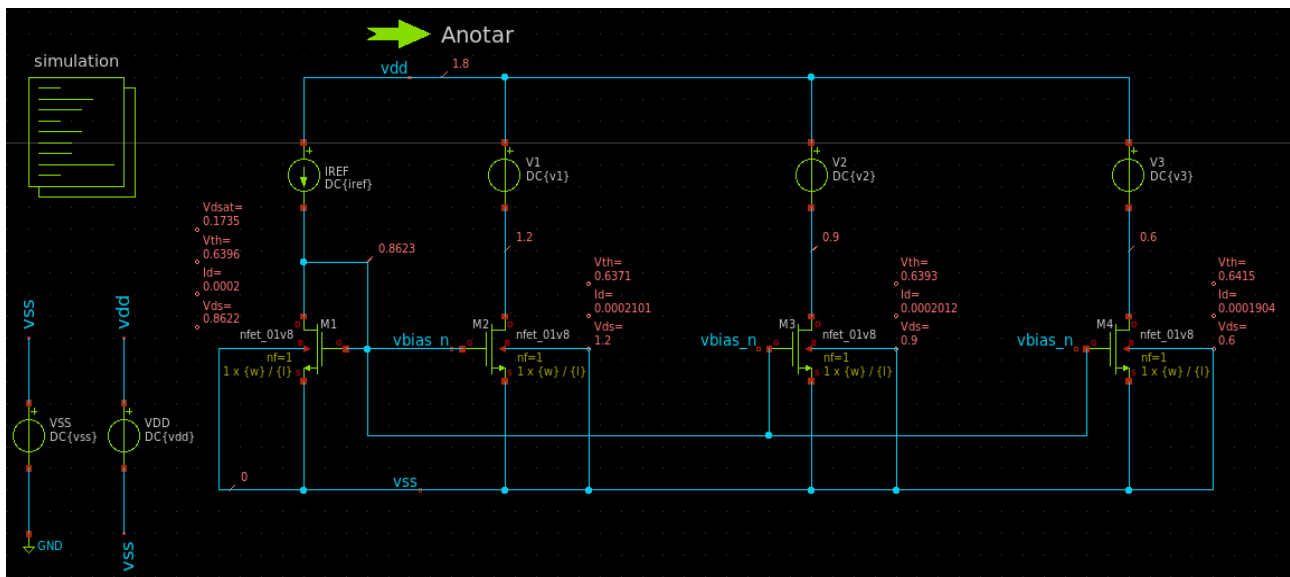
Captura de pantalla del simulador con los valores obtenidos anteriormente:



¿Qué parámetros de los MOS cambiaría para minimizar el error entre las copias de corriente? ¿Por qué?

Para disminuir el error, aumentaría la relación de aspecto ($\frac{W}{L}$).

Captura de pantalla del simulador cambiando los valores de L y W , ambos parámetros se multiplicaron por dos: $L_0=L_1=L_2=L_3=0.3\mu m$ $W_0=W_1=W_2=W_3=8.4\mu m$



	M_1	M_2	M_3
$I_D[\mu A]$	210.1	201.2	190.4
Overdrive $V_{GS}-V_{TH}[V]$	0.2252	0.223	0.2208
$V_{DS}[V]$	1.2	0.9	0.6
$V_{TH}[V]$	0.6371	0.6393	0.6415

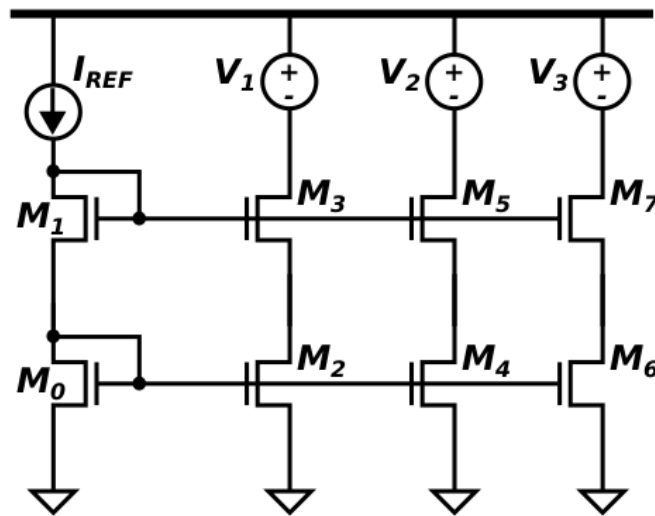
Demostrar en el simulador que ese cambio mejora el error. Sólo demostrar la tendencia de que minimiza el error, no se solicita un valor determinado.

La corriente de referencia es $200\mu A$ y antes de modificar la relación $\frac{W}{L}$, se utilizaron los valores del punto anterior. Podemos ver las corrientes antes obtenidas en la primera tabla. Cuando multiplicamos el W y el L por dos (la relación sigue constante), la corriente copiada se parece más a la de referencia y el error entre las corrientes disminuyó al 5%. Todos los transistores se verifican que están saturados para los cálculos realizados haciendo:

$$V_{DS} > V_{GS} - V_{TH}$$

3.

a) Repetir el ejercicio 2 para la configuración cascode de la siguiente figura:



$$I_{REF} = 200 \mu A$$

$$V_{DD} = 1.8 V$$

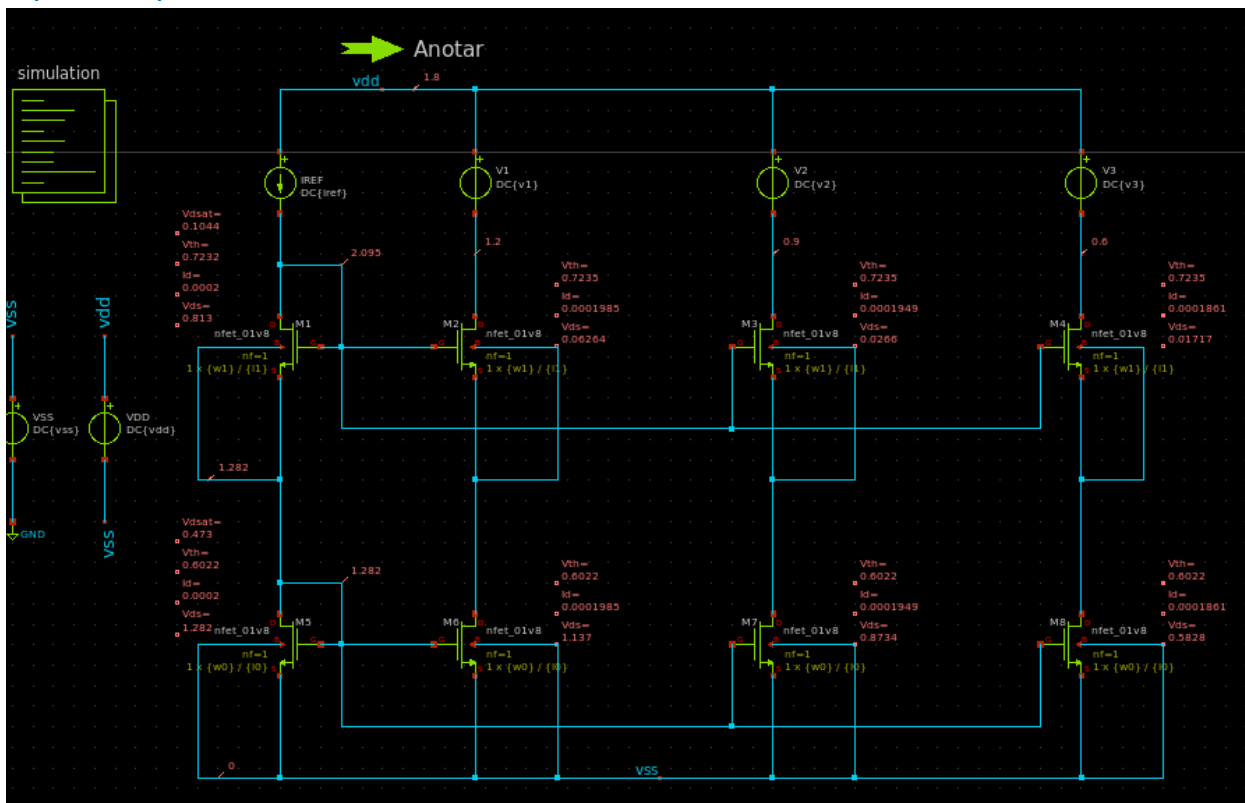
$$L_0 = L_2 = L_4 = L_6 = 0.9 \mu m$$

$$L_1 = L_3 = L_5 = L_7 = 0.15 \mu m$$

$$W_0 = W_2 = W_4 = W_6 = 3.4 \mu m \quad \leftarrow$$

$$W_1 = W_3 = W_5 = W_7 = 8.4 \mu m \quad \leftarrow$$

Captura de pantalla del simulador con los valores obtenidos anteriormente:



¿En que proporción mejoró el error de copia de cada rama? ¿Por qué?

Analizando de izquierda a derecha, en la primer rama el error de la corriente es del 0.75 %

En la rama del medio, el error es del 2.55 % . Y en la última, del 6.95 % .

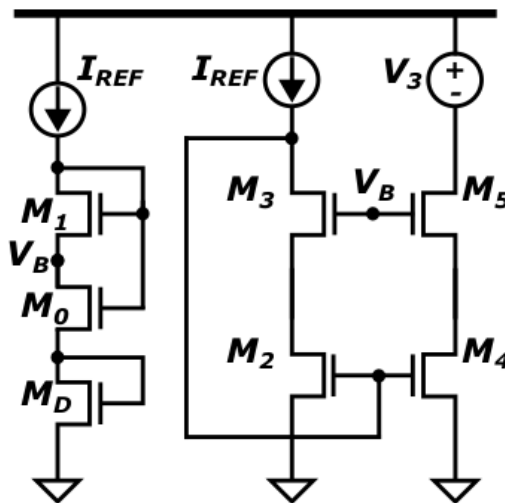
Podemos ver que el error disminuyó con respecto al ejercicio anterior, para las dos primeras ramas.

La mejora en la copia es gracias al cascode, ya que aporta una alta impedancia.

¿En todas las ramas mejoró? Si/No ¿Por qué?

El error no mejoró en todas las ramas porque cada una presenta distintas caídas de tensión por la fuente que se encuentra en la parte superior. Entonces, los transistores de la última etapa no tienen suficiente tensión para trabajar en la región de saturación. $V_{DS} < V_{TH}$

b) La topología *wide swing cascode* de la siguiente figura permite mejorar la polarización del circuito anterior.



$$I_{REF} = 200 \mu A$$

$$V_{DD} = 1.8 V$$

$$L_2 = L_4 = 0.9 \mu m$$

$$L_1 = L_3 = L_5 = 0.15 \mu m$$

$$L_0 = 0.15 \mu m$$

$$W_0 = 1 \mu m \quad \leftarrow$$

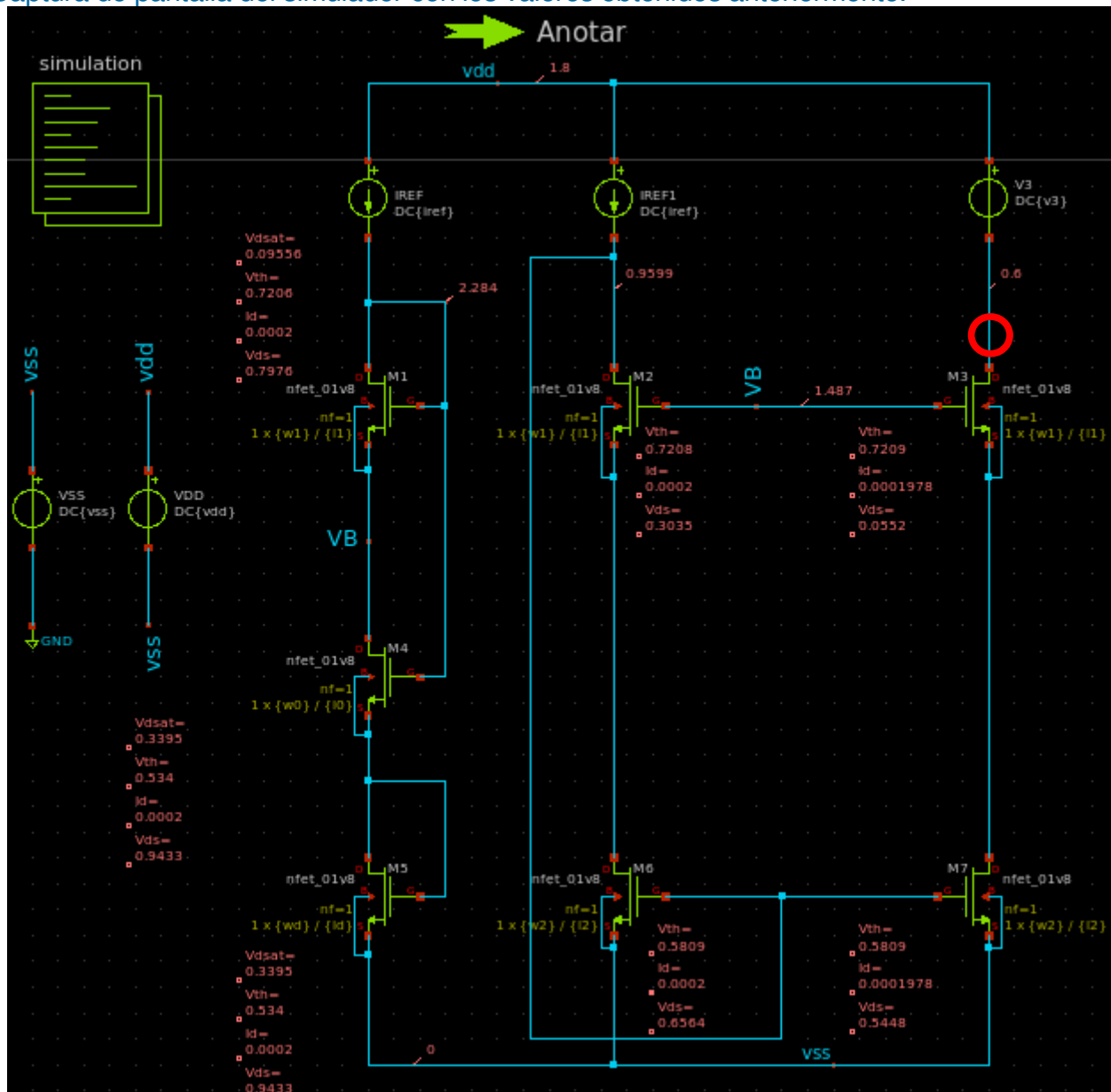
$$W_2 = W_4 = 10 \mu m \quad \leftarrow$$

$$W_1 = W_3 = W_5 = 10 \mu m \quad \leftarrow$$

$$W_D = 30 \mu m \quad \leftarrow$$

$$L_D = 3 \mu m \quad \leftarrow$$

Captura de pantalla del simulador con los valores obtenidos anteriormente:



¿En que proporción mejoró el error de copia con respecto al ejercicio anterior?

El error de copiado con respecto al ejercicio anterior, analizando la última rama; disminuyó del 6.95 % al 1.01 % .

¿Por qué?

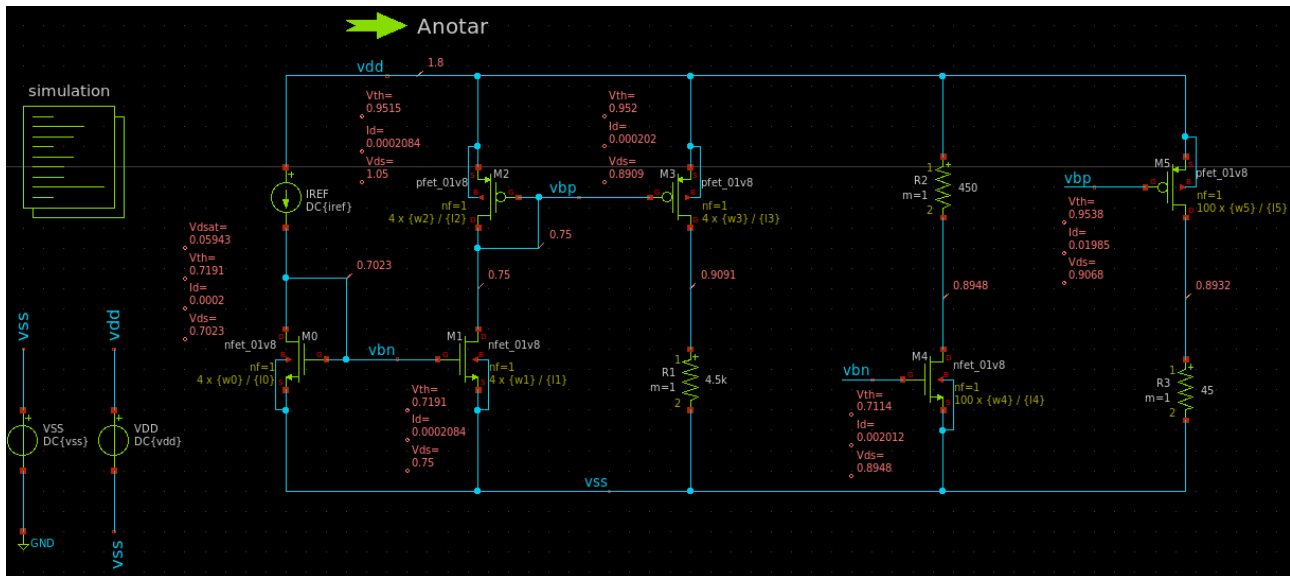
Porque la tensión de saturación V_{DS37} (punto marcado con rojo) es $2V_{overdrive}$. Mientras que la tensión del mismo punto en la configuración cascode es $2V_{overdrive} + V_{Th}$.

¿En que región de operación trabaja M_0 ?

El transistor M_0 opera por encima de la tensión umbral. Trabaja en la región de saturación, ya que $V_{DS} > V_{Th}$

Para este ejercicio se tuvo en cuenta el “*multiplicador*”. De esta forma se logra reducir el tamaño de los transistores, y que tengan un tamaño más proporcional entre sí. Además, el simulador no permite colocar transistores con $W > 100$.

Los valores de la simulación obtenidos son los siguientes:



M_5 representa cien transistores en paralelo.

M_4 representa cien transistores en paralelo, ya que con diez no se llegaba al error solicitado.

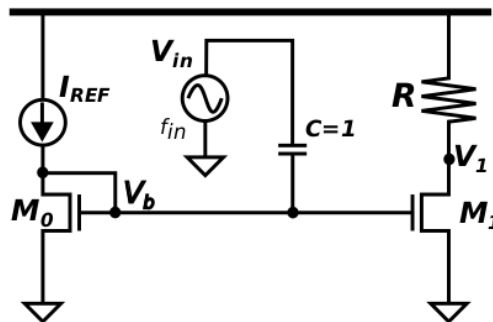
M_0 , M_1 , M_2 y M_3 representan cuatro transistores, se aprecia una disminución del error al agregar transistores en paralelo.

Según la simulación las copias de corriente en cada rama, cumplen con las especificaciones. Por ende las tensiones en las resistencias también.

5. Para el siguiente circuito, encontrar los valores de W_0 y W_1 para cumplir con:

$$V_1 = 0.9 \text{ V}$$

$$I_1 = 200 \mu\text{A} \pm 1\%$$



Datos:

$$I_{REF} = 200 \mu\text{A}$$

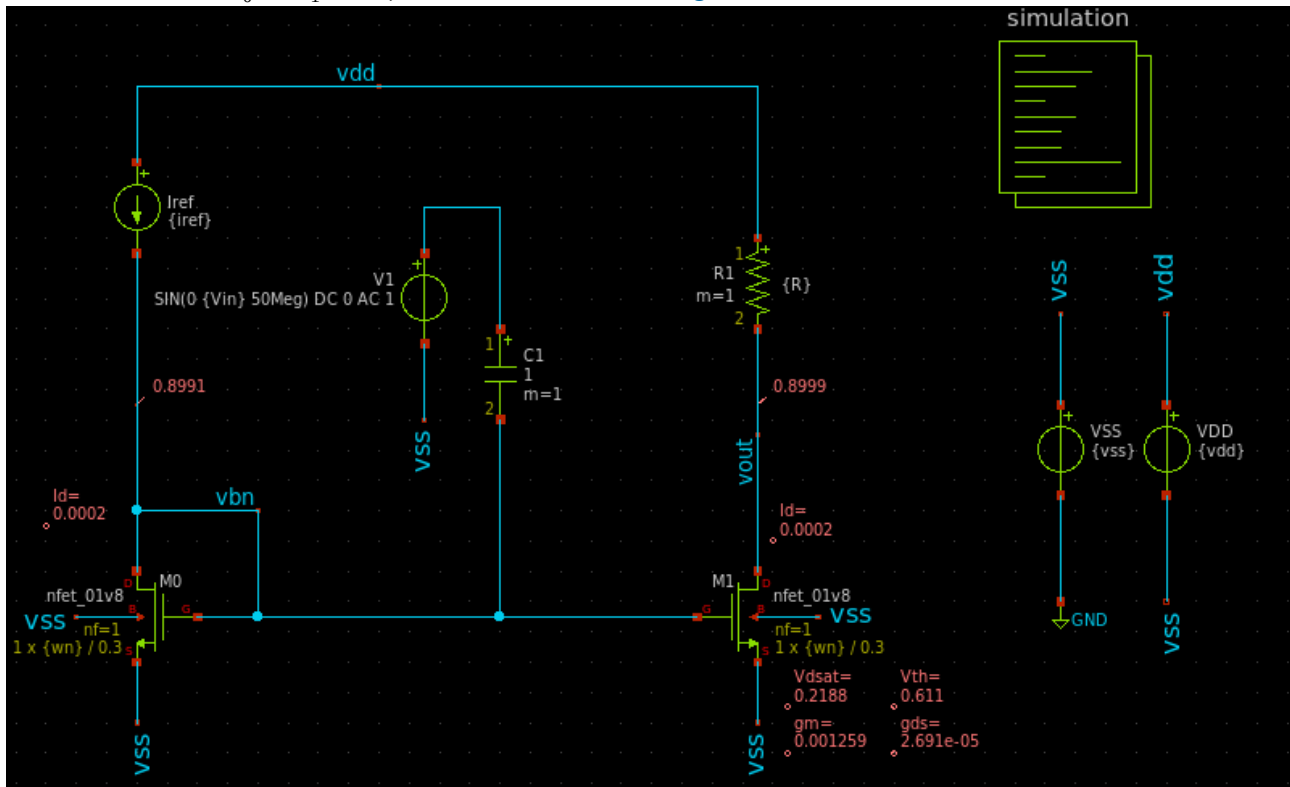
$$L_0 = L_1 = 0.3 \mu\text{m}$$

$$V_{DD} = 1.8 \text{ V}$$

$$V = 40 \text{ mV}$$

$$f = 50 \text{ MHz}$$

Con un valor $W_0 = W_1 = 6.5 \mu m$ obtenemos los siguientes resultados:



Realizar simulaciones transient y AC (Respuesta en frecuencia). Anotar los valores de A_v , V_{DSsat} , g_m y g_{ds} .

Los valores obtenidos son:

$$V_{DSsat} = 0.2188 [V]$$

$$g_m = 0.001259 [S]$$

$$g_{ds} = 2.691e-05 [S]$$

$$A_v = -g_m (R // r_o) = -g_m (R // \frac{1}{g_{ds}}) = -5.0535 [veces] = 14.072 [dB]$$

Reportar las señales de entrada y salida en el tiempo y el diagrama de bode (magnitud y fase).

Señal en el tiempo de entrada y salida:

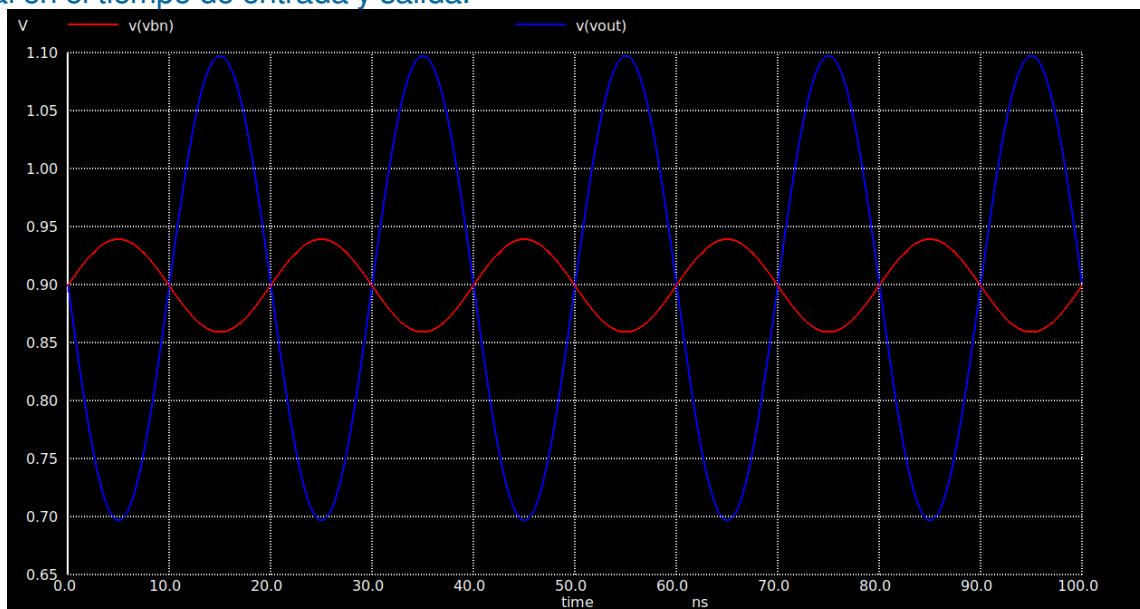
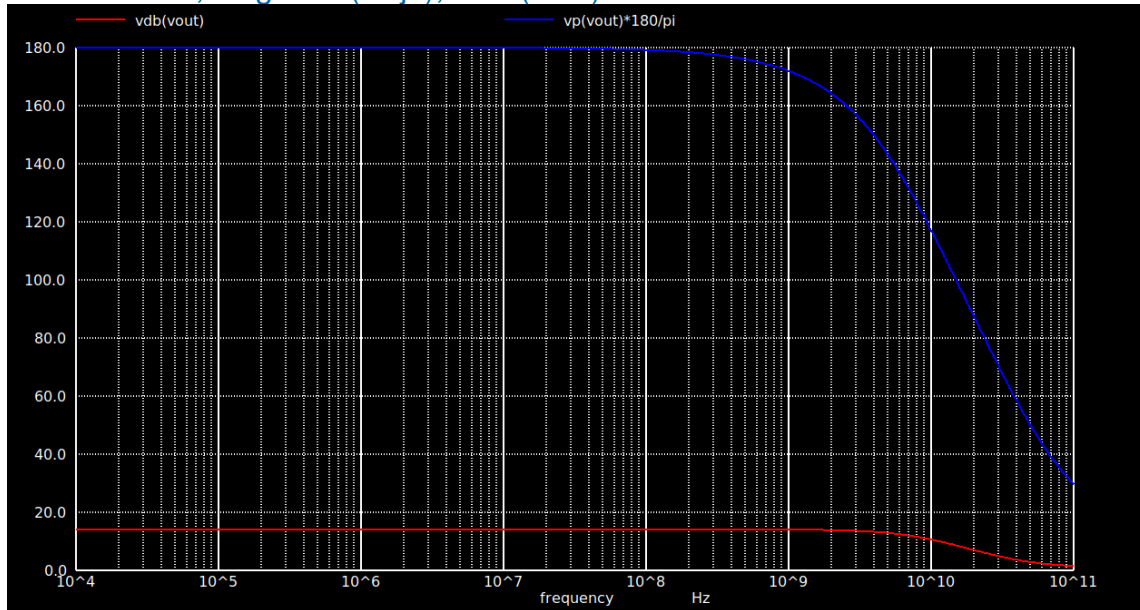


Diagrama de Bode, magnitud (Rojo), fase (Azúl):



Con la señal de salida en el tiempo podemos verificar la ganancia en veces, y con la magnitud del diagrama de Bode, la ganancia en dB.

Cambiar el valor de V a 150 mV y repetir el ejercicio.

Los valores obtenidos son:

$$V_{DSsat} = 0.2188 [V]$$

$$g_m = 0.001259 [S]$$

$$g_{ds} = 2.691e-05 [S]$$

$$A_v = -g_m(R // r_o) = -g_m\left(R // \frac{1}{g_{ds}}\right) = -5.0535 [\text{veces}] = 14.072 [dB]$$

Señal en el tiempo de entrada y salida:

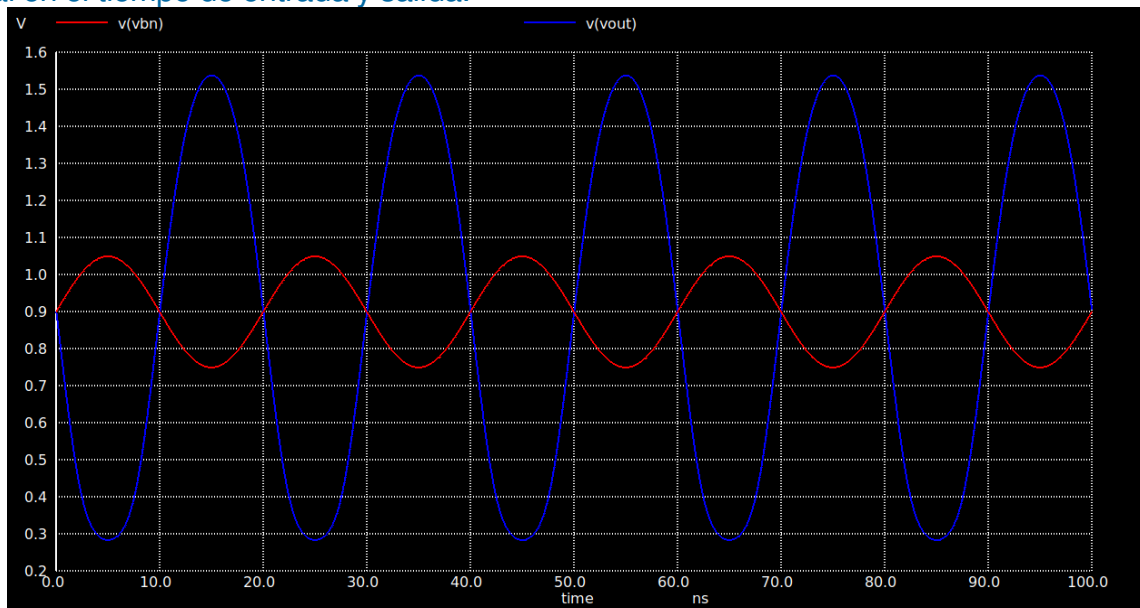
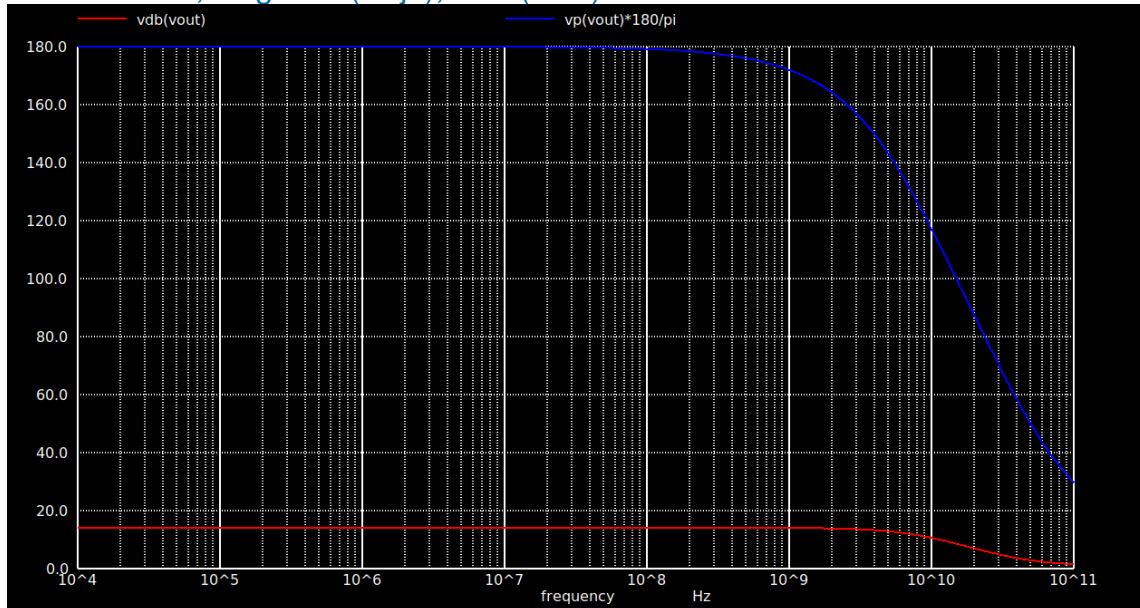
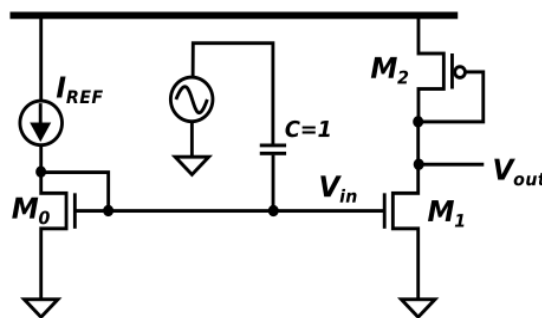


Diagrama de Bode, magnitud (Rojo), fase (Azúl):



6. En el circuito anterior reemplazar la carga resistiva por una carga diodo PMOS (LVT) con $L_p=0.35\mu m$. Determinar el valor de W_p para $V_{out,DC}=0.9V \pm 5\%$. Reportar A_v , g_{m1} , g_{m2} y las mismas gráficas que el ejercicio anterior.



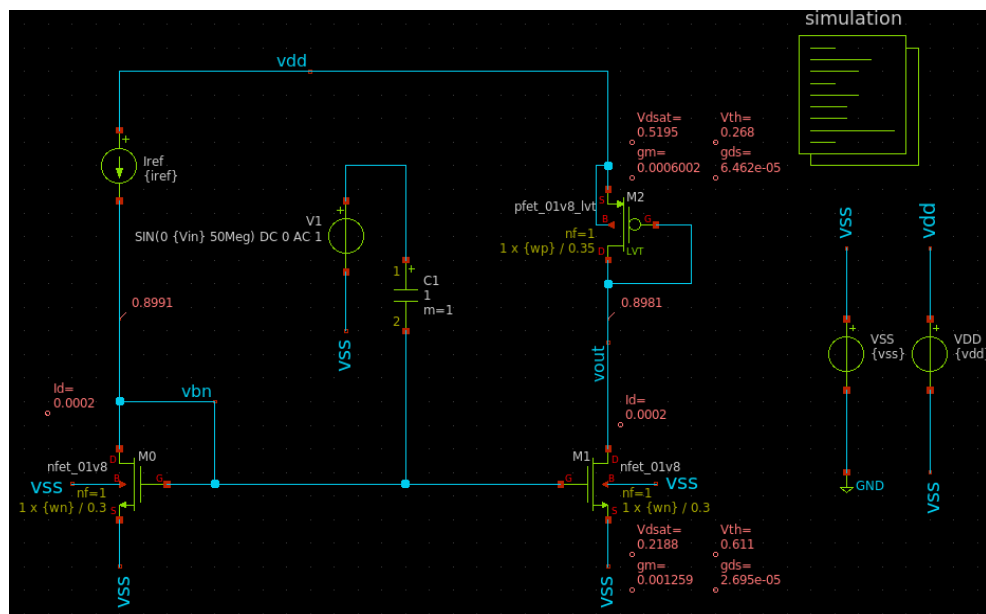
Manteniendo los siguientes valores, antes calculados:

$$L_0=L_1=0.3\mu m$$

$$W_0=W_1=6.5\mu m$$

Se obtiene $W_p=6.4\mu m$ para $V_{out,DC}=0.9V \pm 5\%$

El circuito simulado se muestra a continuación:



Los valores obtenidos son:

$$V_{DSsat1} = 0.2188 [V]$$

$$g_{m1} = 0.001259 [S]$$

$$g_{ds1} = 2.695e-05 [S]$$

$$V_{DSsat2} = 0.5195 [V]$$

$$g_{m2} = 0.0006002 [S]$$

$$g_{ds2} = 6.462e-05 [S]$$

Señal en el tiempo de entrada y salida:

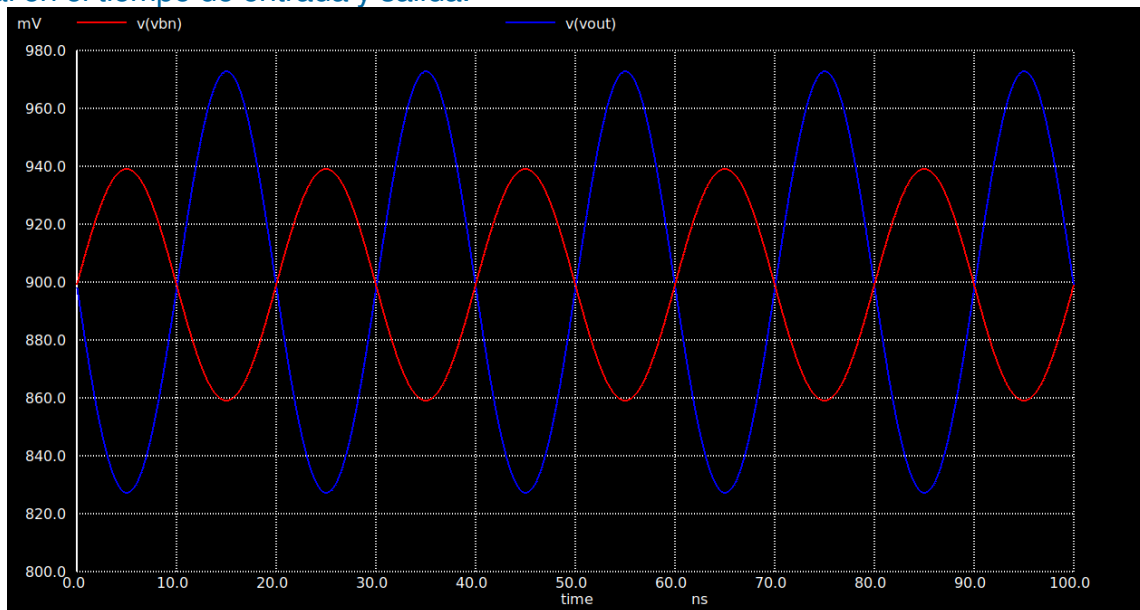


Diagrama de Bode, magnitud (Rojo), fase (Azúl):

