

# Diseño de un Amplificador Operacional

EAMTA 2022

Alumno:

# Especificaciones

## 1. Especificaciones generales

- a. Carga:  $C_L =$
- b.  $V_{DD} =$
- c.  $I_{ref} =$
- d. Consumo de potencia:

## 2. Lazo abierto:

- a. Ganancia DC considerando carga de red  $\beta$ .
- b. Producto Ganancia BW ( $\omega_0$ )
- c. Margen de fase

## 3. Lazo cerrado

- a. Ganancia DC
- b. Tensión de modo común  $V_{cm} =$
- c. Producto Ganancia BW ( $\omega_0$ )
- d. Distorsión Armónica Total (THD)
- e. Ruido Total Salida

## Condiciones de simulación:

- |               |       |            |             |
|---------------|-------|------------|-------------|
| f. Corner TT: | temp= | $V_{DD} =$ | $I_{ref} =$ |
| g. Corner FF: | temp= | $V_{DD} =$ | $I_{ref} =$ |
| h. Corner SS: | temp= | $V_{DD} =$ | $I_{ref} =$ |

# Análisis Teórico

Incluir un breve análisis teórico (4 diapositivas máximo) del OpAmp.

El análisis debe incluir:

- Etapas del OpAmp y su ganancia.
- Ganancia total del OpAmp.
- Análisis de Polos y Ceros:
  - Características de la ubicación inicial de los polos y ceros.
  - Red de compensación y sus efectos.
- Pasos a seguir para llevar a cabo el diseño del OpAmp. De ser necesario, agregar los cálculos que hagan falta.

# Esquemático

Esquemático del OpAmp con disposición de los transistores y sus nombres.

# Simulación: Lazo Abierto + red $\beta$

Esquemático del test bench a lazo abierto.

## Simulación: Lazo Abierto + red $\beta$

Esquemático del OpAmp en todos los corners, mostrando el punto de operación de los transistores ( $I_d$ ,  $V_{ds}$ ,  $V_{dsat}$ ,  $g_m$ , etc). Demostrar que los transistores están saturados.

## Simulación: Lazo Abierto + red $\beta$

Respuesta AC. Incluir Bode en cada corner. De ser posible indicar GBW, ganancia y margen de fase.

# Simulación: Lazo Abierto + red $\beta$

Resumen

Corner	DC Gain [dB]	Ph Margin [°]	Gain Margin [dB]	Gain*BW [MHz]
TT				
SS				
FF				



# Simulación: Lazo Cerrado

Esquemático del test bench a lazo abierto.

# Simulación: Lazo Cerrado

Respuesta AC. Incluir Bode en cada corner. De ser posible indicar GBW y ganancia.

## Simulación: Lazo Cerrado

Respuesta Transitoria. Plotear  $V_{out}$  y  $V_{in}$  para cada corner. Demostrar que la amplificación es correcta y que  $V_{CM}=V_{DD}/2$

# Simulación: Lazo Cerrado

Respuesta FFT. Gráfico y Rango Dinámico Libre de Espurios. (Imagen de ejemplo)

# **Simulación: Lazo Cerrado**

Reporte de Ruido para todos los corners. Indicar peor caso y los dispositivos que más ruido contribuyen.

# Simulación: Lazo Cerrado

Resumen

Corner	DC Gain [dB]	Gain*BW [MHz]	THD [dB]	Noise [ $\mu$ V]	Vcm [V]
TT					
SS					
FF					

# Simulación: Respuesta al Escalón

Esquemático del test bench utilizado.

# Simulación: Respuesta al Escalón

Escalón para 10 mV. (Imagen de ejemplo)



# Simulación: Respuesta al Escalón

Escalón para 60mV.

# Consumo de Corriente y Potencia

Corner	Iref [uA]	Etapa 1 [uA]	Etapa 2 [uA]	I total [uA]	Power Total [mW]
TT					
SS					
FF					

# Layout

En caso de haber hecho layout y haberlo terminando. Agregar una captura de pantalla del mismo, donde se observe correctamente la disposición de los transistores y su conexión.

Si el layout está hecho en bloques, se puede colocar una captura de la disposición de los bloques y luego captura de los elementos internos de los bloques.

**No es necesario hacer el Layout para rendir el curso ni para presentar el informe.**

## Conclusiones