

PLANTILLA MODELO DE REVISIÓN 1.0			Aclaraciones (BORRAR ESTA COLUMNA)
Nombre	Mauro Moreyra		Nombre del autor del proyecto a revisar
Email	mauromoreyra@gmail.com		
Nombre del proyecto	Equipo para la Localización Automática de Vehículos AVL		
Repositorio o drive (url)	https://github.com/MauroMoreyra/EquipoAVL_pcb		Colocar la url del repo git o si esta en drive, la url correspondiente
Fecha de la revisión	17/11/2018		La fecha en la que se esta realizando la revisión.
Fecha último commit	Tue Nov 13 12:12:21 2018 -0300		La última entrada que se observa con un "git log" al momento de revisar. Para los casos del drive, la última fecha de modificación de esquemático, del pcb o del archivo de proyecto.
Curso CESE - PCB	Septiembre y Octube de 2018		
Resumen	Estado del esquemático	COMPLETO	Luego de terminar la revision, colocar según corresponda (se listan los calificadores ordenados según grado de avance): VACIO - BORRADOR - FALTANTES IMPORTANTES - FALTAN DETALLES - COMPLETO - FINALIZADO
	Estado del PCB	COMPLETO	Luego de terminar la revision, colocar según corresponda (se listan los calificadores ordenados según grado de avance): VACIO - BORRADOR - FALTANTES IMPORTANTES - FALTAN DETALLES - COMPLETO - FINALIZADO
Documentación	Revisor	Diego Brengi	Nombre y apellido de quien revisa
	Comentarios	OK	Si es que hay algún comentario sobre la documentación, por ejemplo si no se entiende de que se trata el proyecto.
Esquemático	Bibliotecas de símbolos	EI U501 (STS8C5H30L) esta como un símbolo multiparte???	Indicar por ejemplo si pide bibliotecas que no están, error de visualización de algún símbolo
	Rótulo	OK	Verificar que el rótulo tenga información de autor, título del proyecto/circuito, etc.
	Jerarquía	OK	Evaluar el uso de la jerarquía si es que contiene varias hoja. Si es simple hoja colocar SIN OBSERVACIONES.
	Prolijidad conexiones	OK	Comentarios acerca de la claridad de las conexiones, junction de más, componentes encimados, etc.
	Flujo de izquierda a derecha	OK	Mencionar los casos donde esta regla no se respete o se podría mejorar en este sentido.
	Tensiones de arriba hacia abajo	OK	Mencionar si considera que se podría mejorar la organización de ramas según las tensiones/corrientes de arriba hacia abajo. Dar ejemplos concretos mencionado referencias o zona del esquemático.
	Referencias de tensión	OK	Evaluar el uso de etiquetas de alimentación. Dar ejemplos concretos mencionado referencias o zona del esquemático.
			Si considera que el autor podría haber realizado alguna aclaración en el esquemático, alguna nota o identificar con líneas determinados bloques.
	Textos y leyendas	OK	Realice el ERC y en caso de dar error, indicarlo.
	ERC	OK	Cualquier otro detalle que se encuentre acerca del esquemático. Se puede comentar detalles circuitales, aunque no es el foco de nuestra práctica.
	Comentario esquemático 1		
	Comentario esquemático 2		
	Comentario esquemático 3		
Asociación	Huellas asociadas	OK	Revise que todos los símbolos tengan su huella asociada.
	Tamaño de las huellas	OK	Revise que las huellas sean las correctas. Esta operación lleva mucho tiempo e implica leer hojas de datos y realizar mediciones en el editor de pcb, para la práctica evaluaremos a simple vista y comentaremos cualquier detalles que nos llame la atención.
PCB	Rótulo	OK	Verificar que el rótulo tenga autor y título
	Notas de grilla y margen	Grila 0,5 mm y 0,25 mm? Margen dice 0,25 pero el DRC está en 0,2 mm	Hay una nota mencionando el margen utilizado y la/las grillas?
	Notas ancho de pistas, vías y agujero de vía	OK	Hay una nota mencionando el mínimo ancho de pista, la mínima vía y el mínimo agujero permitido?
	Notas fabricante	OK	Aclara cuál es el fabricante o que capacidades se tomaron como referencia para el diseño?
	Notas terminación superficial	OK	Hay una nota con la terminación superficial?
	Capas	2	Estan correctamente configuradas las capas?
	Capas de cobre	OK	Estan correctamente utilizadas las capas de cobre? Si es simple faz, se usó la capa superior o la inferior?
	Borde de PCB	OK	Esta realizado el borde de PCB en la capa correspondiente?
	Ancho de pistas	OK	Evaluar el ancho de las pistas usadas. Deben transportar altas corrientes? Son demasiado finas y se podrían haber hecho más gruesas?
	Tamaño de las vías	OK. Toda la corriente de entra de U502 pasa por una sola vía.	Se respetan los tamaños mínimos de diámetro y agujero de vía?
	DRC	Pasa com margen 0,2 mm. Se podría poner el margen en 0,25 mm y luego configurar margen particular de 0,2 mm para U301, U701, U202, U401y U601. Los errores que marque el DRC son los puntos más críticos del PCB y es recomendable trabajarlos, especialmente en la zona de U202. Algunos de estos puntos son sencillos de resolver y otros no tanto. El número actual de errores con margen general 0,25 mm y de 0,2mm en ICs es de 90 (se pide bajar este número, resolviendo por lo menos los más sencillos de resolver).	Estan adecuadamente configurados el margen general y los mínimos de agujero y diámetro de via? Da algun error el DRC? Es evitable el error?
	Distribución de componentes	OK	Los componentes estan adecuadamente distribuidos en toda el área del PCB? Hay zonas muy vacias o muy compactas?
	Tamaño del PCB	OK	El PCB tiene un tamaño adecuado para la cantidad de componentes? Sobra espacio?
	Posición de los componentes	OK	Los componente estan ubicados de una manera inteligente para facilitar el ruteo?
	Alineación de los componentes	OK	Los componentes se ven prolijamente alineados? Se nota el esfuerzo del diseñador en ser prolijo?
	Conectores y componentes centrales	OK	Los conectores se ubican en la periferia y los componentes con más conexiones en áreas centrales?
	Ruteo	Ingresar a los pads con pistas menores al ancho de pad, por ejemplo en U501. Ver consejo #2 de https://www.epectec.com/downloads/Top-10-Circuit-Board-Design-Checks.pdf	El ruteo es claro? Las pistas son generalmente cortas? Hay pistas muy largas que se podrían evitar?
	Áreas de cobre	OK	Tiene áreas de cobre? Se aplicaron alivios térmicos? Se conecta con los nodos adecuados? Se podría mejorar la cobertura de cobre con algún cambio mínimo o simpli?
	Áreas de cobre - bordes	OK	Se distinguen los bordes de las áreas de cobre según los consejos que se dieron en las guías?

Distancia al borde	OK. Sin esfuerzo se podrían alejar un poco más las dos vías de la señal U3_TX del borde derecho.	<i>Cuál es la distancia mínima desde el borde del PCB hasta un pad, vía o pista? Cumple con la especificación del fabricante?</i>
Agujeros de sujeción	OK	<i>Tiene agujeros de sujeción? Son suficientes? Están alineados? Son necesarios?</i>
Fiduciales	Las referencias de los fiduciales se pueden ocultar.	<i>Si tiene componentes SMD, tiene los fiduciales? Tiene lugar para colocar 3? Deben ir fiduciales en cada lado que tenga componentes SMD.</i>
Serigrafía - Referencias	Resulta extraña el orden de la agrupación de referencias desde R215 hasta C229. Tiene alguna coherencia? Se podrían organizar como dos columnas a la derecha, donde las referencias aparecen según el ordenamiento de componentes: R218 C229 R215 R214 R212 R210 y así.. achicando un poco el tamaño de letra si es necesario. Lo mismo en otros sectores de muchos componentes, colocar las referencias en otro sector apartado, pero con la misma disposición para poder identificar. El concepto se puede ver acá https://www.olimex.com/Products/OLinuXino/A13/A13-OLinuXino-MICRO/resources/A13-OLINUXINO-MICRO.pdf Y acá http://www.proyecto-ciaa.com.ar/devwiki/lib/exe/fetch.php?media=desarrollo:hardware:ciaa_freescale:pcb_bottom.jpg	<i>Están prolijamente ubicadas las referencias? Se entiende a cuál componente pertenece cada una? Si se sueldan los componentes, quedan tapadas? Hay referencias fuera del PCB? Hay referencias que podrían ocultarse, como por ejemplo agujeros o fiduciales? Están todas las referencias apuntando para el mismo lado?</i>
Serigrafía - Nombre y fecha o versión	OK	<i>Hay alguna indicación sobre el nombre del PCB, un número de versión o una fecha que ayude a identificar el PCB.</i>
Leyenda IND. ARG.	OK	<i>Tiene la leyenda IND. ARG. en el cobre? O en serigrafía.</i>
Serigrafía - caras	OK	<i>Tiene serigrafía en ambas caras? Si tiene en ambas caras, es necesaria?</i>
Serigrafía - componentes	OK	<i>La serigrafía indica claramente la polaridad de los diodos, los capacitores polarizados, la pata uno de los integrados, etc.?</i>
Serigrafía - Logos	Se podría poner el logo Designed with Kicad de la biblioteca symbol.	<i>Tiene espacio para logos? Podrían ponerse?</i>
Cotas	OK	<i>Tiene las cotas para las dimensiones? Están en la capa correcta?</i>
Vista 3D	OK. Los modelos están dentro del proyecto y las referencias se apuntaron relativas usando KIPRJMOD.	<i>Esta completa la vista 3D? Si no se ve algún componente, indicar cuál. Verificar si no se visualiza porque falta el archivo o porque no tiene asignado un modelo 3D.</i>
Comentarios PCB 1	El circuito está bien resuelto en 2 capas, pero es un buen candidato para 4 capas, especialmente si se desea limpiar un poco el ruteo y distribuir mejor la alimentación (3,3V y GND).	<i>Indique cualquier comentario en relación al PCB si no pertenece a ninguna de las categorías anteriores.</i>
Comentarios PCB 2	En la zona de U202 la distribución de GND no es muy buena.	
Comentarios PCB 3	La distribución de GND en el circuito se podría mejorar con esta técnica, ver punto 2.2.3 y la figura 8 de http://www.ti.com/lit/an/szza009/szza009.pdf	
Comentarios PCB 4	El circuito es muy extenso y complejo, tener en cuenta que la revisión realizada es a los fines de la asignatura, y no se debe considerar como una revisión completa, la cual demoraría varios días.	
Comentarios PCB 5	No se revisó la máscara antisoldante. El margen actual en KiCad es de 0,051 y el ancho mínimo de 0,25 mm. Si se fabrica en Mayer, en algunos sectores puede que no llegue a entrar entre pad y pad. Consultar este tema al momento de fabricación y verificar en los gerbers.	