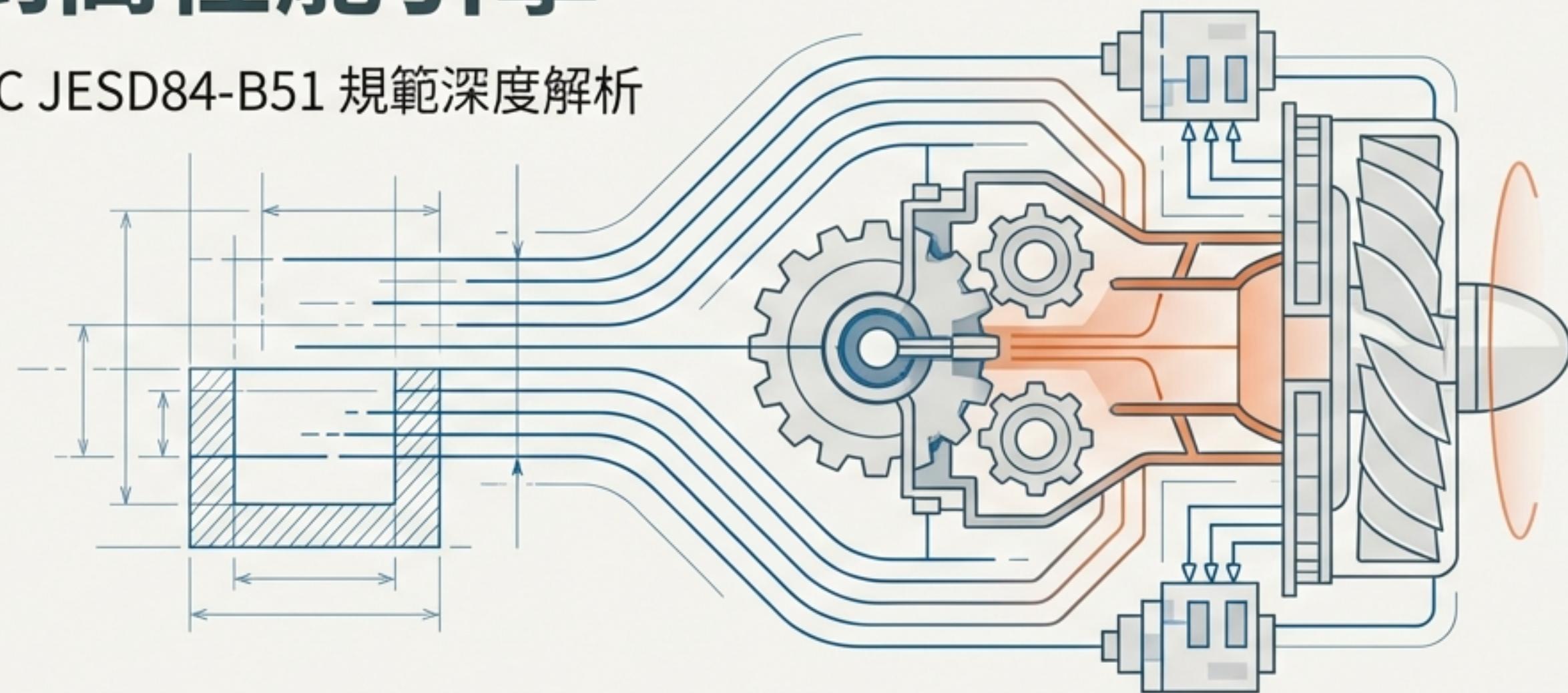


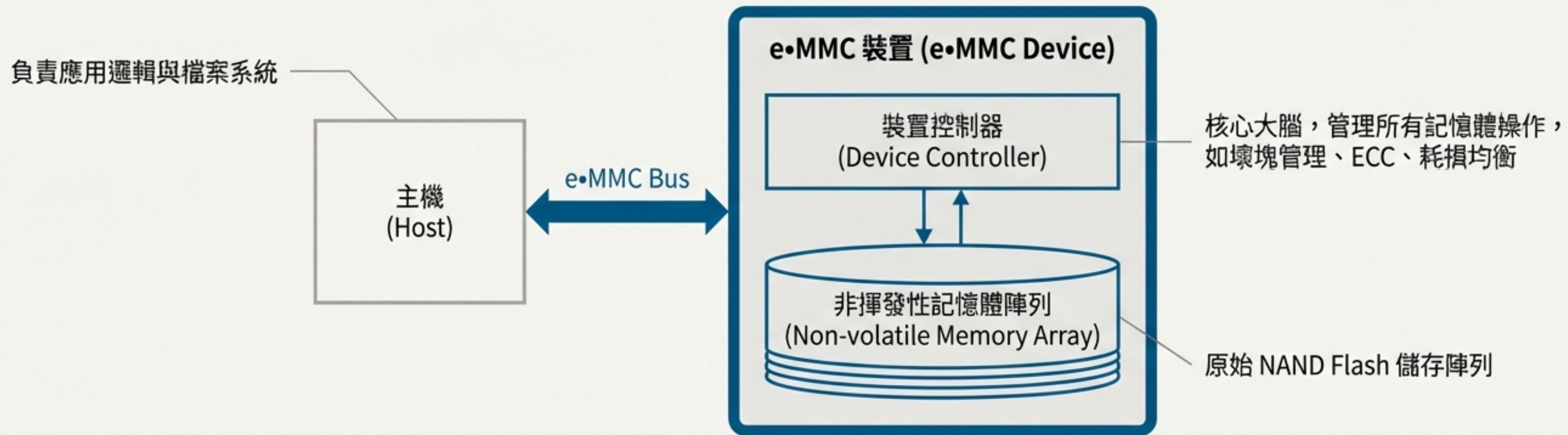
e·MMC 5.1 權威指南： 從硬體藍圖到高性能引擎

一份為工程師打造的 JEDEC JESD84-B51 規範深度解析

- ◎ 系統架構與物理介面
- ↑ 啟動、識別與分區
- ⚡ 高速傳輸與效能優化
- ✓ 核心暫存器與合規性



系統架構：主機 (Host) 與託管式記憶體 (Managed Memory) 的協同運作



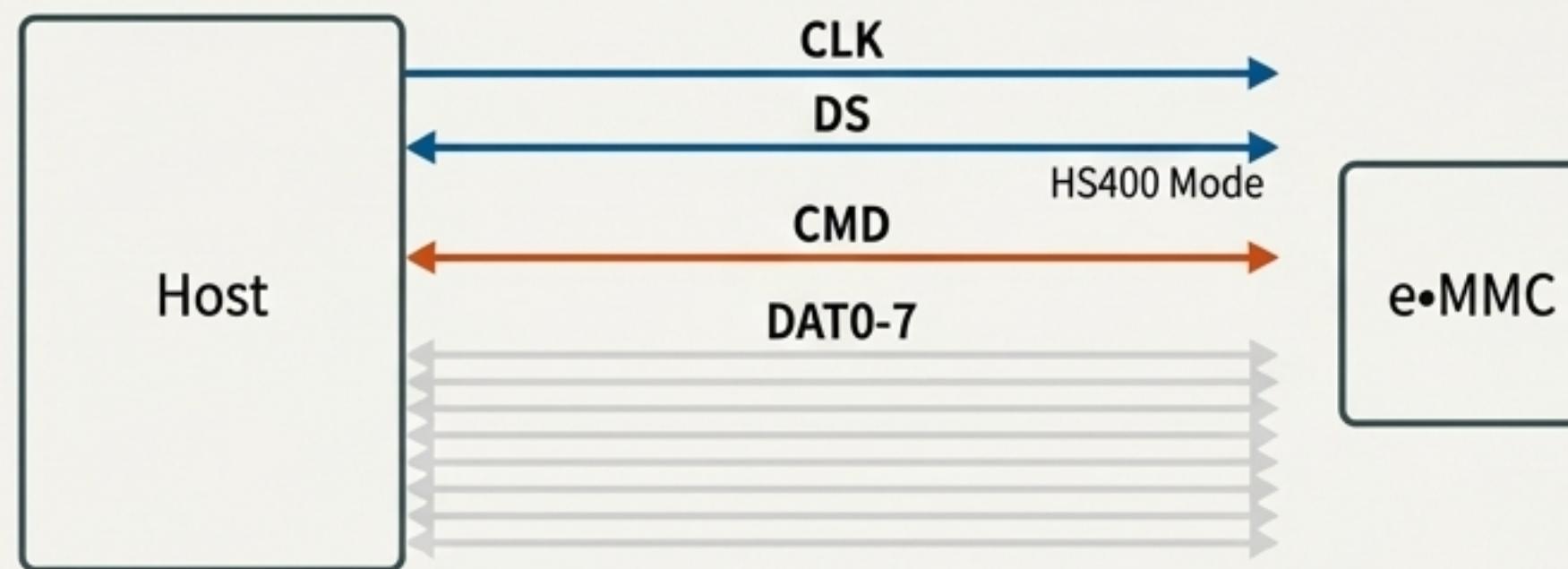
什麼是託管式記憶體 (Managed Memory)?

e•MMC 將複雜的 NAND Flash 管理功能（如 ECC、壞塊管理）封裝在設備控制器內，大幅簡化主機端的設計負擔。主機只需發送標準化的邏輯區塊定址 (LBA) 指令。

定址模式

- 容量 < 2GB：支援位元組定址 (Byte addressing)。
- 容量 ≥ 2GB：強制使用 512 位元組的磁區定址 (Sector addressing)。

物理介面：連接主機與裝置的 11 條訊號線



時脈與選通 (Clock & Strobe)

時脈與選通 (Clock & Strobe)

- **CLK**：主機提供的系統時脈，是所有同步操作的基礎。

- **DS (Data Strobe)**：由裝置在 HS400 模式下產生，用於捕獲高速數據，解決訊號完整性問題。

指令與響應 (Command & Response)

指令與響應 (Command & Response)

- **CMD**：雙向通道。主機發送指令，裝置回傳響應。支援 Open-drain (初始化) 與 Push-pull (高達傳輸) 兩種模式。

數據匯流排 (Data Bus)

數據匯流排 (Data Bus)

- **DAT0-7**：核心數據傳輸通道。可配置為 1-bit, 4-bit 或 8-bit 模式以適應不同效能需求。內建上拉電阻。

Signal	Type	Description
CLK	Input	Host Clock
DS	Output/Input	Data Strobe (HS400 Mode)
CMD	I/O	Command / Response
DAT0-7	I/O	Data Bus (1/4/8-bit configurable)
VCC	Power	Core Power Supply
VCCQ	Power	I/O Power Supply

匯流排協定：構成所有通訊的基礎「令牌」(Tokens)



1. 指令 (Command Token)

- 由主機發起，固定為 48-bit 結構。
- 包含：起始位、傳輸方向、指令索引、參數、CRC7 校驗碼與結束位。

48-bits					
Start	Dir	Index	Arg	CRC7	End
1 bit	1 bit	6 bits	32 bits	7 bits	1 bit

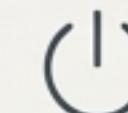
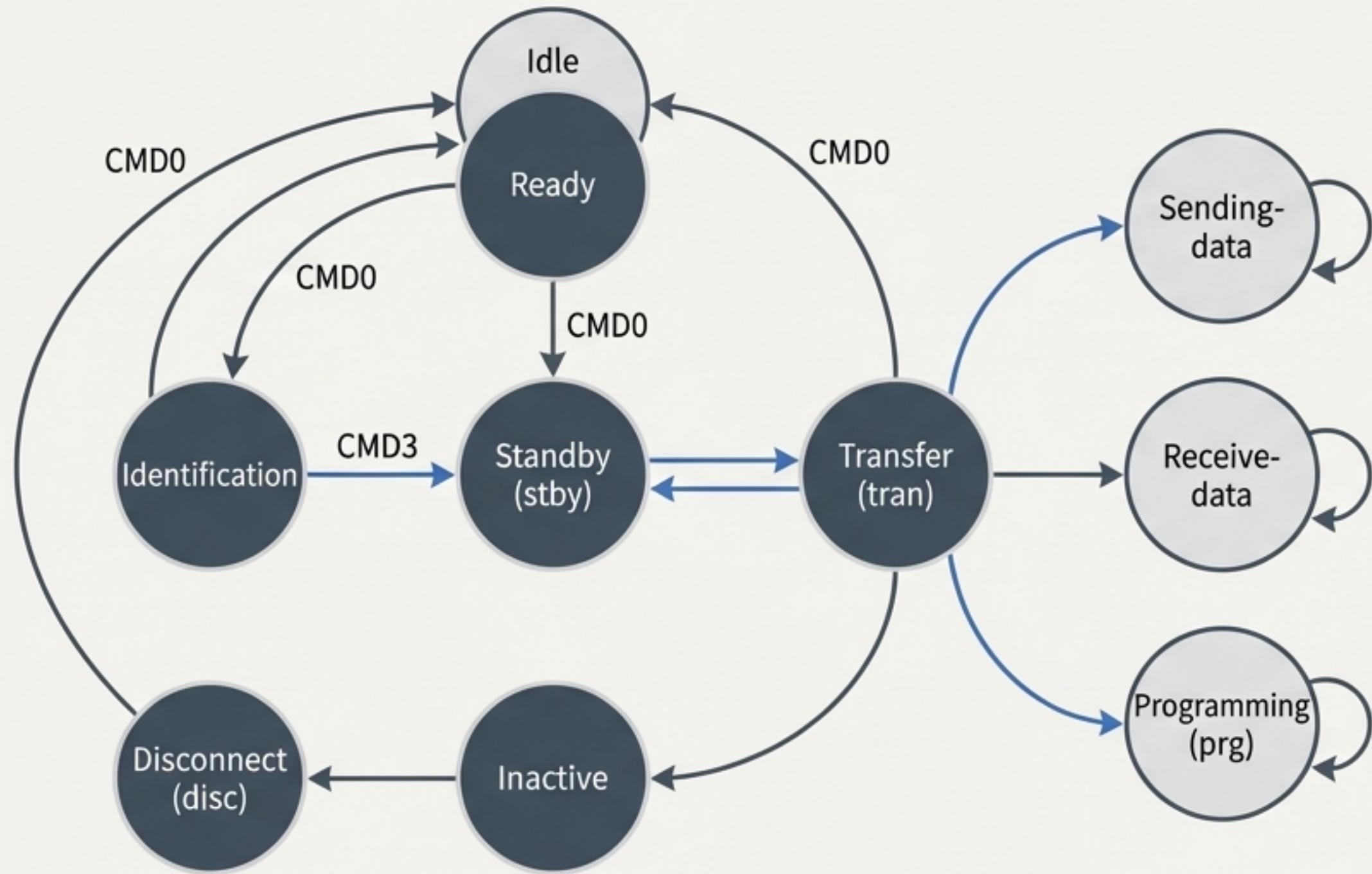
2. 響應 (Response Token)

- 由裝置回傳，用於確認指令接收與執行狀態。
- 長度與格式多樣 (R1, R2, R3, R4, R5)，依指令類型而定。

3. 數據 (Data Token)

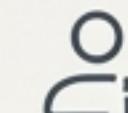
- 實際的數據區塊，以數據封包形式傳輸。
- 每個封包皆由 CRC16 保護，確保數據完整性。
- 支援兩種傳輸模式：SDR (單倍數據率) 和 DDR (雙倍數據率)。

運作模式與狀態機：裝置生命週期的核心邏輯



1. 開機模式

上電後的特殊模式，用於載入初始啟動程式碼。



2. 識別模式

主機與裝置進行「握手」，識別裝置特性並分配位址。



3. 數據傳輸模式

正常讀寫操作的核心模式（屬於`tran`狀態）。



4. 中斷模式

允許裝置在不被輪詢的情況下通知主機。



5. 非活動模式

裝置處於最低功耗狀態。

Takeaway: 裝置的行為完全由其當前狀態決定。主機必須遵循狀態機規則發送合法指令。

設備識別流程：喚醒裝置的四步「握手」協議

1. 重置與電壓驗證 (Reset & Voltage Validation)

- 主機發送 **CMD0**: 將所有裝置重置至 Idle 狀態。
- 主機發送 **CMD1 (SEND_OP_COND)**: 詢問裝置支援的電壓範圍。裝置回傳 **OCR** 暫存器內容。主機會持續發送直到裝置完成上電程序 (OCR 回應中的 **busy** 位元變為 1)。



2. 讀取唯一識別碼 (Read Unique ID)

- 主機發送 **CMD2 (ALL_SEND_CID)**: 廣播指令，要求所有裝置回傳其 128-bit 的 **CID (Card Identification)** 暫存器。CID 包含製造商 ID、產品序號等唯一資訊。



3. 分配相對位址 (Assign Relative Address)

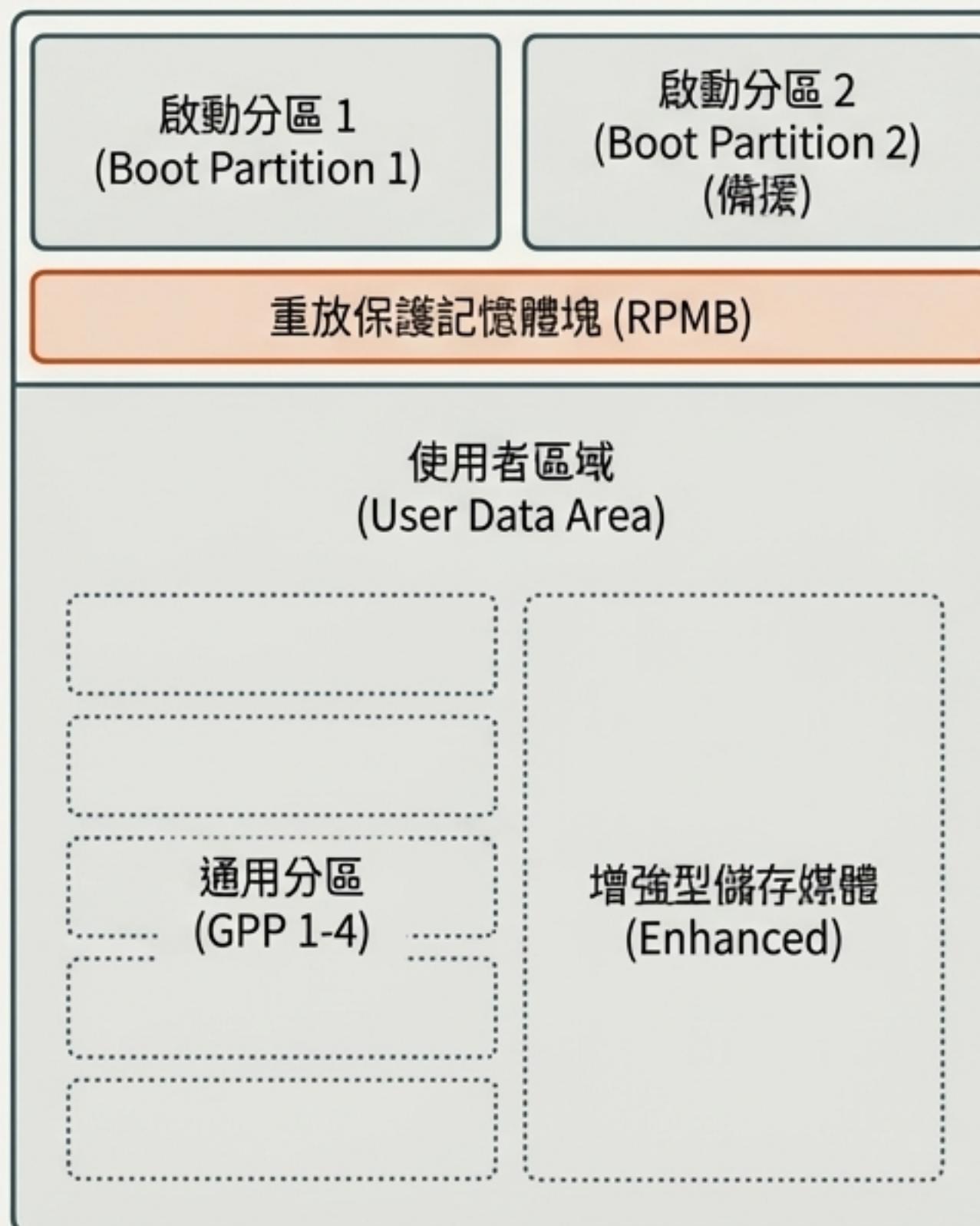
- 主機發送 **CMD3 (SET_RELATIVE_ADDR)**: 為選定的裝置分配一個唯一的、較短的 **RCA (Relative Card Address)**。此後，主機將使用 RCA 與該裝置進行點對點通訊。



End State

Noto Sans TC Regular 的紋置鑑：Noto Sans TC Regular
裝置進入 **Standby (stby)** 狀態，完成識別，準備好進入數據傳輸模式。

記憶體分區架構：規劃儲存空間的邏輯佈局



Standard Partitions

- 使用者區域 (User Data Area)：主要的儲存空間，容量最大。
- 啟動分區 1/2 (Boot Partitions)：用於存放開機引導程式碼，提供啟動備援。
- 重放保護記憶體塊 (RPMB)：提供經簽章驗證的安全存取，用於儲存敏感數據（如 DRM 金鑰）。

Optional Partitions (可選分區)

- 通用分區 (General Purpose Partitions, GPP)：最多可配置 4 個 GPP。可用於隔離 OS 檔案或特定應用數據。
- 增強型儲存媒體 (Enhanced Storage Media)：可將特定分區配置為更高可靠性模式 (SLC-like)，犧牲容量換取壽命與穩定性。

Configuration Process

- 一次性編程 (One-Time Programmable, OTP)：分區配置 (Partition Configuration) 透過 `EXT_CSD` 暫存器設定，一旦寫入即永久生效，無法更改。
- 存取切換：主機使用 `SWITCH` 指令修改 `EXT_CSD` 中的 `PARTITION_ACCESS` 位元，以在不同分區之間切換當前存取目標。

開機操作詳解：從 eMMC 載入系統的第一步



Boot Sequence

1. 啓動信號 (Boot Acknowledge)：重置後，主機保持 CMD 線為低電平，裝置檢測到此信號（持續 74 個 CLK 週期以上）後進入開機模式。
2. 數據傳輸 (Boot Data Transfer)：裝置從預設的啟動分區 (Boot Partition 1 or 2) 將引導數據傳輸給主機。
 - 支援 SDR 或 DDR 傳輸模式。
 - 匯流排位寬與速度模式可透過 `EXT_CSD` 中的 `BOOT_BUS_CONDITIONS` 預先配置。

進階開機選項 (Advanced Boot Options)

- 替代開機模式 (Alternative Boot)：若標準流程失敗，主機可發送 `CMD0` 搭配特殊參數 (`0xFFFFFFFFA`)，強制裝置進入 v4.4 規範的開機程序。
- 開機分區寫入保護 (Boot Partition Write Protect)：
 - 可透過 `EXT_CSD` 將啟動分區設置為上電後寫保 (Power-on write protection) 或永久寫保 (Permanent write protection)，防止引導程式碼被意外或惡意修改。

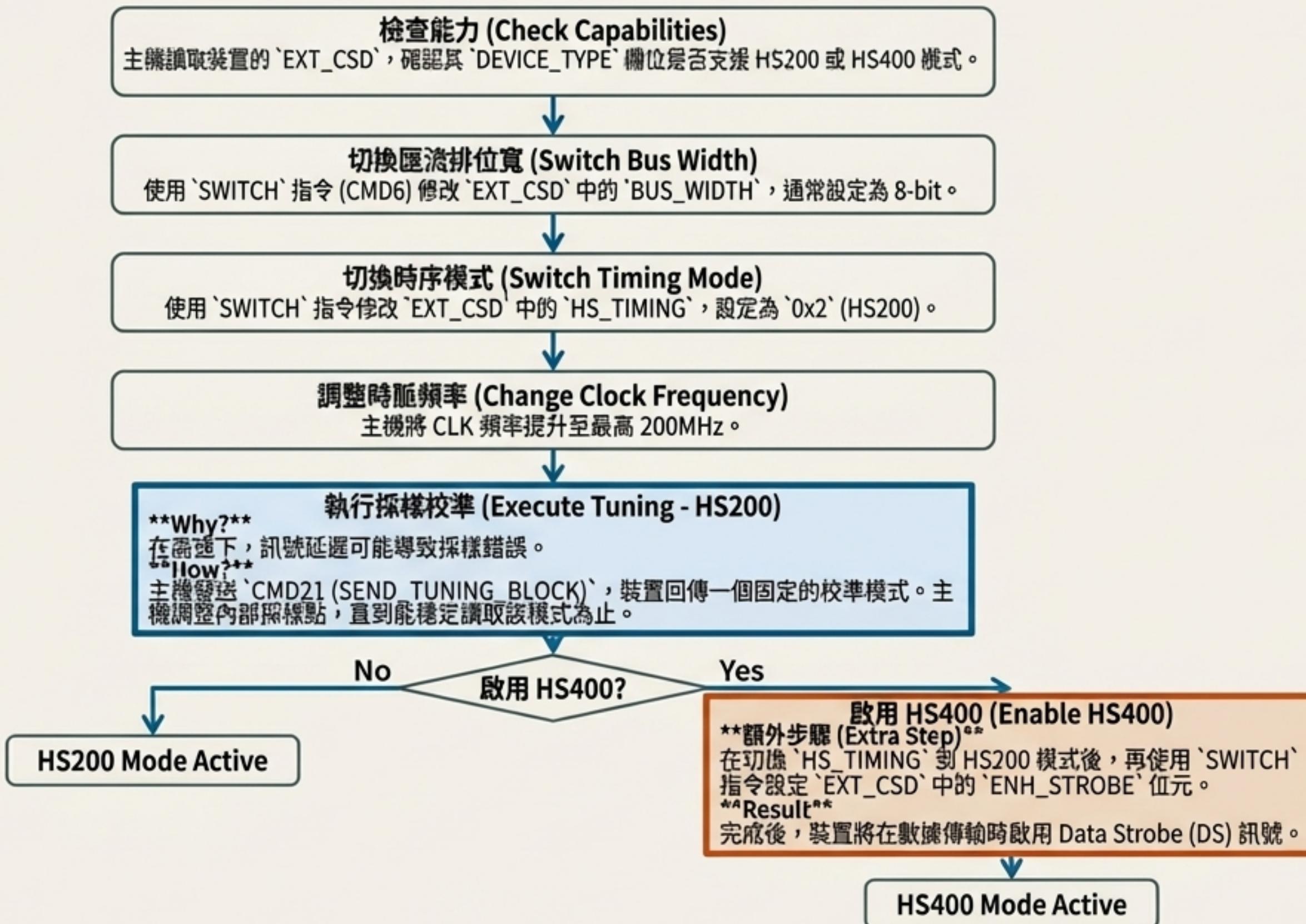
速度模式演進：從 26MB/s 到 400MB/s 的效能飛躍

JEDEC Version	Speed Mode	Max Clock Freq.	Bus Width	Data Rate	Max Bandwidth	Key Enabler / Note
(Legacy)	Legacy	26 MHz	x8	SDR	26 MB/s	基礎相容模式 (Backward Compatible Mode)
v4.4	High-Speed SDR	52 MHz	x8	SDR	52 MB/s	
v4.4	High-Speed DDR	52 MHz	x8	DDR	104 MB/s	雙倍數據率 (Double Data Rate)
v4.5	HS200	200 MHz	x8	SDR	200 MB/s	需主機進行匯流排採樣校準 (Tuning)
v5.1	HS400	200 MHz	x8	DDR	400 MB/s	需啟用數據選通訊號 (Data Strobe - DS)

Key Insight:

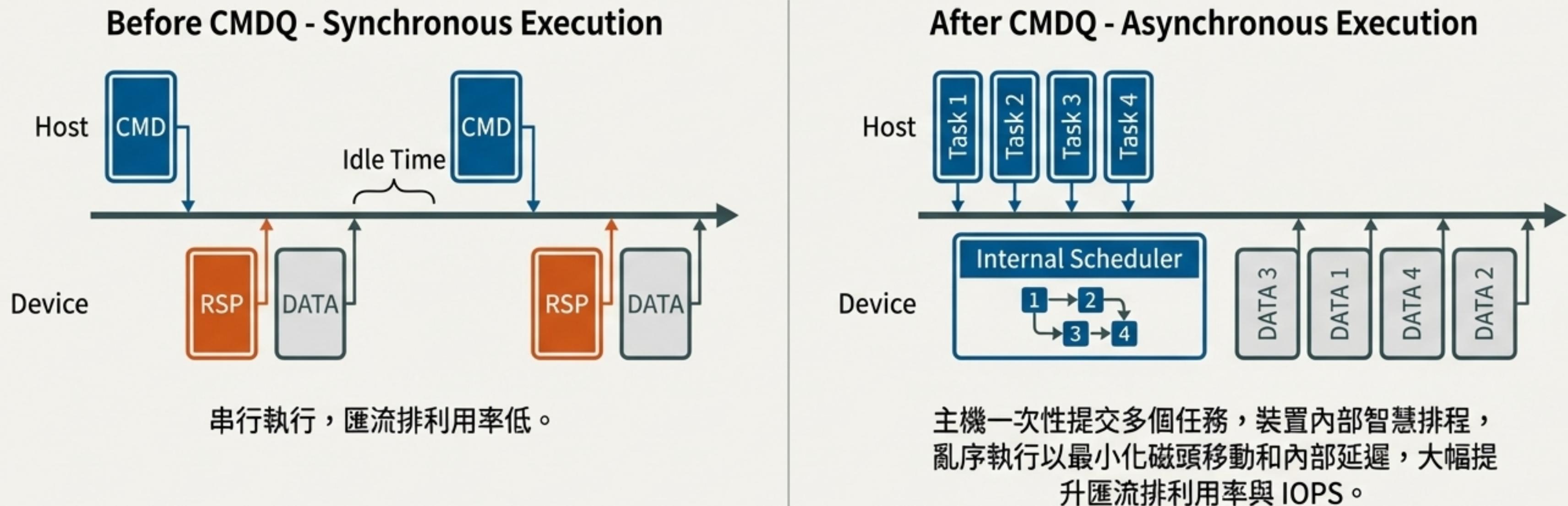
HS400 並未提升時脈頻率 (仍為 200MHz)，而是基於 HS200 的時脈，透過 DDR 技術和 DS 訊號實現了頻寬翻倍。

啟用高速模式：進入 HS200/HS400 的關鍵流程



指令隊列 (CMDQ)：克服隨機存取效能瓶頸的利器

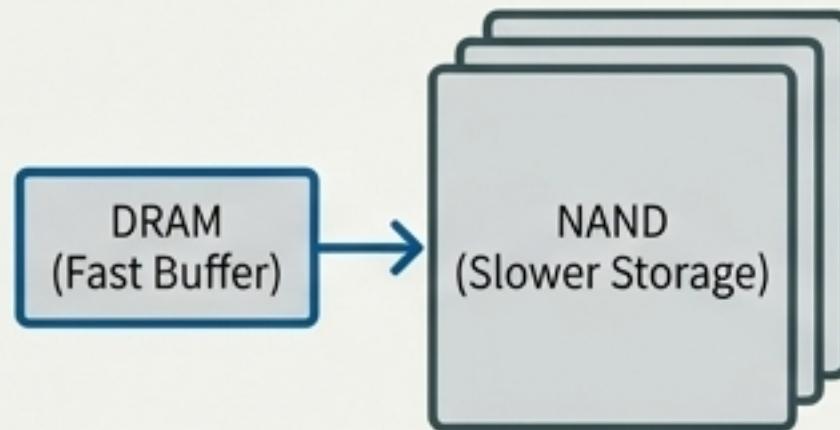
傳統模式下，主機一次只能發送一個指令，必須等待其完成後才能發送下一個。這種「發送-等待」的模式在高 IOPS (每秒讀寫操作次數) 場景下，會因匯流排協議開銷而導致效能低下。



Key Benefit: 將隨機讀寫操作轉換為更高效的順序存取，極大化裝置內部效能。

更多效能優化工具：快取、背景操作與高優先級中斷

快取記憶體 (Cache)



是什麼 (What) ?

裝置內部的一塊揮發性 DRAM 緩存，用於加速寫入操作。主機寫入數據時，數據先被快速寫入快取，裝置稍後再將其刷入 (flush) 非揮發性 NAND 記憶體。

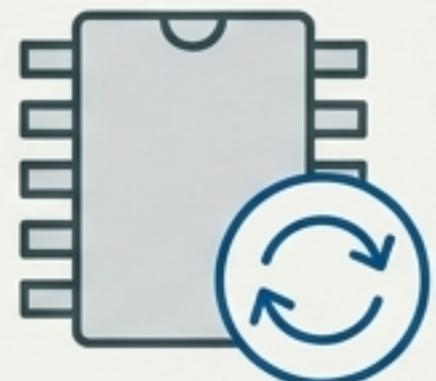
優點 (Pro) ?

顯著降低寫入延遲，提升突發寫入效能。

風險 (Con) ?

斷電時快取中的數據可能遺失。主機可使用 `Barrier` 指令強制裝置將快取內容刷入 NAND，確保數據一致性。

背景操作 (Background Operations - BKOPS)



是什麼 (What) ?

一種垃圾回收 (Garbage Collection) 機制。當裝置處於空閒狀態時，控制器會自動執行內部數據整理和區塊擦除操作，為主機後續的寫入請求準備好乾淨的空間。

優點 (Pro) ?

避免在主機發出寫入指令時才進行耗時的垃圾回收，從而維持穩定的寫入效能。

高優先級中斷 (High Priority Interrupt - HPI)



是什麼 (What) ?

允許一個高優先級的讀取請求，中斷一個正在進行中的、較耗時的寫入或背景操作。

優點 (Pro) ?

在需要即時反應的場景下（如讀取系統關鍵數據），確保讀取請求能被優先處理，避免被長時間的後台任務阻塞。

數據完整性與安全管理

可靠寫入 (Reliable Write)



目的: 確保在意外斷電時，關鍵數據區塊的寫入是「原子操作」(atomic)。

機制: 主機在寫入多個數據塊時，可將其中一個標記為可靠寫入。裝置會確保只有在該區塊的數據被完整寫入後，才會更新其對應的舊數據。這可以防止數據因寫入中斷而損壞。



數據清除機制 (Data Purge Mechanisms)

Erase / Trim / Discard: 效能導向。通知裝置某些數據區塊已不再使用。裝置可將其標記為無效，並在後續的垃圾回收中將其空間釋放，而無需物理擦除。

Sanitize: 安全導向。強制裝置對指定的記憶體區域進行物理清除，確保數據無法被恢復。此操作耗時較長。

寫入保護 (Write Protection)



機制: 可將使用者區域劃分為多個「寫入保護群組 (Write Protect Groups)」。主機可針對每個群組獨立設定臨時或永久性的寫入保護，提供比分區更精細的保護粒度。



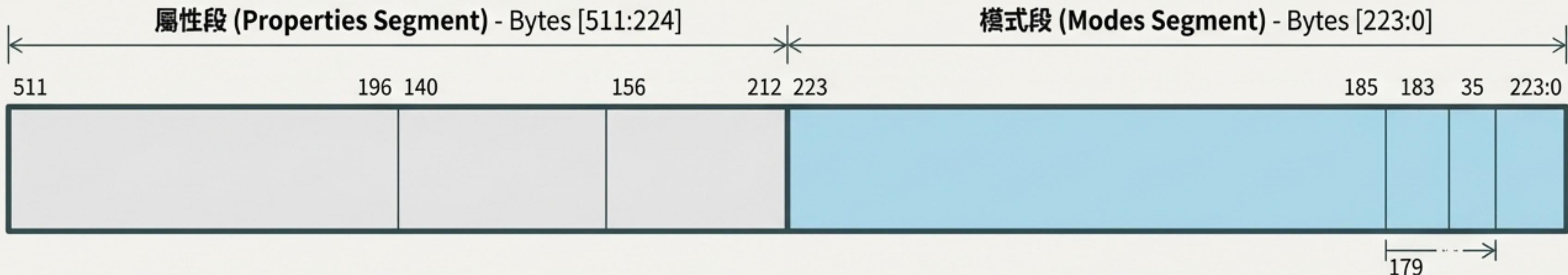
重放保護記憶體塊 (RPMB)

機制: 提供一個安全的儲存區域，所有對 RPMB 的存取都必須經過 HMAC (金鑰雜湊訊息鑑別碼) 簽章驗證。

應用: 用於防止「重放攻擊」，適合儲存計數器、安全金鑰或一次性憑證等需要防篡改的數據。

核心控制中樞：EXT_CSD 暫存器詳解

A 512-byte 暫存器，包含裝置的所有特性與可配置參數。



- 特性：唯讀 (Read-Only)。
- 內容：描述裝置的靜態能力，這些能力在出廠時已固定。
- 關鍵欄位範例：
 - **DEVICE_TYPE** [196]: 支援的速度模式 (HS200, HS400)。
 - **MAX_ENH_SIZE_MULT** [140-142]: 可配置為 Enhanced Storage 的最大容量。
 - **SEC_CNT** [212-215]: 裝置總磁區數。

- 特性：可讀寫 (Read/Write)。
- 內容：描述裝置的動態配置，可由主機透過 **SWITCH** (CMD6) 指令修改。
- 關鍵欄位範例：
 - **HS_TIMING** [185]: 選擇匯流排速度模式 (e.g., Legacy, HS, HS200)。
 - **BUS_WIDTH** [183]: 設定匯流排寬度 (1, 4, 8-bit, DDR/SDR)。
 - **PARTITION_CONFIG** [179]: 設定分區佈局 (一次性編程)。
 - **PARTITION_ACCESS** [179, bits 2:0]: 切換當前存取的分區。
 - **CMD_QUEUE_MODE_EN** [15]: 啟用/禁用 CMDQ。

Takeaway: 掌握 EXT_CSD 是發揮 eMMC 5.1 全部潛能的關鍵。

標準演進之路：e·MMC 5.1 的成熟與傳承

-
- The timeline diagram features a vertical black line with five circular markers. From top to bottom, the markers are: a small dark grey circle for eMMC v4.1; a medium dark grey circle for eMMC v4.4; a light grey circle for eMMC v4.5; a medium dark grey circle for eMMC v5.0; and a large blue circle for eMMC v5.1. Each marker is connected by a horizontal line to a list of features for that specific version.
- eMMC v4.1 (2005)
奠定基礎，52MHz 速度。
 - eMMC v4.4 (2009)
 - 引入 **Boot Partitions** 與 **RPMB**。
 - 引入 **High-Speed DDR** (104 MB/s)。
 - eMMC v4.5 (2011)
 - 引入 **HS200 模式** (200 MB/s)。
 - 引入 **Tuning (CMD21)** 機制。
 - eMMC v5.0 (2013)
 - 引入 **HS400 模式** (400 MB/s)，但需要廠商自行實現 Strobe。
 - 正式引入 **指令隊列 (Command Queuing - CMDQ)**。
 - **eMMC v5.1 (2015)**
 - 標準化 **增強型選通訊號 (Enhanced Strobe)**，使 HS400 的實現更可靠、更具互通性。
 - 引入 **安全寫入保護 (Secure Write Protection)**。
- e·MMC 5.1 並非一次性的革命，而是多年技術演進的結晶。它集成了高速傳輸、智慧效能優化與強化的數據安全機制，為嵌入式系統提供一個經過市場驗證、高度整合且功能完備的儲存解決方案。