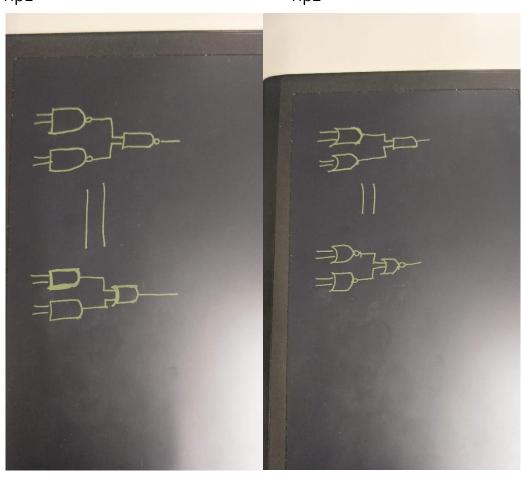
今日實驗主要為

AND-OR 轉換成 NAND-NOR

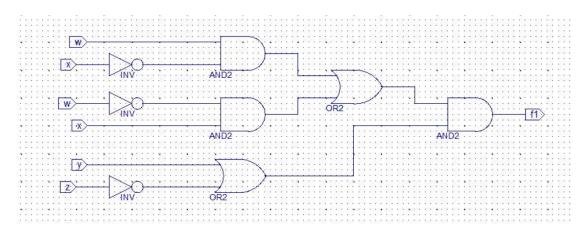
Tip1 Tip2



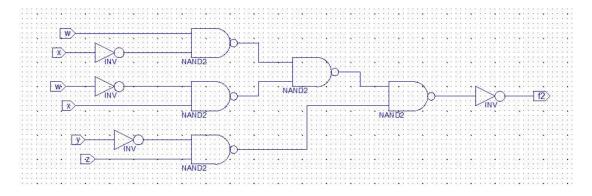
運用這兩個 tips 來解決第一個實驗

第一個實驗:

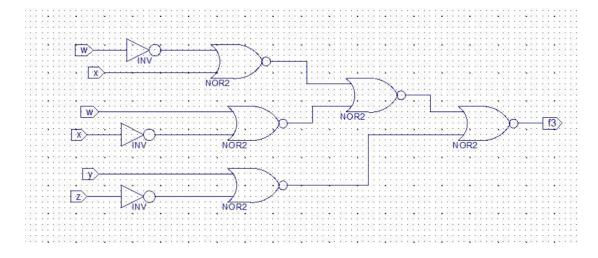
將下圖電路轉化成

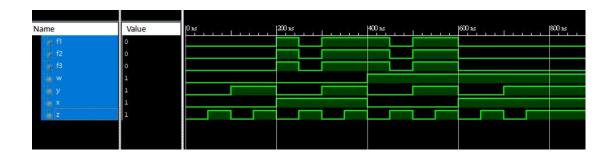


1. 全用 NAND 表示



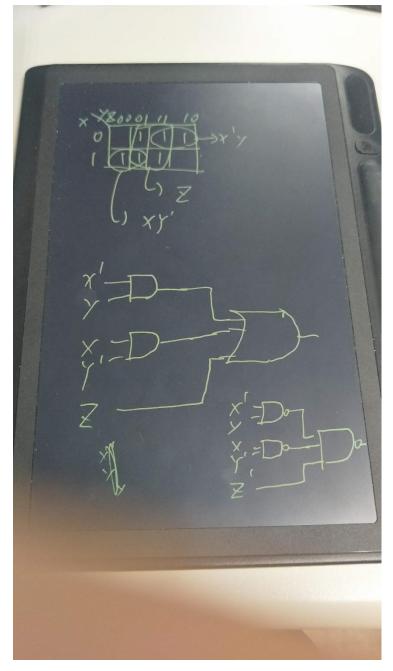
2. 全用 NOR 表示





證明 F1=F2=F3

第二個實驗:



這邊為該電路的卡諾

晑

可以化簡出

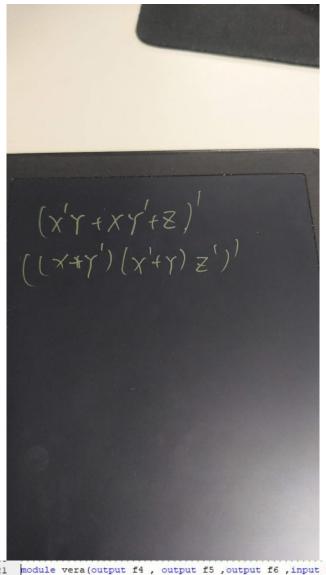
xy' + x' y + z

可以變成此電路

再運用剛剛上面的

tips

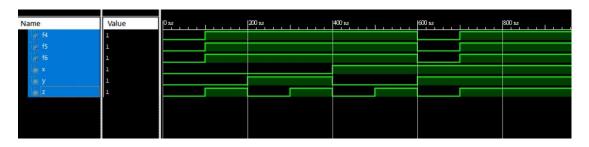
可以畫出 f5 的圖形



f6 需要呈現 OAI 模式 先將 f4 invert 一次 最後再加上 invert 一次

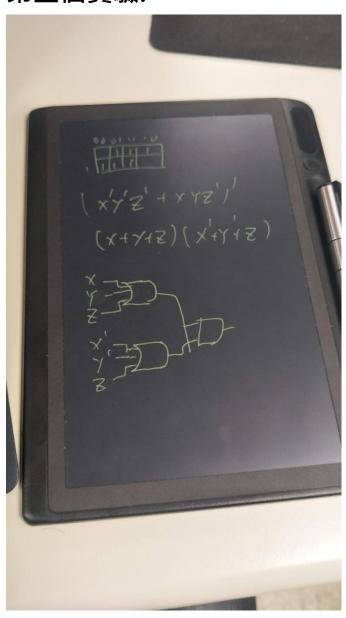
```
21 module vera(output f4 , output f5 ,output f6 ,input x ,input y , input z);
       wire not_x,not_y,not_z;
23
       not (not_x,x);
      not(not_y,y);
not(not_z,z);
24
25
26
      wire f4a,f4b;
27
      and(f4a,x,not_y);
28
29
       and(f4b,not_x,y);
      or(f4,f4a,f4b,z);
31
      wire f5a, f5b;
32
      nand(f5a,not_x,y);
33
      nand(f5b,x,not_y);
34
      nand(f5,f5a,f5b,not_z);
35
36
37
      wire f6a, f6b, f6c;
38
       or(f6a,x,not_y);
      or(f6b,not_x,y);
39
      and (f6c, f6a, f6b, not z);
40
      not (f6, f6c);
41
42
43
44 endmodule
```

實作電路



證明 F4=F5=F6

第三個實驗:



先畫出卡諾圖

尋找 0 的位置

對 0 的位置做 invert

(其實就是 f9 AOI 形式)

得到 product of sum(f7)

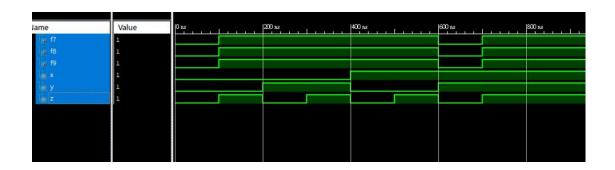
可以畫出的電路

再利用上面的 tips 化簡

可以得到 f8

```
L
  module vera(output f7 ,output f8 ,output f9 ,input x,input y,input z);
2
3
     wire not_x,not_y,not_z;
4
     not (not_x,x);
     not(not_y,y);
not(not_z,z);
5
5
    wire f7a, f7b;
3
    or(f7a,x,y,z);
)
    or(f7b,not_x,not_y,z);
    and(f7, f7a, f7b);
1
2
    wire f8a, f8b;
3
    nor(f8a,x,y,z);
4
    nor(f8b,not_x,not_y,z);
5
5
    nor(f8, f8a, f8b);
    wire f9a, f9b, f9c;
3
9
    and(f9a,not_x,not_y,not_z);
)
     and(f9b,x,y,not z);
     or(f9c,f9a,f9b);
L
     not (f9, f9c);
2
3
endmodule
```

實作電路



證明 F7=F8=F9