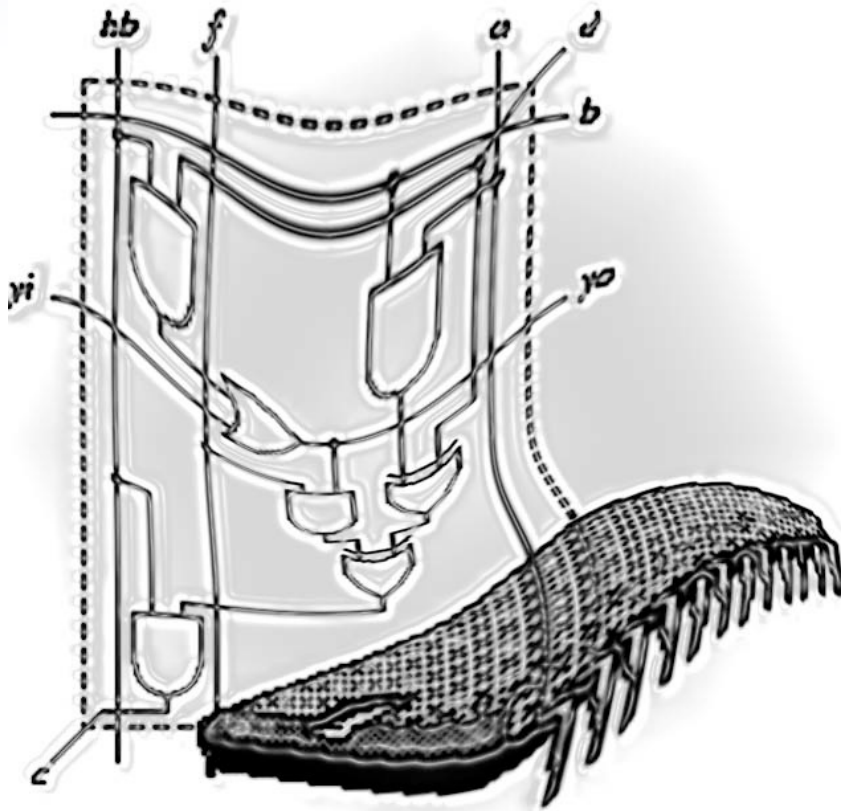


# Technische Informatik I

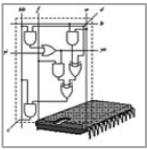
## Kapitel 3

### Schaltnetze



Prof. Dr. Dirk W. Hoffmann

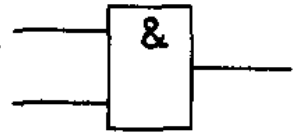




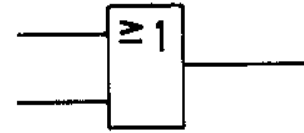
# Logikgatter



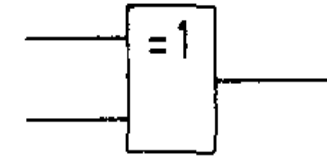
DIN (neu)



AND-Verknüpfung

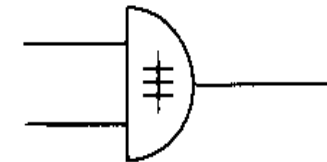
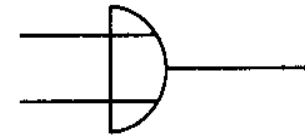
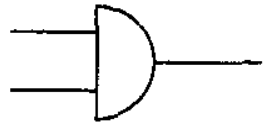


OR-Verknüpfung

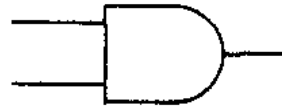


XOR-Verknüpfung

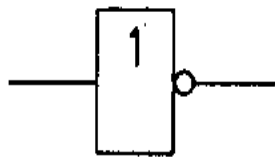
DIN (alt)



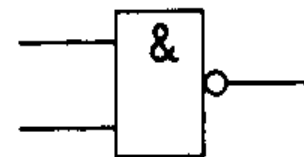
US



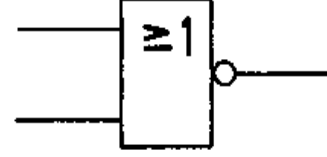
DIN (neu)



NOT-Verknüpfung

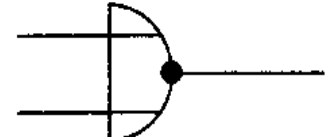
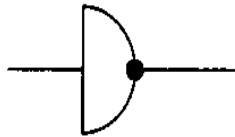


NAND-Verknüpfung

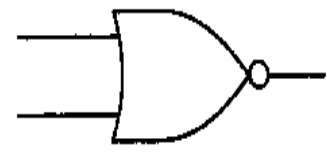
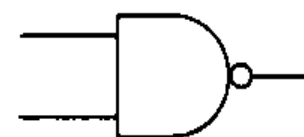
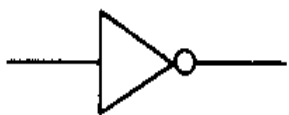


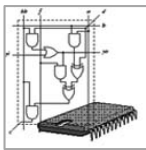
NOR-Verknüpfung

DIN (alt)



US

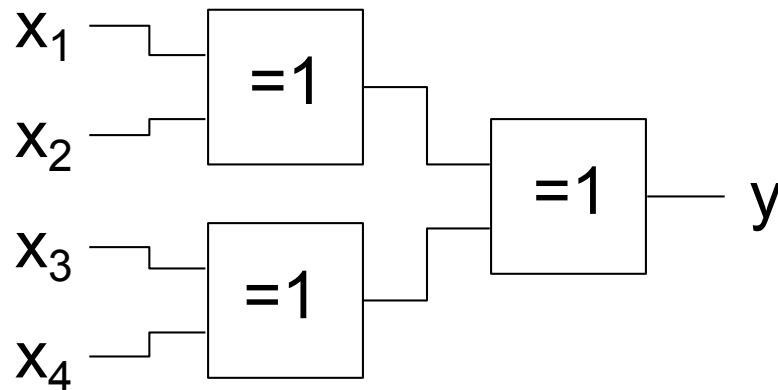




# Beispiel



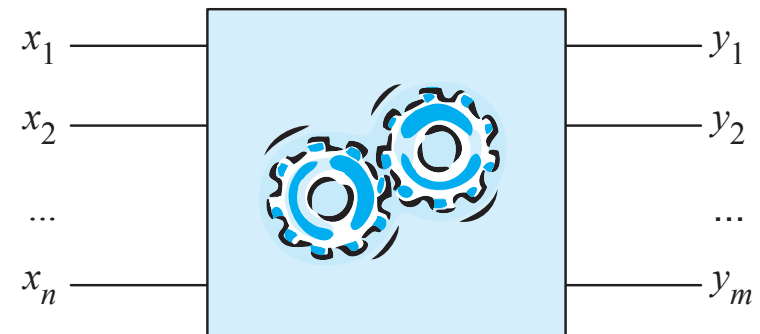
## ■ Beispiel: Paritätsfunktion



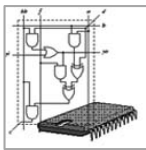
## ■ Eigenschaften

- Eingänge:  $x_1, x_2, x_3, x_4$
- Ausgänge:  $y$
- Gatter:  $3 \times \text{XOR}$
- Stufen: 2

## ■ Allgemeines Schema



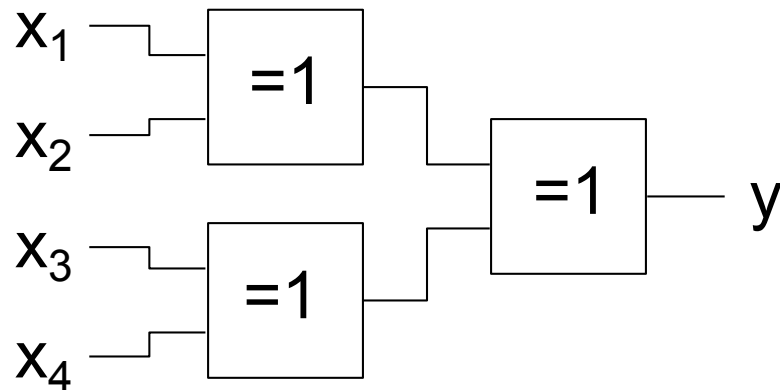
$$\begin{aligned}y_1 &= f_1(x_1, x_2, \dots, x_n) \\y_2 &= f_2(x_1, x_2, \dots, x_n) \\&\dots \\y_m &= f_m(x_1, x_2, \dots, x_n)\end{aligned}$$



# Beispiel



## ■ Beispiel: Paritätsfunktion

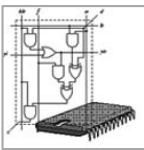


## ■ Wahrheitstabelle

	x	x	x	x	y
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	0

## ■ Eigenschaften

- Eingänge:  $x_1, x_2, x_3, x_4$
- Ausgänge:  $y$
- Gatter:  $3 \times \text{XOR}$
- Stufen: 2



# Darstellung in VHDL

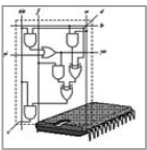


## ■ Beispiel: Paritätsfunktion

```
with bit_vector' (x4,x3,x2,x1)
  select
    y <= '0' when "0000",
          '1' when "0001",
          '1' when "0010",
          '0' when "0011",
          '1' when "0100",
          '0' when "0101",
          '0' when "0110",
          '1' when "0111",
          '1' when "1000",
          '0' when "1001",
          '0' when "1010",
          '1' when "1011",
          '0' when "1100",
          '1' when "1101",
          '1' when "1110",
          '0' when "1111";
```

## ■ Wahrheitstabelle

	x	x	x	x	y
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	0



# Optimierte Darstellung in VHDL



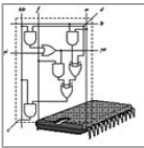
## ■ Beispiel: Paritätsfunktion

```
entity fktab is
port(x4,x3,x2,x1:in std_logic;
      y:out std_logic);
end;

architecture demo of fktab is
begin
with bit_vector'(x4,x3,x2,x1)
  select
    y <= '1' when "0001",
          '1' when "0010",
          '1' when "0100",
          '1' when "0111",
          '1' when "1000",
          '1' when "1011",
          '1' when "1101",
          '1' when "1110",
          '0' when others;
end demo;
```

## ■ Wahrheitstabelle

	x	x	x	x	y
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	0
6	0	1	1	0	0
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	0

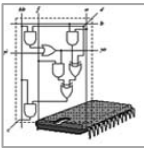


## ■ Aufgabe

- Gesucht ist eine Schaltung mit 4 Eingangsleitungen  $x_1$ ,  $x_2$ ,  $x_3$ ,  $x_4$  und einer Ausgangsleitung  $y$ . Die Schaltung soll für eine BCD-Ziffer bestimmen, ob diese ungerade ( $y=1$ ) oder gerade ist ( $y=0$ ).

```
with bit_vector' (x4,x3,x2,x1)
select
    y <= '0' when "0000",
         '1' when "0001",
         '0' when "0010",
         '1' when "0011",
         '0' when "0100",
         '1' when "0101",
         '0' when "0110",
         '1' when "0111",
         '0' when "1000",
         '1' when "1001",
         '-' when others;
```





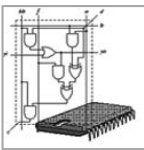
# Normalformen (Beispiel)



	x	x	x	y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1







# Normalformen (Allgemeine Form)



Gegeben: Boolesche Funktion  $f(x_n, \dots, x_3, x_2, x_1)$

## Kanonische disjunktive Normalform

### ■ Allgemeine Form

$$\bigvee_{e \in E} \text{Minterm}_e$$

- $E = \text{Einsmenge}$  von  $f$
- Jeder *Minterm* hat die Form
$$(L_n \wedge \dots \wedge L_1) \quad L_i \in \{x_i, \neg x_i\}$$
- Jedes  $L_i$  heit ein *Literal* von  $f$

### ■ Abkrzungen

- DNF (Disjunktive Normalform)
- SOP (Sum of products)

## Kanonische konjunktive Normalform

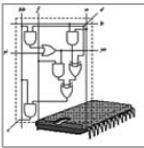
### ■ Allgemeine Form

$$\bigwedge_{n \in N} \text{Maxterm}_n$$

- $N = \text{Nullmenge}$  von  $f$
- Jeder *Maxterm* hat die Form
$$(L_n \vee \dots \vee L_1) \quad L_i \in \{x_i, \neg x_i\}$$
- Jedes  $L_i$  heit ein *Literal* von  $f$

### ■ Abkrzungen

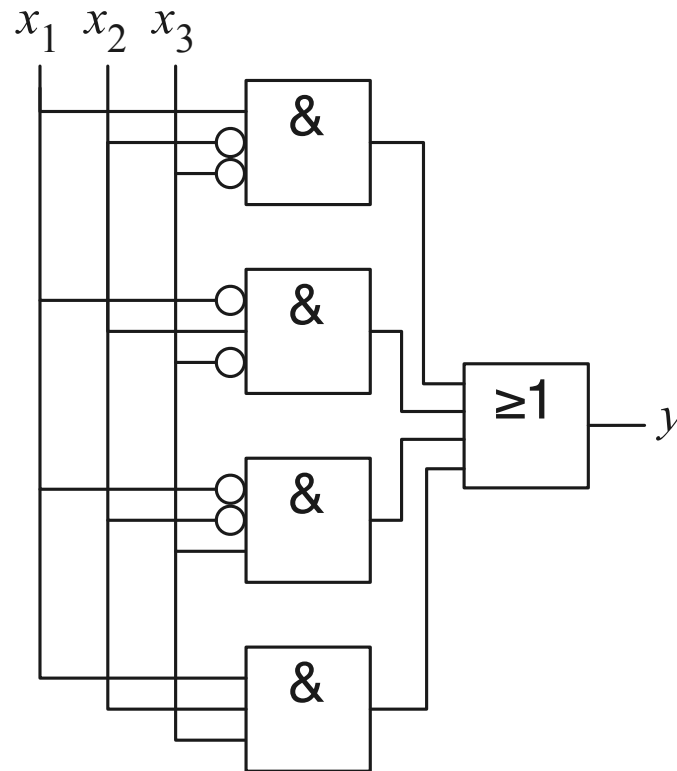
- KNF (Konjunktive Normalform)
- POS (Product of sums)



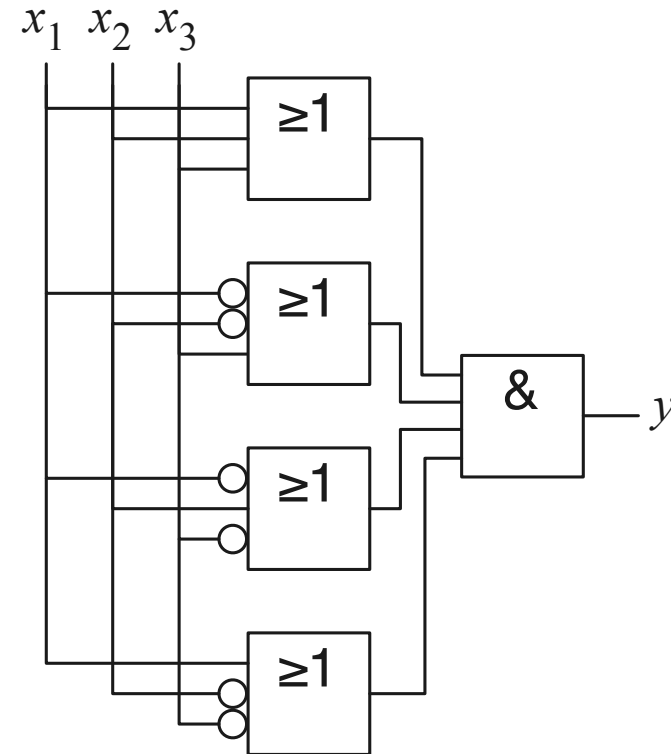
# Übergang zur Hardware



Jede Gleichung lässt sich 1:1 in Hardware umsetzen



$$y = (x_1 \wedge \neg x_2 \wedge \neg x_3) \vee \\ (\neg x_1 \wedge x_2 \wedge \neg x_3) \vee \\ (\neg x_1 \wedge \neg x_2 \wedge x_3) \vee \\ (x_1 \wedge x_2 \wedge x_3)$$



$$y = (x_1 \vee x_2 \vee x_3) \wedge \\ (\neg x_1 \vee \neg x_2 \vee x_3) \wedge \\ (\neg x_1 \vee x_2 \vee \neg x_3) \wedge \\ (x_1 \vee \neg x_2 \vee \neg x_3)$$