ESTUDIO DEL COMPORTAMIENTO DE AMPLIFICADORES CON VARIOS TRANSISTORES A FRECUENCIAS MEDIAS

- 1) E-2. Se tienen los siguientes amplificadores de tres etapas en emisor común con acople directo.
- **a)** Dibujar el circuito de continua para ambos, indicando los sentidos de referencia de las corrientes, tensiones base-emisor, base-colector y de los terminales de los transistores contra común.
- **b)** Determinar el punto de reposo de cada etapa. Construir un cuadro con las tensiones de los tres electrodos respecto de común. ¿Qué utilidad brinda tabular estos valores?. ¿Es necesario utilizar en este caso capacitores de acople entre etapas?. ¿Es necesario en alguno de los dos casos utilizar el capacitor de acople de la carga?. Justificar. Analizar la evolución de las tensiones de los colectores en cada circuito. Comparar, extrayendo conclusiones.
- **c)** Dibujar el circuito de señal sin reemplazar los transistores por su modelo y obtener A_v , R_i , R_o , A_{vs} a frecuencias medias.
- **d)** Determinar la máxima amplitud de la tensión de salida sin recorte. Verificar en estas condiciones si recorta la primera etapa. Determinar la máxima amplitud de la tensión de entrada v_i y de la tensión de vacío del generador de excitación v_s y sus valores eficaces. Comparar los valores para ambos circuitos y extraer conclusiones.

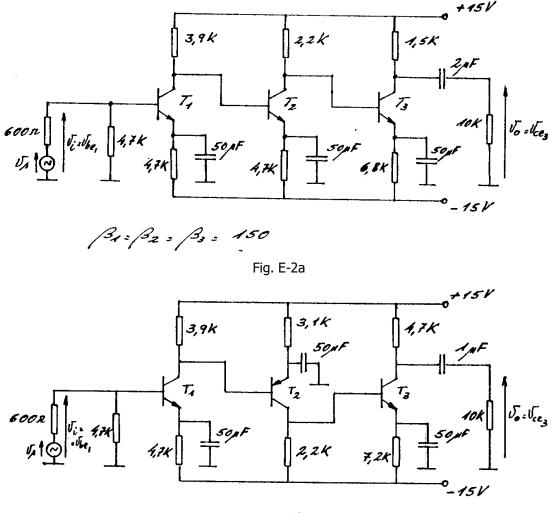


Fig. E-2b

2) E-3. Para los siguientes amplificadores, indicar la configuración en que funciona cada etapa y resolver los puntos indicados en el problema E-1.

A los amplificadores de las figuras E-3e, f y g, se los conoce como *cascode*. Verificar que en estos casos se cumple: $A_v = g_{m(T1)}.R_{ca(T2)}.$ Analizar cualitativamente el significado de la expresión.

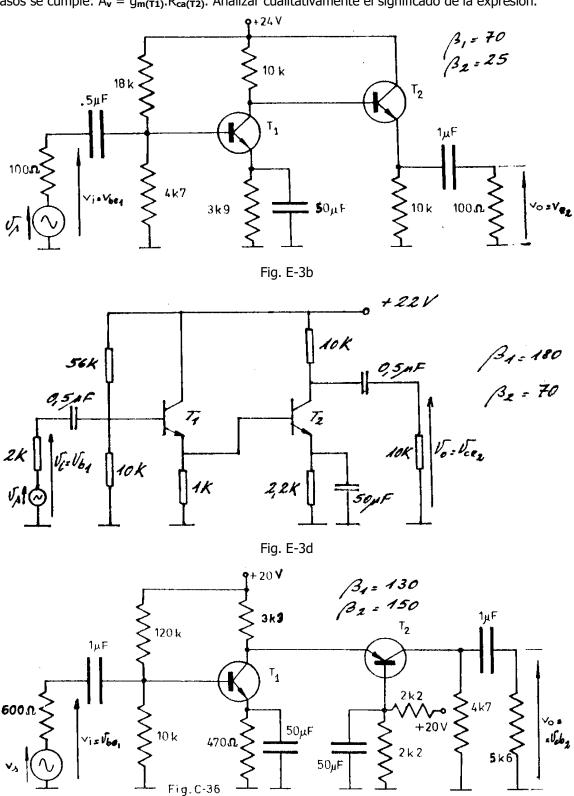


Fig. E-3e

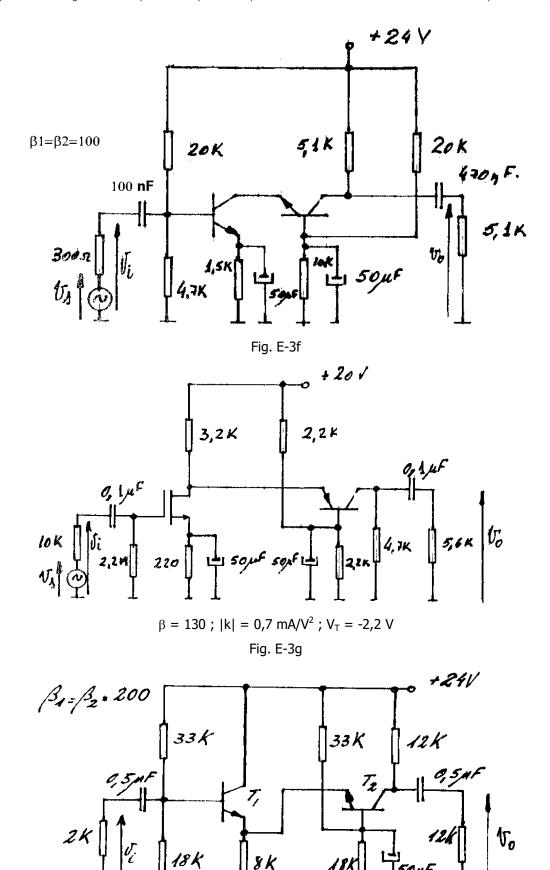


Fig. E-3h

8 K

(Se indica en gris el nº de problema que corresponde al libro Fundamentos de Circuitos Amplificadores)

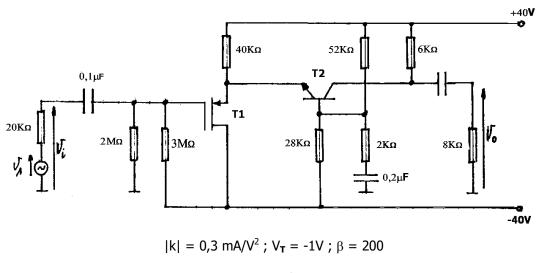


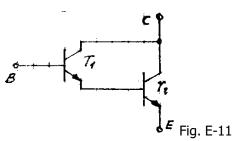
Fig. E-3i

Analizar el funcionamiento de la conexión compuesta de dos transistores denominada configuración Darlington.

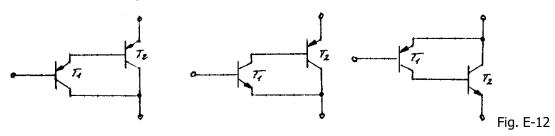
a) Demostrar que esta configuración es equivalente a un único transistor con:

$$\beta_{\text{eq}} = \beta_{\text{o1}} + \beta_{\text{o2}}.(\beta_{\text{o1}}+1) \cong \beta_{\text{o1}}.\beta_{\text{o2}}$$

b) Suponiendo r_x despreciable y $r_\mu >> \beta_o.r_o$, obtener los componentes del circuito equivalente de señal del transistor compuesto: g_{meq} ; r_{oeq} ; $r_{\pi eq}$. Calcular sus valores para $\beta_{o1}=150$; $\beta_{o2}=200$; $\mu=2.10^{-4}$ e $I_{CQ2}=2$ mA.



4) E-12. Justificar el tipo de los transistores equivalentes (NPN ó PNP) de los pares Darlington indicados en la figura. Indicar los terminales **E-B-C** del transistor compuesto. Indicar a cuáles se los denomina cuasi-Darlington.



a) Para los tres circuitos, hallar las expresiones de los parámetros equivalentes del transistor compuesto: g_{meq} ; r_{oeq} ; r_{neq} . Calcular sus valores para β_{o1} = 200 ; β_{o2} = 200 ; μ_{NPN} = 2.10⁻⁴ ; μ_{PNP} = 4.10⁻⁴ e I_{CQ2} = 2 mA.

5) F-4. Dada la siguiente configuración IGBT (Darlington FET-TBJ):

$$\beta=50$$
 ; $V_A\to\infty$; $r_x=100\Omega$; $V_T=+1,5V$; $k=0,2$ mA/V² ; $\lambda=0$

a) Hallar el valor de R_{G1} de modo tal de obtener una $V_{OQ} = 2V$. Construir una tabla resumen con los valores de reposo de corriente y tensiones de cada terminal contra común, así como de los parámetros de señal: g_m ; r_d , r_π ; r_o .

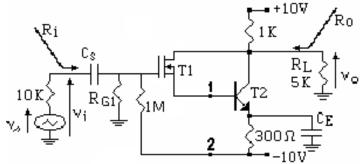


Fig. F-4

- **b)** Dibujar el circuito de señal para frecuencias medias sin reemplazar los transistores por su modelo circuital. Hallar las expresiones (justificando por inspección) y el valor de: las resistencias de entrada, de salida y de carga, así como la amplificación de tensión de cada etapa. Hallar Ri, Ro y A_v totales. Hallar A_{vs}.
- c) Repetir los puntos a) y b) si se conecta entre los puntos "1" y "2" un resistor de 10 K Ω . ¿En qué mejora y en qué empeora el funcionamiento del circuito esta modificación?.
- **6)** E-16. Para el siguiente circuito, determinar (suponiendo $T_1=T_2$; $\beta_F=\beta_0=200$; $r_{x}\approx 0$ y $V_A\to \infty$):

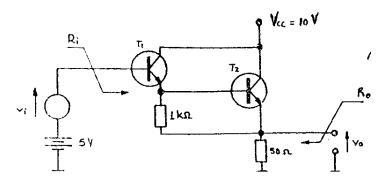
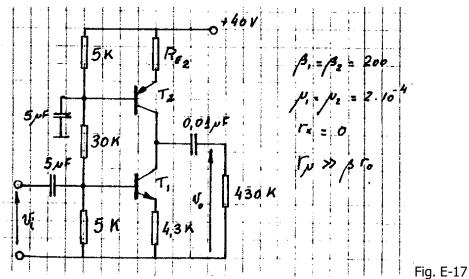


Fig. E-16

- a) Los puntos de reposo, indicando la tensión de los terminales contra común.
- **b)** Las resistencias de entrada y salida.
- c) La amplificación de tensión $A_v = v_o/v_i$
- **7)** E-17. Para el siguiente circuito, determinar:
- **a)** El valor de R_{E2} para funcionamiento en modo analógico lineal y los puntos de reposo, indicando las tensiones de los terminales contra común.
- **b)** La amplificación de tensión de señal v_o/v_i . (se define $\mu = v_{be}/v_{ce} = 1/g_m.r_o = V_T/V_A)$
- c) ¿Podría obtenerse igual amplificación de tensión utilizando un resistor de carga en lugar de T₂ e igual valor de V_{cc}?. Justificar.

(Se indica en gris el n° de problema que corresponde al libro Fundamentos de Circuitos Amplificadores)

d) Indicar qué ocurre en el circuito si se varía R_{E2} respecto al valor calculado en a).



- **8)** E-18. En el circuito de la figura, admitiendo: $\beta \cong 200$; $r_x \cong 0$ y $V_A \to \infty$, hallar:
- a) Los puntos de reposo, indicando la tensión de los terminales contra común.
- **b)** La expresión y el valor de A_v para los casos:
 - $\mathbf{b_1}$) sin C $\mathbf{b_2}$) con C.

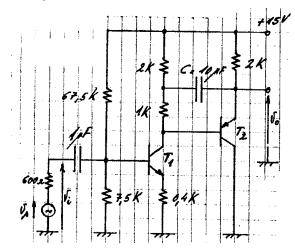


Fig. E-18

9) E-23. En la siguiente figura se presenta un amplificador integrado con transistores MOSFET.

MOSFET	MESFET
$ V_T = 1.2 V$	$ V_T = 0.3V$
$ \mathbf{k'} = 50 \mu \mathbf{A/V^2}$	$ \mathbf{k'} = 20\mu \mathbf{A/V^2}$
$W_1 = 200 \mu m$	$W_1 = 250 \mu m$
$L_1 = 2 \mu m$	$L_1 = 1 \mu m$
$W_2 = 5 \mu m$	$W_2 = 5 \mu m$
$L_2 = 0.8 \mu m$	$L_2 = 5 \mu m$

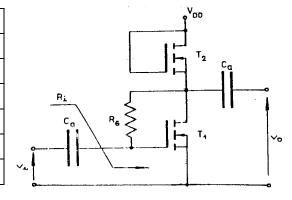
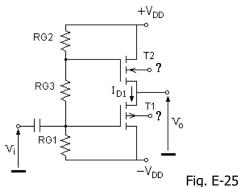


Fig. E-23

Justificar si pueden utilizarse MOSFET de canal inducido, preformado o cualquiera de los dos tipos. Implementar el mismo circuito con MESFET. ¿Con qué tipo de MESFET, "D" (JFET canal preformado de juntura metal - semiconductor de GaAs) ó "E" (JFET canal inducido de juntura metal - semiconductor de GaAs) puede implementarse esta configuración?.

- a) Determinar la ubicación del punto de trabajo de cada transistor. Datos: $V_{DD}=6V$; $R_G=10~M\Omega$
- b) Determinar la amplificación de tensión para pequeña señal A_v (despreciar el efecto de la resistencia de polarización de gate de T_1).
- 10) E-24. Dibujar el circuito de señal de un cascode implementado con NMOSFET idénticos de canal inducido, que se supondrán integrados en un mismo sustrato: $V_{TO} = 3 \text{ V}$; $\text{k}' = 50 \,\mu\text{A/V}^2$; $\text{W= 200 }\mu\text{m; L= 2 }\mu\text{m; }\lambda\text{= 0; }\gamma\text{= 1,5 }V^{\text{1/2}}\text{; }\varphi_{\text{P}}\text{= 0,3 }V\text{; }I_{\text{DQ1}}\text{= }I_{\text{DQ2}}\text{= 0,6 mA; }R_{\text{Da}}\text{= 2 }K\Omega\text{; }V_{\text{S2B}}\text{= 5 }V\text{.}$
- a) Hallar la A_v del circuito. Justificar el valor de la amplificación de tensión de la primera etapa.
- b) Hallar la amplificación de tensión del circuito si L₂ = 2L₁. Justificar el valor de la amplificación de tensión de la primera etapa comparando con la obtenida en a).
- c) Dibujar un corte del CI en el que se indique la construcción interna del circuito.
- d) Repetir los puntos anteriores para un CI con DMESFET (D-JFET de GaAs), cuyas características son: $V_{p}=-3 \text{ V}$; $\text{k}'=50 \text{ }\mu\text{A/V}^2$; $\text{W}=200 \text{ }\mu\text{m}$; $\text{L}=2 \text{ }\mu\text{m}$; $\lambda \approx 0$; $I_{DQ1}=I_{DQ2}=0.6 \text{ mA}$; $R_{Da}=2 \text{ }K\Omega$. T₁ y T₂ formarán una configuración cascode, siendo este en general el circuito equivalente de un DMESFET con doble gate. En los DMESFET la tensión de umbral adquiere las características de la tensión de estrangulamiento de cualquier JFET con juntura semiconductor-semiconductor, razón por la cual se la suele denominar V_P. En este caso, la tensión sustrato-fuente posee normalmente un efecto despreciable sobre V_P, por lo que no se tendrá en cuenta.
- 11) E-25. Para la siguiente configuración CMOS, se conocen k', V_T ; λ (los tres iguales en valor absoluto para los dos MOSFET) y (W/L)₁. Son datos también $\pm V_{DD}$ y $R_{G1} = R_{G2} = R_{G}$; $R_{G3} = 8R_{G}$



- a) Analizar el funcionamiento del circuito, conectando cada sustrato a puntos tales que los transistores funcionen correctamente -justificar-.
- **b)** Expresar $(W/L)_2$ en función de $(W/L)_1$ de modo de obtener $V_{0Q} = 0$. Hallar la expresión de I_{DQ1} y las tensiones de los distintos terminales contra común en función de VDD y los parámetros de los MOSFET. ¿Cómo se modifican V_{0Q} e I_{DQ1} si se hace $R_{G2} = 1$, 01. R_{G1} , manteniendo el valor de (W/L)₂ hallado?.