# 基础概念

+5 高电平H 0 低电平L

一、数字逻辑电路的类型

根据一个电路是否具有记忆功能，可将数字逻辑电路分为**组合逻辑电路和时序逻辑电路两种类型。**

组合逻辑电路 : 如果一个逻辑电路在任何时刻的稳定输出仅取决于该时刻的输入，而与电路过去的输入无关，则称为组合逻辑(Combinational Logic)电路。

时序逻辑电路: 如果一个逻辑电路在任何时刻的稳定输出不仅取决于该时刻的输入，而且与过去的输入相关，则称为时序逻辑(Sequential Logic)电路。

- 时序逻辑电路按照是否有统一的时钟信号进行同步，又可进一步分为**同步时序逻辑电路和异步时序逻辑电路**。

二、数字逻辑电路的研究方法

1.传统法：在组合逻辑电路设计时，通过逻辑函数化简，尽可能使电路中的逻辑门和连线数目达到最少。而在时序逻辑电路设计时，则通过状态化简和逻辑函数化简，尽可能使电路中的触发器、逻辑门和连线数目达到最少。

2．采用中、大规模集成组件进行逻辑设计的方法

3．用PLD进行逻辑设计的方法 可编程逻辑器件(PLD)

4.电子设计自动化（EDA）

a)传统的设计方法：自下而上的设计方法；由人工组装,经反复调试、验证、修改完成。所用的元器件较多，电路可靠性差,设计周期长。

b)现代的设计方法：现代EDA技术实现硬件设计软件化。采用从上到下设计方法，电路设计、 分析、仿真 、修订 全通过计算机完成。