锁存器（latch）：是电平触发的存储单元，数据存储的动作（状态转换）取决于输入时钟（或者使能）信号的电平值，尽当锁存器处于使能状态时，输出才会随着数据输入发生变化。

触发器（flip-flop）是边沿敏感的存储单元，数据存储的动作（状态转换）由某一信号  
的上升或者下降沿进行同步的（限制存储单元状态转换在一个很短的时间内） 。（钟控 D 触发器其实就是 D 锁存器，边沿 D 触发器才是真正的 D 触发器）

从寄存数据的角度来讲，寄存器和锁存器的功能是相同的；它们的区别在于寄存器是同  
步时钟控制，而锁存器是电位信号控制。

一般的设计规则是：在绝大多数设计中避免产生锁存器。它会让您设计的时序完蛋，并  
且它的隐蔽性很强，非老手不能查出。锁存器最大的危害在于不能过滤毛刺 （使能信号有效  
时，输出状态可能随输入多次变化，产生空翻） 。这对于下一级电路是极其危险的。所以，  
只要能用 D 触发器的地方，就不用锁存器。