

(74) 代理人: 北京市中咨律师事务所(ZHONGZI LAW OFFICE); 中国北京市西城区平安里西大街26号新时代大厦7层, Beijing 100034 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

a compensation module (5) acquiring a threshold voltage of the output signal generation module (4); a storage module (6) storing the electrical signal from conversion of the photoelectric conversion module (2) and the threshold voltage of the output signal generation module (4); and an output control module (7) controlling the pixel circuit (10) to output the output signal corresponding to the incoming light. The compensation module (5) can compensate for voltage drifting of the threshold voltage of the output signal generation module (4), such that identical output signals are generated corresponding to identical incoming light to reduce or eliminate distortion of an acquired image.

(57) 摘要: 一种像素电路(10)及其驱动方法、图像传感器及图像获取装置。像素电路(10)包括: 初始化模块(1), 初始化存储模块(6); 光电转换模块(2), 将入射光转换为电信号; 光电转换控制模块(3), 控制光电转换模块(2)将入射光转换为电信号; 输出信号产生模块(4), 根据光电转换模块(2)转换的电信号产生像素电路(10)的对应于入射光的输出信号; 补偿模块(5), 获取输出信号产生模块(4)的阈值电压; 存储模块(6), 存储光电转换模块(2)转换的电信号和输出信号产生模块(4)的阈值电压; 输出控制模块(7), 控制像素电路(10)的对应于入射光的输出信号的输出; 补偿模块(5)可以对于输出信号产生模块(4)的阈值电压的电压漂移进行补偿, 使得对应于相同的入射光, 产生相同的输出信号, 减轻或者消除获取的图像的失真。

像素电路及其驱动方法、图像传感器及图像获取装置

相关申请的交叉引用

本申请要求 2016 年 6 月 29 日递交的中国专利申请第 201610505408.3 号的优先权，在此全文引用上述中国专利申请所公开的内容以作为本申请的一部分。

技术领域

本公开的实施例涉及图像传感技术领域，尤其涉及像素电路及其驱动方法、图像传感器及图像获取装置。

背景技术

在图像传感技术领域，互补性金属氧化物半导体（Complementary Metal-Oxide Semiconductor，CMOS）技术得到广泛应用。CMOS 是由 PMOS 和 NMOS 管共同构成的电路，NMOS 管和 PMOS 管是互补的，因此其构成的电路被称为互补型 MOS，即 CMOS。以一对的 PMOS 管和 NMOS 管组成的非门电路为例，PMOS 管和 NMOS 管瞬间状态包括：仅 PMOS 导通，仅 NMOS 导通，或者都截止，CMOS 比三极管电路效率更高，功耗更低。

在 CMOS 图像传感器中，CMOS 器件用于根据光电转换器件产生的电信号，产生并且输出对应于入射光的输出信号。由于工艺等原因，用于产生输出信号的晶体管的阈值电压具有电压漂移，因此，对应于相同的入射光，不同的 CMOS 器件，或者不同时期的同一 CMOS 器件，可能产生不同的输出信号，这会使得 CMOS 图像传感器得到的图像失真。

发明内容

本公开的实施例提供了像素电路及其驱动方法、图像传感器及图像获取装置。

根据第一个方面，本公开的实施例提供了一种像素电路，包括：初始化模块，光电转换模块，光电转换控制模块，输出信号产生模块，补偿模块，存储模块，以及输出控制模块。初始化模块被配置为初始化存储模块存储的电压。光电转换模块被配置为将入射光转换为电信号。光电转换控制模块与光电转换模块连接，被配置为控制光电转换模块将转换从入射光到电信号，并存储到存储模块。输出信号产生模块与光电转换控制模块连接，被配置为根据光电转换模块转换的电信号产生像素电路的对应于入射光的输出信号。补偿模块与输出信号产生模块连接，被配置为获取输出信号产生模块的阈值电压，并存储到存储模块。存储模块与光电转换控制模块以及输出信号产生模块连接，被配置为存储光电转换模块转换的电信号和输出信号产生模块的阈值电压。输出控制模块与输出信号产生模块连接，被配置为控制像素电路的对应于入射光的输出信号的输出。

在本公开的实施例中，输出信号产生模块包括控制端、第一端和第二端。补偿模块包括控制端、第一端和第二端。补偿模块的控制端与第二扫描信号端连接，第一端与输出信号产生模块的控制端连接，第二端与输出信号产生模块的第二端连接。

在本公开的实施例中，输出信号产生模块包括第三晶体管。第三晶体管的控制端是输出信号产生模块的控制端，第三晶体管的第一端是输出信号产生模块的第一端，第三晶体管的第二端是输出信号产生模块的第二端。

在本公开的实施例中，补偿模块包括第二晶体管。第二晶体管的控制端是补偿模块的控制端，第二晶体管的第一端是补偿模块的第一端，第二晶体管的第二端是补偿模块的第二端。

在本公开的实施例中，存储模块包括：第一存储模块，以及第二存储模块。第一存储模块被配置为存储输出信号产生模块的阈值电压。第二存储模块被配置为存储存储光电转换模块转换的电信号。初始化模块包括：第一初始化模块，以及第二初始化模块。第一初始化模块被配置为初始化第一存储模块。第二初始化模块被配置为初始化第二存储模块。

在本公开的实施例中，第一初始化模块包括控制端、第一端和第二端。

第二初始化模块包括控制端、第一端和第二端。光电转换模块包括第一端和第二端。光电转换控制模块包括控制端、第一端和第二端。第一存储模块包括第一端和第二端。第二存储模块包括第一端和第二端。输出控制模块包括控制端、第一端和第二端。第一初始化模块的控制端与第一扫描信号端连接，第一端与第一电压端连接，第二端与第一存储模块的第二端连接。第二初始化模块的控制端与第三扫描信号端连接，第一端与第二电压端连接，第二端与第二存储模块的第二端连接。光电转换模块的第一端与第三电压端连接，第二端与光电转换控制模块的第一端连接。光电转换控制模块的控制端与第一扫描信号端连接，第二端与第二存储模块的第二端连接。输出信号产生模块的控制端与第一存储模块的第二端连接，第一端与第二存储模块的第二端连接，第二端与输出控制模块的第一端连接。第一存储模块的第一端与第二电压端连接。第二存储模块的第一端与第三电压端连接。输出控制模块的控制端与第四扫描信号端连接，第二端与信号输出端连接。

在本公开的实施例中，第一初始化模块包括第一晶体管。第一晶体管的控制端是第一初始化模块的控制端，第一晶体管的第一端是第一初始化模块的第一端，第一晶体管的第二端是第一初始化模块的第二端。

在本公开的实施例中，第二初始化模块包括第四晶体管。第四晶体管的控制端是第二初始化模块的控制端，第四晶体管的第一端是第二初始化模块的第一端，第四晶体管的第二端是第二初始化模块的第二端。

在本公开的实施例中，光电转换模块包括光电转换器件。光电转换器件的第一端是光电转换模块的第一端，光电转换器件的第二端是光电转换模块的第二端。

在本公开的实施例中，光电转换器件是光电二极管。

在本公开的实施例中，光电转换控制模块包括第五晶体管。第五晶体管的控制端是光电转换控制模块的控制端，第五晶体管的第一端是光电转换控制模块的第一端，第五晶体管的第二端是光电转换控制模块的第二端。

在本公开的实施例中，第一存储模块包括第一电容。第一电容的第一端是第一存储模块的第一端，第一电容的第二端是第一存储模块的第二端。

在本公开的实施例中，第二存储模块包括第二电容。第二电容的第一端是第二存储模块的第一端，第二电容的第二端是第二存储模块的第二端。

在本公开的实施例中，输出控制模块包括第六晶体管。第六晶体管的控制端是输出控制模块的控制端，第六晶体管的第一端是输出控制模块的第一端，第六晶体管的第二端是输出控制模块的第二端。

根据第二个方面，本公开的实施例提供了一种像素电路的驱动方法，用于驱动上述的像素电路，包括：初始化阶段，由初始化模块对于存储模块存储的电压进行初始化；光电转换阶段，在光电转换控制模块的控制下，由光电转换模块将入射光转换为电信号，并存储于存储模块；补偿阶段，由补偿模块获取输出信号产生模块的阈值电压，并存储于存储模块；输出阶段，在输出控制模块的控制下，由输出信号产生模块基于存储模块存储的电信号，产生像素电路的对应于入射光的输出信号，并且，由像素电路输出该输出信号。

在本公开的实施例中，存储模块包括：第一存储模块，以及第二存储模块。第一存储模块被配置为存储输出信号产生模块的阈值电压。第二存储模块被配置为存储存贮光电转换模块转换的电信号。初始化模块包括：第一初始化模块，以及第二初始化模块。第一初始化模块被配置为初始化第一存储模块。第二初始化模块被配置为初始化第二存储模块。并且，第一初始化模块包括控制端、第一端和第二端。第二初始化模块包括控制端、第一端和第二端。光电转换模块包括第一端和第二端。光电转换控制模块包括控制端、第一端和第二端。输出信号产生模块包括控制端、第一端和第二端。补偿模块包括控制端、第一端和第二端。第一存储模块包括第一端和第二端。第二存储模块包括第一端和第二端。输出控制模块包括控制端、第一端和第二端。第一初始化模块的控制端与第一扫描信号端连接，第一端与第一电压端连接，第二端与第一存储模块的第二端连接。第二初始化模块的控制端与第三扫描信号端连接，第一端与第二电压端连接，第

二端与第二存储模块的第二端连接。光电转换模块的第一端与第三电压端连接，第二端与光电转换控制模块的第一端连接。光电转换控制模块的控制端与第一扫描信号端连接，第二端与第二存储模块的第二端连接。输出信号产生模块的控制端与第一存储模块的第二端连接，第一端与第二存储模块的第二端连接，第二端与输出控制模块的第一端连接。补偿模块的控制端与第二扫描信号端连接，第一端与输出信号产生模块的控制端连接，第二端与输出信号产生模块的第二端连接。第一存储模块的第一端与第二电压端连接。第二存储模块的第一端与第三电压端连接。输出控制模块的控制端与第四扫描信号端连接，第二端与信号输出端连接。其中，第一电压端的电压是低电平，第二电压端的电压是高电平，第三电压端的电压是低电平。并且，在初始化阶段，第一扫描信号端的电压是有效电平，第二扫描信号端的电压是无效电平，第三扫描信号端的电压是有效电平，第四扫描信号端的电压是无效电平。在光电转换阶段，第一扫描信号端的电压是有效电平，第二扫描信号端的电压是无效电平，第三扫描信号端的电压是无效电平，第四扫描信号端的电压是无效电平。在补偿阶段，第一扫描信号端的电压是无效电平，第二扫描信号端的电压是有效电平，第三扫描信号端的电压是无效电平，第四扫描信号端的电压是无效电平。在输出阶段，第一扫描信号端的电压是无效电平，第二扫描信号端的电压是无效电平，第三扫描信号端的电压是有效电平，第四扫描信号端的电压是有效电平。

在本公开的实施例中，在光电转换阶段，第二存储模块的第二端的电压是 V_{data} ， V_{data} 是由光电转换模块转换的电信号。在补偿阶段，第一存储模块的第二端的电压是 $V_{data}-V_{th}$ ， V_{th} 是使得输出信号产生模块产生输出信号的阈值电压。在输出阶段，输出信号产生模块产生的输出信号为 $I=K[V_{vdd}-(V_{data}-V_{th})-V_{th}]^2=K(V_{vdd}-V_{data})^2$ ， K 是与输出信号产生模块结构相关的常值， V_{vdd} 是第二电压端的电压。

根据第三个方面，本公开的实施例提供了一种图像传感器，包括上述的像素电路。

根据第四个方面，本公开的实施例提供了一种图像获取装置，包括上述的图像传感器。

根据本公开的实施例的像素电路及其驱动方法、图像传感器及图像获取装置，补偿模块可以对于输出信号产生模块的阈值电压的电压漂移进行补偿，使得对应于相同的入射光，不同的像素电路，或者不同时期的同一像素电路，可以产生相同的输出信号。本公开的实施例的像素电路及其驱动方法、图像传感器及图像获取装置可以减轻或者消除获取的图像的失真。

附图说明

为了更清楚地说明本公开的实施例的技术方案，下面将对实施例的附图进行简要说明，应当知道，以下描述的附图仅仅涉及本公开的一些实施例，而非对本公开的限制，其中：

图 1 是作为示例的像素电路图；

图 2 是根据本公开的第一实施例的像素电路的框图；

图 3 是图 2 所示的像素电路的示意性的电路图；

图 4 是图 3 所示的像素电路的驱动方法的流程图；

图 5 是图 4 所示的驱动方法对应的信号时序图；

图 6 是图 3 所示的像素电路在初始化阶段的状态示意图；

图 7 是图 3 所示的像素电路在光电转换阶段的状态示意图；

图 8 是图 3 所示的像素电路在补偿阶段的状态示意图；

图 9 是图 3 所示的像素电路在输出阶段的状态示意图。

具体实施方式

为了使本公开的实施例的技术方案和优点更加清楚，下面将结合附图，对本公开的实施例的技术方案进行清楚、完整的描述。显然，所描述的实施例是本公开的一部分实施例，而不是全部的实施例。基于所描述的本公开的实施例，本领域技术人员在无需创造性劳动的前提下所获得的所有其他实施例，也都属于本公开保护的范围。

图 1 是作为示例的像素电路图。该像素电路被称为主动式像素结构或者有源式像素结构(Active Pixel Sensor, APS)。如图 1 所示,该像素电路包括三个晶体管和一个光电二极管 PD,因此又称为 3T APS。三个晶体管包括源极跟随器 Tsf、选择开关晶体管 Tsel 以及重置开关晶体管 Trst。在初始化阶段,通过重置信号开启重置开关晶体管 Trst,以使用重置电压 Vrst 反向偏置光电二极管 PD,重置电压 Vrst 对光电二极管 PD 的 PN 结电容充电。在光电转换阶段,当光电二极管 PD 的 PN 结上有入射光照射时,在 PN 结上产生电子空穴对,PN 结电容上的电荷发生复合,PN 结电容存储的电压发生变化。在输出阶段,选择开关晶体管 Tsel 导通,PN 结电容存储的电压使得源极跟随器 Tsf 的栅极电势降低,源极跟随器 Tsf 产生输出信号。该输出信号最终被输出到列输出总线并且被读取电路读取。根据该输出信号,图像传感器获取最终的图像。

但是在实际制作过程中,像素电路中源极跟随器会存在器件上的差异,因此,对应于相同的入射光,不同的源极跟随器,或者不同时期的同一源极跟随器,可能产生不同的输出信号,从而使得图像失真。

图 2 是根据本公开的第一实施例的像素电路的框图。像素电路 10 包括:初始化模块 1,光电转换模块 2,光电转换控制模块 3,输出信号产生模块 4,补偿模块 5,存储模块 6,以及输出控制模块 7。初始化模块 1 被配置为初始化像素电路 10 中的存储模块 6 存储的电压。光电转换模块 2 被配置为将入射光转换为电信号。光电转换控制模块 3 与光电转换模块 2 连接,被配置为控制光电转换模块 2 将入射光转换为电信号,并存储到存储模块 6。输出信号产生模块 4 与光电转换控制模块 3 连接,被配置为根据光电转换模块 2 转换的电信号产生像素电路 10 的对应于入射光的输出信号。补偿模块 5 与输出信号产生模块 4 连接,被配置为获取输出信号产生模块 4 的阈值电压,并存储于存储模块 6。存储模块 6 与光电转换控制模块 3 以及输出信号产生模块 4 连接,被配置为存储光电转换模块 2 转换的电信号和输出信号产生模块 4 的阈值电压。输出控制模块 7 与输出信号产生模块 4 连接,被配置为控制像素电路的对应于入射光的输出信号的输出。

根据本公开的实施例的像素电路，补偿模块可以对于输出信号产生模块的阈值电压的电压漂移进行补偿，使得对应于相同的入射光，不同的像素电路，或者不同时期的同一像素电路，可以产生相同的输出信号。本公开的实施例的像素电路可以减轻或者消除获取的图像的失真。

在本公开的实施例中，存储模块 6 包括：第一存储模块，以及第二存储模块。第一存储模块被配置为存储输出信号产生模块 4 的阈值电压。第二存储模块被配置为存储存贮光电转换模块 2 转换的电信号。初始化模块 1 包括：第一初始化模块，以及第二初始化模块。第一初始化模块被配置为初始化第一存储模块。第二初始化模块被配置为初始化第二存储模块。

图 3 是图 2 所示的像素电路的示意性的电路图。

第一初始化模块包括控制端、第一端和第二端。第一初始化模块包括第一晶体管 M1。第一晶体管 M1 的控制端是第一初始化模块的控制端，第一晶体管 M1 的第一端是第一初始化模块的第一端，第一晶体管 M1 的第二端是第一初始化模块的第二端。

第二初始化模块包括控制端、第一端和第二端。第二初始化模块包括第四晶体管 M4。第四晶体管 M4 的控制端是第二初始化模块的控制端，第四晶体管 M4 的第一端是第二初始化模块的第一端，第四晶体管 M4 的第二端是第二初始化模块的第二端。

光电转换模块 2 包括第一端和第二端。光电转换模块 2 包括光电转换器件。光电转换器件的第一端是光电转换模块 2 的第一端，光电转换器件的第二端是光电转换模块 2 的第二端。光电转换器件可以是光电二极管 PD。

光电转换控制模块 3 包括控制端、第一端和第二端。光电转换控制模块 3 包括第五晶体管 M5。第五晶体管 M5 的控制端是光电转换控制模块 3 的控制端，第五晶体管 M5 的第一端是光电转换控制模块 3 的第一端，第五晶体管 M5 的第二端是光电转换控制模块 3 的第二端。

输出信号产生模块 4 包括控制端、第一端和第二端。输出信号产生模块 4 包括第三晶体管 M3。第三晶体管 M3 的控制端是输出信号产生模块 4 的控制端，第三晶体管 M3 的第一端是输出信号产生模块 4 的第一端，第

三晶体管 M3 的第二端是输出信号产生模块 4 的第二端。

补偿模块 5 包括控制端、第一端和第二端。补偿模块 5 包括第二晶体管 M2。第二晶体管 M2 的控制端是补偿模块 5 的控制端，第二晶体管 M2 的第一端是补偿模块 5 的第一端，第二晶体管 M2 的第二端是补偿模块 5 的第二端。

第一存储模块包括第一端和第二端。第一存储模块包括第一电容 C1。第一电容 C1 的第一端是第一存储模块的第一端，第一电容 C1 的第二端是第一存储模块的第二端。

第二存储模块包括第一端和第二端。第二存储模块包括第二电容 C2。第二电容 C2 的第一端是第二存储模块的第一端，第二电容 C2 的第二端是第二存储模块的第二端。

输出控制模块 7 包括控制端、第一端和第二端。输出控制模块 7 包括第六晶体管 M6。第六晶体管 M6 的控制端是输出控制模块 7 的控制端，第六晶体管 M6 的第一端是输出控制模块 7 的第一端，第六晶体管 M6 的第二端是输出控制模块 7 的第二端。

第一初始化模块的控制端与第一扫描信号端 S1 连接，第一端与第一电压端 Vint 连接，第二端与第一存储模块的第二端连接。第二初始化模块的控制端与第三扫描信号端 RS 连接，第一端与第二电压端 Vdd 连接，第二端与第二存储模块的第二端连接。光电转换模块 2 的第一端与第三电压端 GND 连接，第二端与光电转换控制模块 3 的第一端连接。光电转换控制模块 3 的控制端与第一扫描信号端 S1 连接，第二端与第二存储模块的第二端连接。输出信号产生模块 4 的控制端与第一存储模块的第二端连接，第一端与第二存储模块的第二端连接，第二端与输出控制模块 3 的第一端连接。补偿模块 5 的控制端与第二扫描信号端 S2 连接，第一端与输出信号产生模块 4 的控制端连接，第二端与输出信号产生模块 4 的第二端连接。第一存储模块的第一端与第二电压端 Vdd 连接。第二存储模块的第一端与第三电压端 GND 连接。输出控制模块 7 的控制端与第四扫描信号端 EM 连接，第二端与信号输出端 OP 连接。

根据本公开的实施例的像素电路，补偿模块的第二晶体管可以对于输出信号产生模块的第三晶体管的阈值电压的电压漂移进行补偿，使得对应于相同的入射光，不同的像素电路，或者不同时期的同一像素电路，可以产生相同的输出信号。本公开的实施例的像素电路可以减轻或者消除获取的图像的失真。

图 4 是图 3 所示的像素电路的驱动方法的流程图。如图 4 所示，驱动方法包括：初始化阶段，由初始化模块对于像素电路进行初始化。光电转换阶段，在光电转换控制模块的控制下，由光电转换模块将入射光转换为电信号，并存储于存储模块。补偿阶段，由补偿模块获取输出信号产生模块的阈值电压，并存储于存储模块。输出阶段，在输出控制模块的控制下，由输出信号产生模块基于存储模块存储的电信号，产生像素电路的对应于入射光的输出信号，并且，由像素电路输出该输出信号。

根据本公开的实施例的像素电路的驱动方法，可以对于输出信号产生模块的阈值电压的电压漂移进行补偿，使得对应于相同的入射光，不同的像素电路，或者不同时期的同一像素电路，可以产生相同的输出信号。本公开的实施例的像素电路的驱动方法可以减轻或者消除获取的图像的失真。

图 5 是图 4 所示的驱动方法对应的信号时序图。如图 5 所示，在本公开的实施例中，在初始化阶段，第一扫描信号端 S1 的电压是有效电平，第二扫描信号端 S2 的电压是无效电平，第三扫描信号端 RS 的电压是有效电平，第四扫描信号端 EM 的电压是无效电平。在光电转换阶段，第一扫描信号端 S1 的电压是有效电平，第二扫描信号端 S2 的电压是无效电平，第三扫描信号端 RS 的电压是无效电平，第四扫描信号端 EM 的电压是无效电平。在补偿阶段，第一扫描信号端 S1 的电压是无效电平，第二扫描信号端 S2 的电压是有效电平，第三扫描信号端 RS 的电压是无效电平，第四扫描信号端 EM 的电压是无效电平。在输出阶段，第一扫描信号端 S1 的电压是无效电平，第二扫描信号端 S2 的电压是无效电平，第三扫描信号端 RS 的电压是有效电平，第四扫描信号端 EM 的电压是有效电平。

按照本技术领域的通常理解，电压是有效电平指该电压被施加到对应的模块时，该模块可以行使功能（例如，模块中的开关晶体管导通）。电压是无效电平指该电压被施加到对应的模块时，该模块可以不行使功能（例如，模块中的开关晶体管截止）。

在本公开的实施例中，第一晶体管 M1、第二晶体管 M2、第四晶体管 M4、第五晶体管 M5、第六晶体管 M6 是开关晶体管，第三晶体管 M3 是驱动晶体管，作为源极跟随器工作。

以晶体管为 P 型为例进行说明，相应地，有效电平是低电平，无效电平是高电平。需要说明的是，高电平、低电平仅仅用于区分电压是否能够使得晶体管导通，并没有限制电压的值。例如，低电平可以是指接地的电平，也可以是负电平。此外，选择 P 型 TFT 晶体管进行示意性的说明，并不是对于晶体管类型的具体限制。根据本公开的原理，本领域技术人员能够在不付出创造性劳动的情况下，对于晶体管的类型做出适当的选择和调整，这些选择和调整也视为落入本公开的保护范围。

图 6 是图 3 所示的像素电路在初始化阶段的状态示意图。图 7 是图 3 所示的像素电路在光电转换阶段的状态示意图。图 8 是图 3 所示的像素电路在补偿阶段的状态示意图。图 9 是图 3 所示的像素电路在输出阶段的状态示意图。图中，“X”表示晶体管截止，箭头表示电流方向。

在本公开的实施例中，第一电压端 Vint 的电压是低电平，第二电压端 Vdd 的电压是高电平，第三电压端 GND 的电压是低电平。并且，第一电压端 Vint 的电压可以等于第三电压端 GND 的电压。进一步的，第一电压端 Vint 可以和第三电压端 GND 连接，这样可以进一步减少所需要的端口数量。

如图 6 所示，在初始化阶段，第一晶体管 M1、第四晶体管 M4、第五晶体管 M5 导通，第二晶体管 M2、第三晶体管 M3、第六晶体管 M6 截止。第一电容 C1 的第二端与第三晶体管 M3 的控制端连接的第一节点 N1 被连接到第一电压端 Vint。第一节点 N1 的电压初始化为低电平，例如，可以为 0V。第二电容 C2 的第二端与第三晶体管 M3 的第一端连接的第二节点

N2 被连接到第二电压端 Vdd。第二节点 N2 的电压初始化高电平，即，第二电压端 Vdd 的电压 Vvdd。

如图 7 所示，在光电转换阶段，第五晶体管 M5 导通，第一晶体管 M1、第二晶体管 M2、第三晶体管 M3、第四晶体管 M4、第六晶体管 M6 截止。光电转换器件，例如光电二极管 PD 接收入射光的照射，受光量子激发，在光电二极管 PD 的 PN 结产生电子空穴对，使 PN 结电容上的电荷发生复合，第二节点 N2 的电压降为 Vdata，Vdata 是由光电二极管 PD 转换的电信号。第二电容 C2 存储电压 Vdata。

如图 8 所示，在补偿阶段，第二晶体管 M2、第三晶体管 M3 导通，第一晶体管 M1、第四晶体管 M4、第五晶体管 M5、第六晶体管 M6 截止。由于之前第一节点 N1 的电压是 0V，所以第三晶体管 M3 导通，电压 Vdata 依次通过第五晶体管 M5、第三晶体管 M3、第二晶体管 M2 开始对第一节点 N1（即，第一电容 C1）进行充电，一直将第一节点 N1 的电压充电到 $Vdata - V_{th}$ 为止，即满足第三晶体管 M3 第一极与控制极之间的压差为 V_{th} ， V_{th} 是使得第三晶体管 M3 产生输出信号的阈值电压。当充电完毕以后，第一节点 N1 的电压（即，第一电容 C1 的第二端的电压）会一直维持在 $Vdata - V_{th}$ 。

如图 9 所示，在输出阶段，第三晶体管 M3、第四晶体管 M4、第六晶体管 M6 导通，第一晶体管 M1、第二晶体管 M2、第五晶体管 M5 截止。第三晶体管 M3 的第一端连接到第二电压端 Vdd，第三晶体管 M3 的第一端的电压是 Vvdd。第三晶体管 M3 的控制极的电压是 $Vdata - V_{th}$ 。因此，第三晶体管 M3 产生的输出信号是电流 $I = K[Vvdd - (Vdata - V_{th}) - V_{th}]^2 = K(Vvdd - Vdata)^2$ ，K 是与第三晶体管 M3 结构相关的常值。电流 I 经信号输出端 OP 输出到信号读取线 RL。

电流 I 只与 Vdd 和 Vdata 有关，与包含电压漂移的阈值电压 V_{th} 无关。Vvdd 是常值，Vdata 由光电二极管 PD 产生，与入射光相关。

根据本公开的实施例的像素电路的驱动方法，对于输出信号产生模块的第三晶体管的阈值电压的电压漂移进行补偿，使得对应于相同的入射光，

不同的像素电路，或者不同时期的同一像素电路，可以产生相同的输出信号。本公开的实施例的像素电路的驱动方法可以减轻或者消除获取的图像的失真。

本公开的实施例还提供一种图像传感器，包括上述的像素电路。

本公开的实施例还提供了一种图像获取装置，包括上述的图像传感器。所述图像获取装置可以为：摄像头、相机、摄像机、手机、平板电脑等任何具有图像获取功能的产品或部件。

根据本公开的实施例的图像传感器及图像获取装置，补偿模块可以对于输出信号产生模块的电压漂移进行补偿，使得对应于相同的入射光，不同的像素电路，或者不同时期的同一像素电路，可以产生相同的输出信号。本公开的实施例的像素电路及其驱动方法、图像传感器及图像获取装置可以减轻或者消除获取的图像的失真。

可以理解的是，以上实施方式仅仅是为了说明本公开的原理而采用的示例性实施方式，然而本公开并不局限于此。对于本领域内的普通技术人员而言，在不脱离本公开的精神和实质的情况下，可以做出各种变型和改进，这些变型和改进也视为本公开的保护范围。

权利要求

1. 一种像素电路，包括：

初始化模块，被配置为初始化存储模块存储的电压；

光电转换模块，被配置为将入射光转换为电信号；

光电转换控制模块，其与所述光电转换模块连接，被配置为控制所述光电转换模块将入射光转换为电信号，并存储到存储模块；

输出信号产生模块，其与所述光电转换控制模块连接，被配置为根据所述光电转换模块转换的电信号产生所述像素电路的对应于入射光的输出信号；

补偿模块，其与所述输出信号产生模块连接，被配置为获取所述输出信号产生模块的阈值电压，并存储于存储模块；

存储模块，其与所述光电转换控制模块以及所述输出信号产生模块连接，被配置为存贮光电转换模块转换的电信号和输出信号产生模块的阈值电压；以及

输出控制模块，其与所述输出信号产生模块连接，被配置为控制像素电路的对应于入射光的输出信号的输出。

2. 根据权利要求 1 所述的像素电路，其中，

所述输出信号产生模块包括控制端、第一端和第二端；

所述补偿模块包括控制端、第一端和第二端；

所述补偿模块的控制端与第二扫描信号端连接，第一端与所述输出信号产生模块的控制端连接，第二端与所述输出信号产生模块的第二端连接。

3. 根据权利要求 2 所述的像素电路，其中，

所述输出信号产生模块包括第三晶体管；所述第三晶体管的控制端是所述输出信号产生模块的控制端，所述第三晶体管的第一端是所述输出信号产生模块的第一端，所述第三晶体管的第二端是所述输出信号产生模块的第二端。

4. 根据权利要求 2 所述的像素电路，其中，

所述补偿模块包括第二晶体管；所述第二晶体管的控制端是所述补偿

模块的控制端，所述第二晶体管的第一端是所述补偿模块的第一端，所述第二晶体管的第二端是所述补偿模块的第二端。

5. 根据权利要求 2 所述的像素电路，其中，

所述存储模块包括：

第一存储模块，其被配置为存储输出信号产生模块的阈值电压；

第二存储模块，其被配置为存储存贮光电转换模块转换的电信号；

所述初始化模块包括：

第一初始化模块，其被配置为初始化第一存储模块；

第二初始化模块，其被配置为初始化第二存储模块。

6. 根据权利要求 5 所述的像素电路，其中，

所述第一初始化模块包括控制端、第一端和第二端；

所述第二初始化模块包括控制端、第一端和第二端；

所述光电转换模块包括第一端和第二端；

所述光电转换控制模块包括控制端、第一端和第二端；

所述第一存储模块包括第一端和第二端；

所述第二存储模块包括第一端和第二端；

所述输出控制模块包括控制端、第一端和第二端；

所述第一初始化模块的控制端与第一扫描信号端连接，第一端与第一电压端连接，第二端与所述第一存储模块的第二端连接；

所述第二初始化模块的控制端与第三扫描信号端连接，第一端与第二电压端连接，第二端与所述第二存储模块的第二端连接；

所述光电转换模块的第一端与第三电压端连接，第二端与所述光电转换控制模块的第一端连接；

所述光电转换控制模块的控制端与第一扫描信号端连接，第二端与所述第二存储模块的第二端连接；

所述输出信号产生模块的控制端与第一存储模块的第二端连接，第一端与所述第二存储模块的第二端连接，第二端与所述输出控制模块的第一端连接；

所述第一存储模块的第一端与第二电压端连接；
所述第二存储模块的第一端与第三电压端连接；
所述输出控制模块的控制端与第四扫描信号端连接，第二端与信号输出端连接。

7. 根据权利要求 6 所述的像素电路，其中，

所述第一初始化模块包括第一晶体管；所述第一晶体的控制端是所述第一初始化模块的控制端，所述第一晶体的第一端是所述第一初始化模块的第一端，所述第一晶体的第二端是所述第一初始化模块的第二端。

8. 根据权利要求 6 所述的像素电路，其中，

所述第二初始化模块包括第四晶体管；所述第四晶体的控制端是所述第二初始化模块的控制端，所述第四晶体的第一端是所述第二初始化模块的第一端，所述第四晶体的第二端是所述第二初始化模块的第二端。

9. 根据权利要求 6 所述的像素电路，其中，

所述光电转换模块包括光电转换器件；所述光电转换器件的第一端是所述光电转换模块的第一端，所述光电转换器件的第二端是所述光电转换模块的第二端。

10. 根据权利要求 9 所述的像素电路，其中，

所述光电转换器件是光电二极管。

11. 根据权利要求 6 所述的像素电路，其中，

所述光电转换控制模块包括第五晶体管；所述第五晶体的控制端是所述光电转换控制模块的控制端，所述第五晶体的第一端是所述光电转换控制模块的第一端，所述第五晶体的第二端是所述光电转换控制模块的第二端。

12. 根据权利要求 6 所述的像素电路，其中，

所述第一存储模块包括第一电容；所述第一电容的第一端是所述第一存储模块的第一端，所述第一电容的第二端是所述第一存储模块的第二端。

13. 根据权利要求 6 所述的像素电路，其中，

所述第二存储模块包括第二电容；所述第二电容的第一端是所述第二

存储模块的第一端，所述第二电容的第二端是所述第二存储模块的第二端。

14. 根据权利要求 6 所述的像素电路，其中，

所述输出控制模块包括第六晶体管；所述第六晶体管的控制端是所述输出控制模块的控制端，所述第六晶体管的第一端是所述输出控制模块的第一端，所述第六晶体管的第二端是所述输出控制模块的第二端。

15. 一种像素电路的驱动方法，用于驱动根据权利要求 1 所述的像素电路，包括：

初始化阶段，由初始化模块对于存储模块存储的电压进行初始化；

光电转换阶段，在光电转换控制模块的控制下，由光电转换模块将入射光转换为电信号，并存储于存储模块；

补偿阶段，由补偿模块获取输出信号产生模块的阈值电压，并存储于存储模块；

输出阶段，在输出控制模块的控制下，由输出信号产生模块基于存储模块存储的电信号，产生像素电路的对应于入射光的输出信号；并且，由像素电路输出该输出信号。

16. 根据权利要求 15 所述的像素电路的驱动方法，其中，

所述存储模块包括：

第一存储模块，其被配置为存储输出信号产生模块的阈值电压；

第二存储模块，其被配置为存储存贮光电转换模块转换的电信号；

所述初始化模块包括：

第一初始化模块，其被配置为初始化第一存储模块；

第二初始化模块，其被配置为初始化第二存储模块；

并且，

所述第一初始化模块包括控制端、第一端和第二端；

所述第二初始化模块包括控制端、第一端和第二端；

所述光电转换模块包括第一端和第二端；

所述光电转换控制模块包括控制端、第一端和第二端；

所述输出信号产生模块包括控制端、第一端和第二端；

所述补偿模块包括控制端、第一端和第二端；

所述第一存储模块包括第一端和第二端；

所述第二存储模块包括第一端和第二端；

所述输出控制模块包括控制端、第一端和第二端；

所述第一初始化模块的控制端与第一扫描信号端连接，第一端与第一电压端连接，第二端与所述第一存储模块的第二端连接；

所述第二初始化模块的控制端与第三扫描信号端连接，第一端与第二电压端连接，第二端与所述第二存储模块的第二端连接；

所述光电转换模块的第一端与第三电压端连接，第二端与所述光电转换控制模块的第一端连接；

所述光电转换控制模块的控制端与第一扫描信号端连接，第二端与所述第二存储模块的第二端连接；

所述输出信号产生模块的控制端与第一存储模块的第二端连接，第一端与所述第二存储模块的第二端连接，第二端与所述输出控制模块的第一端连接；

所述补偿模块的控制端与第二扫描信号端连接，第一端与所述输出信号产生模块的控制端连接，第二端与所述输出信号产生模块的第二端连接；

所述第一存储模块的第一端与第二电压端连接；

所述第二存储模块的第一端与第三电压端连接；

所述输出控制模块的控制端与第四扫描信号端连接，第二端与信号输出端连接；

其中，第一电压端的电压是低电平，第二电压端的电压是高电平，第三电压端的电压是低电平；

并且，

在所述初始化阶段，第一扫描信号端的电压是有效电平，第二扫描信号端的电压是无效电平，第三扫描信号端的电压是有效电平，第四扫描信号端的电压是无效电平；

在所述光电转换阶段，第一扫描信号端的电压是有效电平，第二扫描

信号端的电压是无效电平，第三扫描信号端的电压是无效电平，第四扫描信号端的电压是无效电平；

在所述补偿阶段，第一扫描信号端的电压是无效电平，第二扫描信号端的电压是有效电平，第三扫描信号端的电压是无效电平，第四扫描信号端的电压是无效电平；

在所述输出阶段，第一扫描信号端的电压是无效电平，第二扫描信号端的电压是无效电平，第三扫描信号端的电压是有效电平，第四扫描信号端的电压是有效电平。

17. 根据权利要求 16 所述的像素电路的驱动方法，其中，

在所述光电转换阶段，所述第二存储模块的第二端的电压是 V_{data} ， V_{data} 是由光电转换模块转换的电信号；

在所述补偿阶段，所述第一存储模块的第二端的电压是 $V_{data}-V_{th}$ ， V_{th} 是使得所述输出信号产生模块产生输出信号的阈值电压；

在所述输出阶段，所述输出信号产生模块产生的输出信号为 $I=K[V_{dd}- (V_{data}-V_{th}) -V_{th}]^2= K(V_{dd}-V_{data})^2$ ， K 是与所述输出信号产生模块结构相关的常值， V_{dd} 是第二电压端的电压。

18. 一种图像传感器，包括根据权利要求 1 至 14 中任一项所述的像素电路。

19. 一种图像获取装置，包括根据权利要求 18 所述的图像传感器。

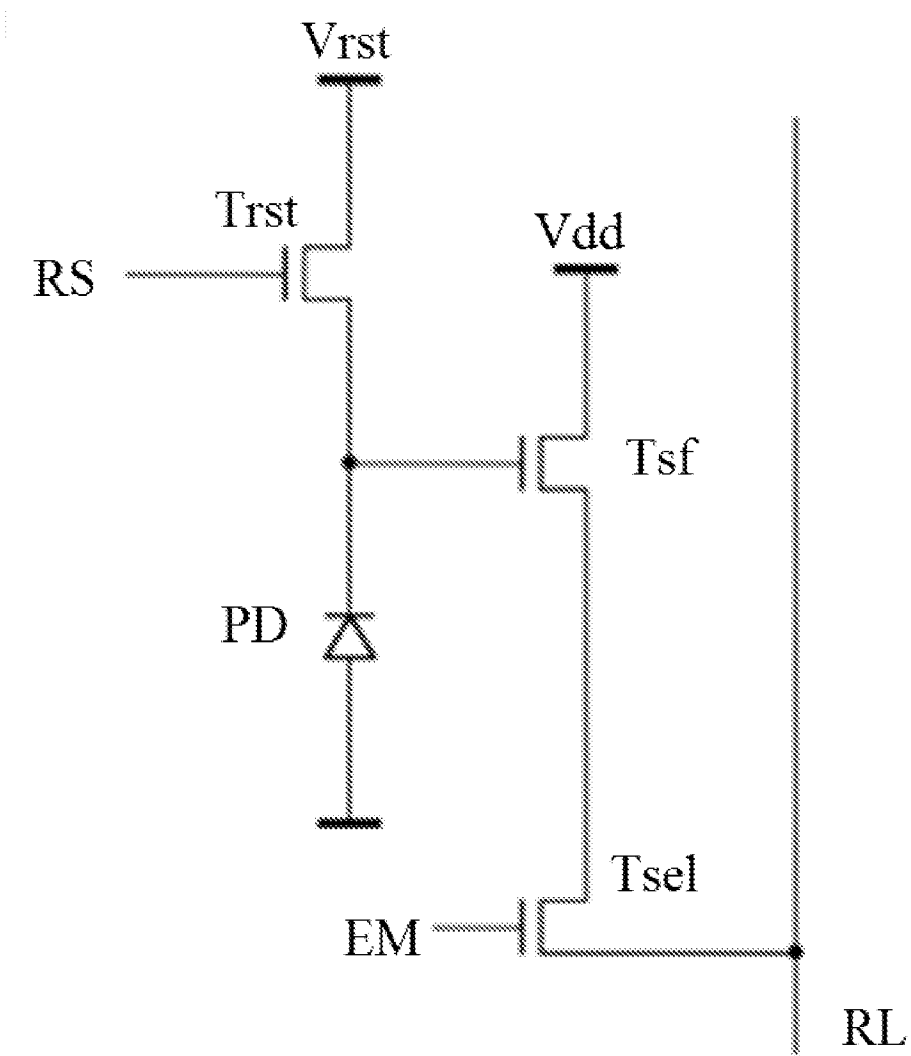


图 1

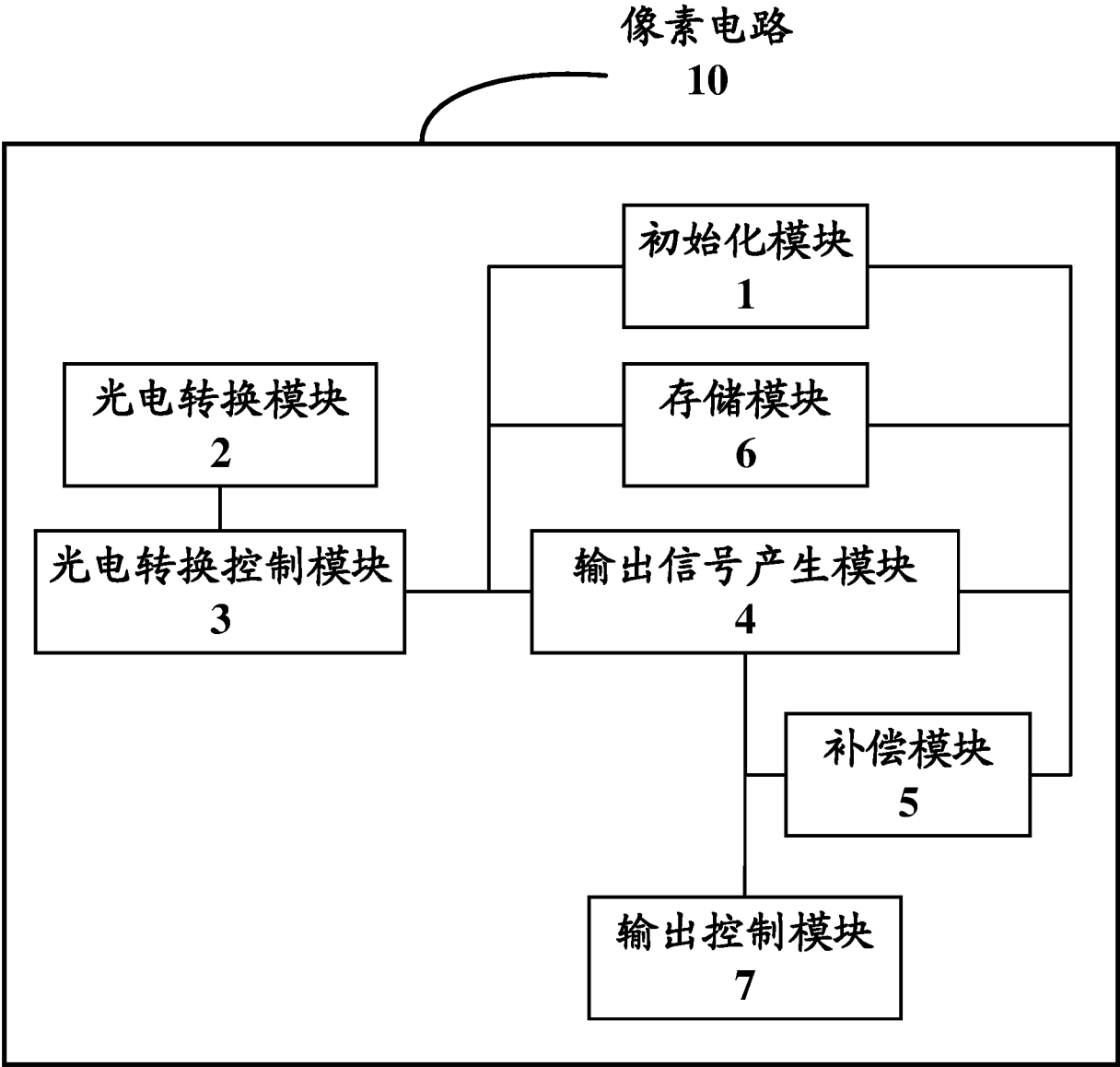


图 2

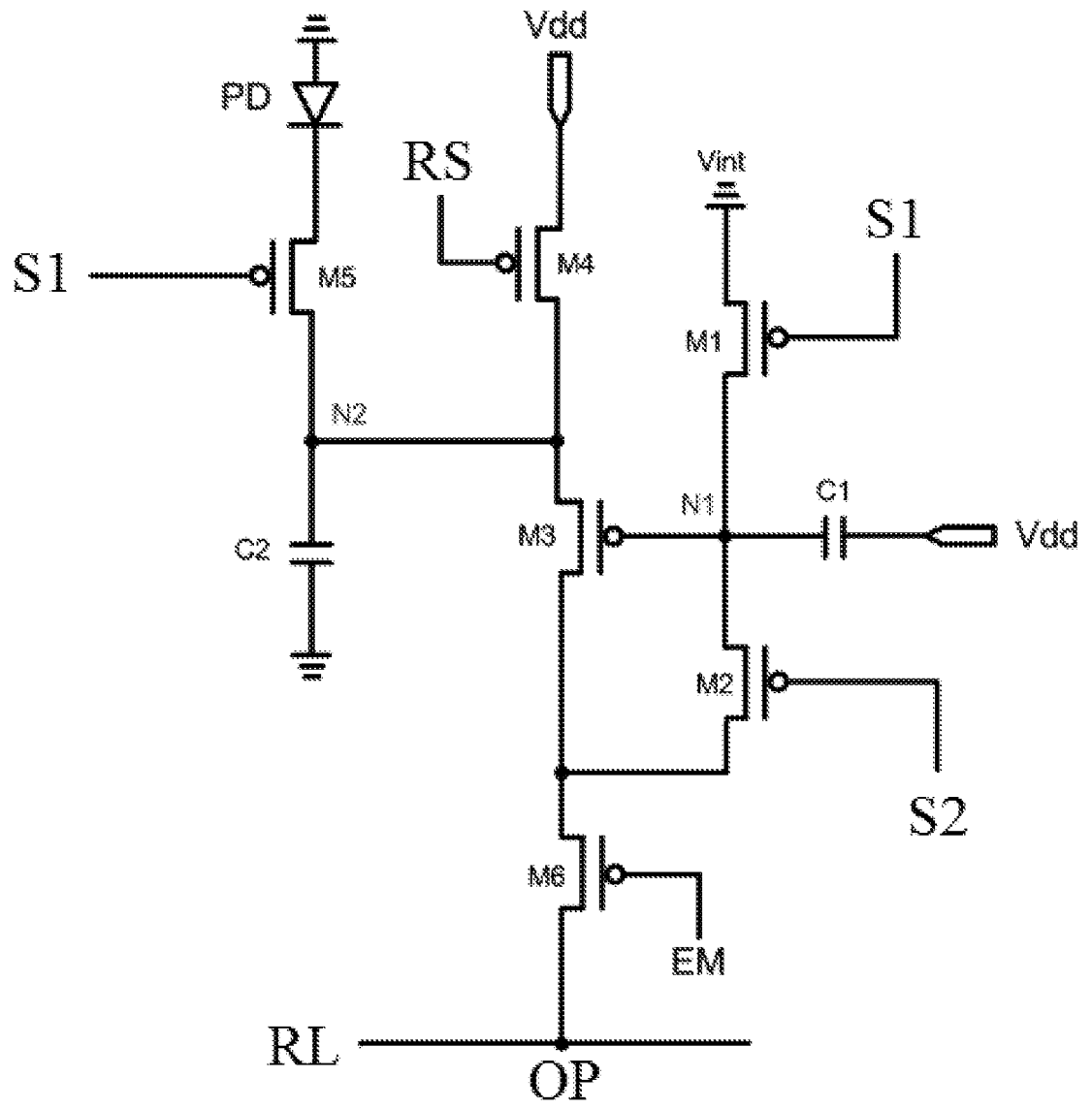


图 3

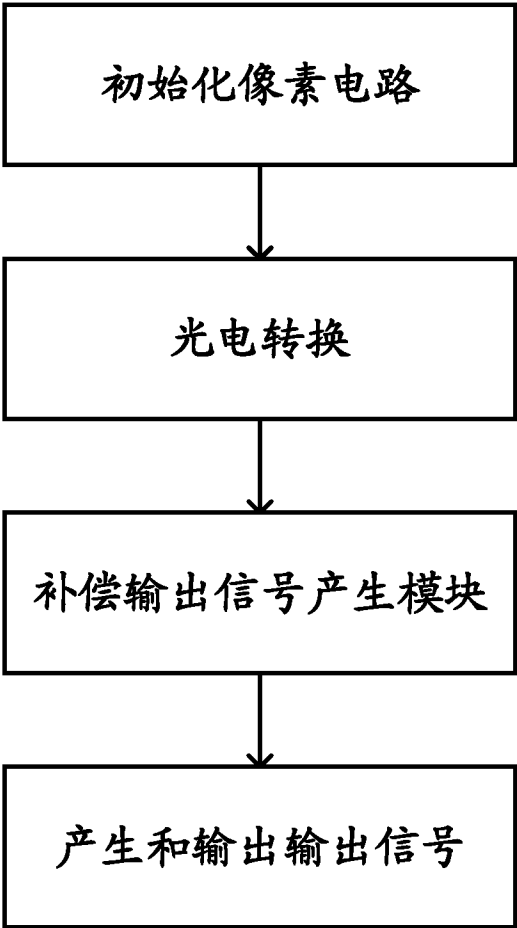


图 4

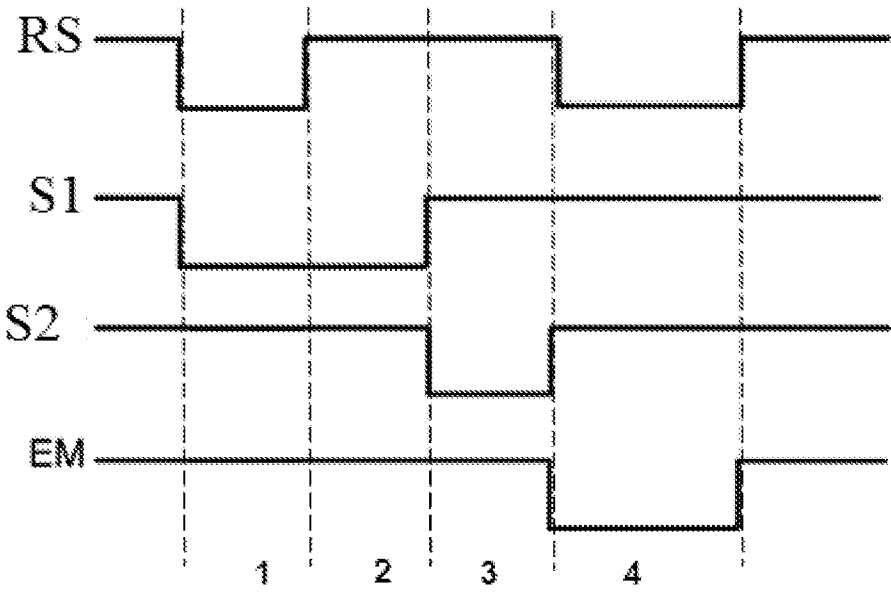


图 5

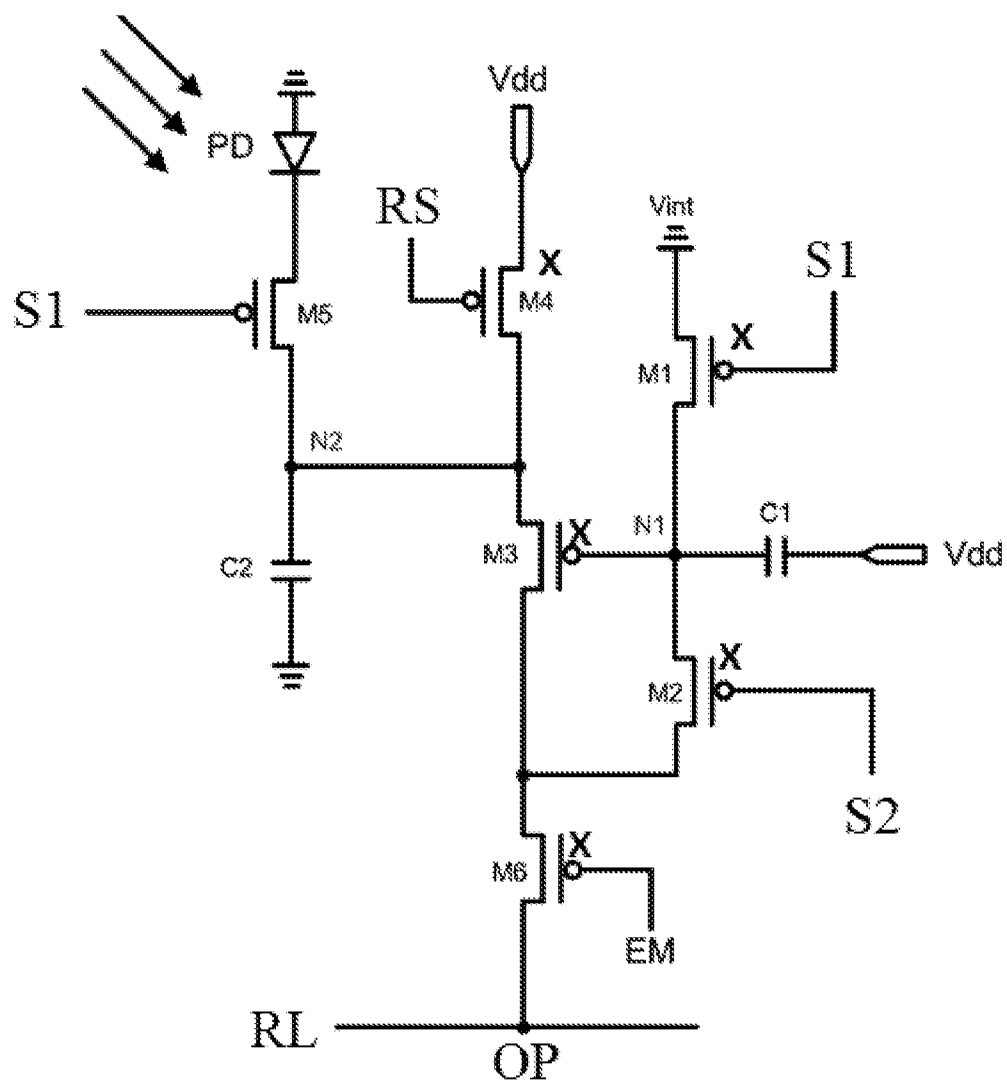


图 7

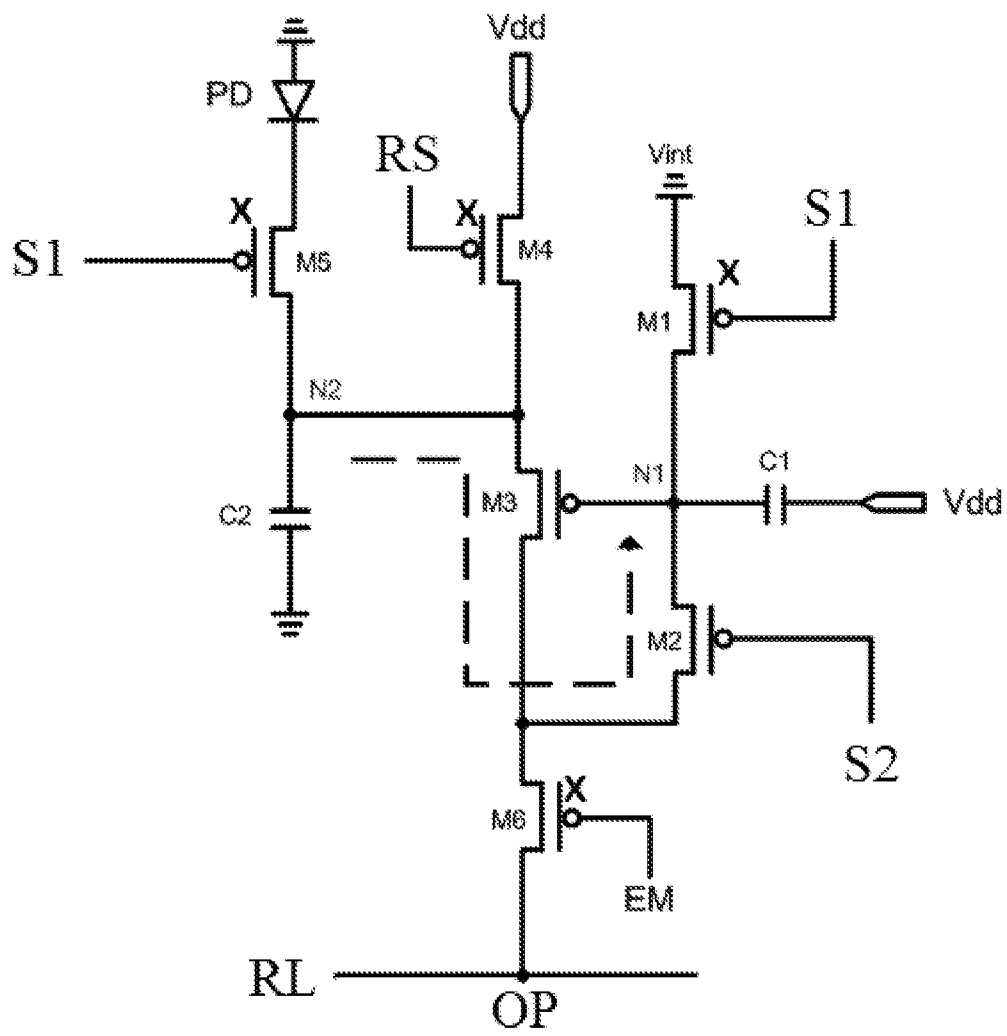


图 8

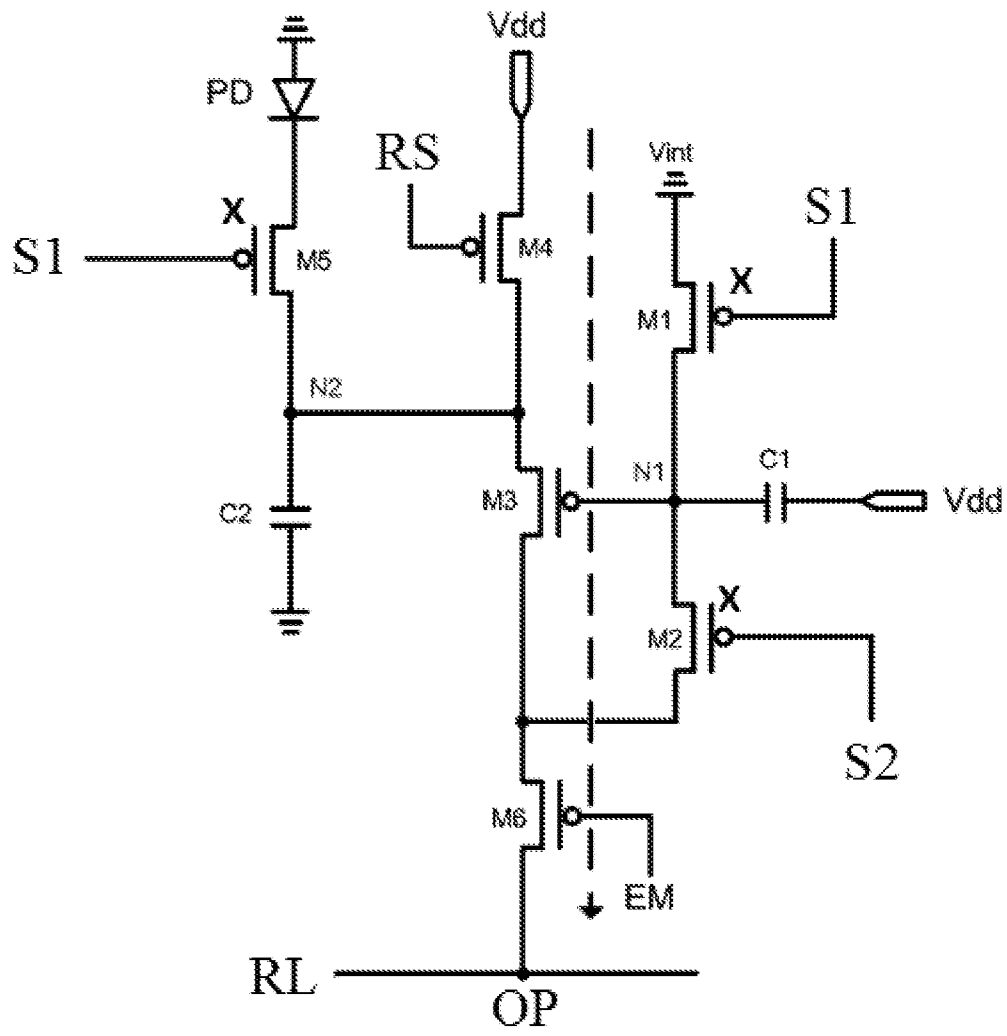


图 9

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/086141

A. CLASSIFICATION OF SUBJECT MATTER

H04N 5/3745 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N 5/-; G09G 3/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: pixel? 8d circuit?, threshold s (compensat+ OR correct+), reset OR initiat+, (yang shengji OR dong xue OR xue hailin OR chen xiaochuan OR liu yingming OR wang haisheng)/in, boe/PA, photoelectric conversion OR photodiode

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 105933623 A (BOE TECHNOLOGY GROUP CO., LTD.et al.) 07 September 2016 (07.09.2016) description, paragraphs [0039]-[0059] and figures 2-5	1-19
Y	CN 103595930 A (SONY CORPORATION) 19 February 2014 (19.02.2014) description, paragraphs [0079]-[0113] and figures 4-6	1-5, 15, 18, 19
Y	CN 102930824 A (BOE TECHNOLOGY GROUP CO., LTD.) 13 February 2013 (13.02.2013) description, paragraphs [0038]-[0052] and figures 1 and 2	1-5, 15, 18, 19
A	CN 102202190 A (SONY CORPORATION) 28 September 2011 (28.09.2011) the whole document	1-19
A	US 2009309863 A1 (FUJIFILM CORPORATION) 17 December 2009 (17.12.2009) the whole document	1-19
A	US 2013083204 A1 (APTINA IMAGING CORPORATION) 04 April 2013 (04.04.2013) the whole document	1-19

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 03 August 2017	Date of mailing of the international search report 31 August 2017
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer LI, Pengfei Telephone No. (86-10) 010-62413705

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/086141

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105933623 A	07 September 2016	None	
CN 103595930 A	19 February 2014	US 2014049675 A1	20 February 2014
		US 9432602 B2	30 August 2016
		JP 2014039159 A	27 February 2014
CN 102930824 A	13 February 2013	CN 102930824 B	15 April 2015
CN 102202190 A	28 September 2011	JP 2011205512 A	13 October 2011
		JP 5552858 B2	16 July 2014
		US 2012026370 A1	02 February 2012
		US 8493489 B2	23 July 2013
US 2009309863 A1	17 December 2009	US 8362985 B2	29 January 2013
		JP 2009300753 A	24 December 2009
		JP 5235516 B2	10 July 2013
US 2013083204 A1	04 April 2013	US 8803979 B2	12 August 2014
		US 2014347498 A1	27 November 2014
		US 2014347496 A1	27 November 2014
		US 9294763 B2	22 March 2016

国际检索报告

国际申请号

PCT/CN2017/086141

A. 主题的分类 H04N 5/3745(2011.01) i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H04N5/-; G09G3/- 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, CNKI, WPI, EPODOC: (杨盛际 OR 董学 OR 薛海林 OR 陈小川 OR 刘英明 OR 王海生)/in, 京东方/PA, 像素电路, 光电转换 OR 光电二极管, 初始化 OR 重置, 阈值 s (补偿 OR 校正 OR 校准), pixel? 8d circuit?, threshold s (compensat+ OR correct+), reset OR initiat+																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 105933623 A (京东方科技集团股份有限公司 等) 2016年 9月 7日 (2016 - 09 - 07) 说明书第[0039]-[0059]段、附图2-5</td> <td>1-19</td> </tr> <tr> <td>Y</td> <td>CN 103595930 A (索尼公司) 2014年 2月 19日 (2014 - 02 - 19) 说明书第[0079]-[0113]段、附图4-6</td> <td>1-5, 15, 18-19</td> </tr> <tr> <td>Y</td> <td>CN 102930824 A (京东方科技集团股份有限公司) 2013年 2月 13日 (2013 - 02 - 13) 说明书第[0038]-[0052]段、附图1-2</td> <td>1-5, 15, 18-19</td> </tr> <tr> <td>A</td> <td>CN 102202190 A (索尼公司) 2011年 9月 28日 (2011 - 09 - 28) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>US 2009309863 A1 (FUJIFILM CORPORATION) 2009年 12月 17日 (2009 - 12 - 17) 全文</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>US 2013083204 A1 (APTINA IMAGING CORPORATION) 2013年 4月 4日 (2013 - 04 - 04) 全文</td> <td>1-19</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 105933623 A (京东方科技集团股份有限公司 等) 2016年 9月 7日 (2016 - 09 - 07) 说明书第[0039]-[0059]段、附图2-5	1-19	Y	CN 103595930 A (索尼公司) 2014年 2月 19日 (2014 - 02 - 19) 说明书第[0079]-[0113]段、附图4-6	1-5, 15, 18-19	Y	CN 102930824 A (京东方科技集团股份有限公司) 2013年 2月 13日 (2013 - 02 - 13) 说明书第[0038]-[0052]段、附图1-2	1-5, 15, 18-19	A	CN 102202190 A (索尼公司) 2011年 9月 28日 (2011 - 09 - 28) 全文	1-19	A	US 2009309863 A1 (FUJIFILM CORPORATION) 2009年 12月 17日 (2009 - 12 - 17) 全文	1-19	A	US 2013083204 A1 (APTINA IMAGING CORPORATION) 2013年 4月 4日 (2013 - 04 - 04) 全文	1-19
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
PX	CN 105933623 A (京东方科技集团股份有限公司 等) 2016年 9月 7日 (2016 - 09 - 07) 说明书第[0039]-[0059]段、附图2-5	1-19																					
Y	CN 103595930 A (索尼公司) 2014年 2月 19日 (2014 - 02 - 19) 说明书第[0079]-[0113]段、附图4-6	1-5, 15, 18-19																					
Y	CN 102930824 A (京东方科技集团股份有限公司) 2013年 2月 13日 (2013 - 02 - 13) 说明书第[0038]-[0052]段、附图1-2	1-5, 15, 18-19																					
A	CN 102202190 A (索尼公司) 2011年 9月 28日 (2011 - 09 - 28) 全文	1-19																					
A	US 2009309863 A1 (FUJIFILM CORPORATION) 2009年 12月 17日 (2009 - 12 - 17) 全文	1-19																					
A	US 2013083204 A1 (APTINA IMAGING CORPORATION) 2013年 4月 4日 (2013 - 04 - 04) 全文	1-19																					
<input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2017年 8月 3日		国际检索报告邮寄日期 2017年 8月 31日																					
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 李鹏飞 电话号码 (86-10)010-62413705																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/086141

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	105933623	A	2016年 9月 7日	无			
CN	103595930	A	2014年 2月 19日	US	2014049675	A1	2014年 2月 20日
				US	9432602	B2	2016年 8月 30日
				JP	2014039159	A	2014年 2月 27日
CN	102930824	A	2013年 2月 13日	CN	102930824	B	2015年 4月 15日
CN	102202190	A	2011年 9月 28日	JP	2011205512	A	2011年 10月 13日
				JP	5552858	B2	2014年 7月 16日
				US	2012026370	A1	2012年 2月 2日
				US	8493489	B2	2013年 7月 23日
US	2009309863	A1	2009年 12月 17日	US	8362985	B2	2013年 1月 29日
				JP	2009300753	A	2009年 12月 24日
				JP	5235516	B2	2013年 7月 10日
US	2013083204	A1	2013年 4月 4日	US	8803979	B2	2014年 8月 12日
				US	2014347498	A1	2014年 11月 27日
				US	2014347496	A1	2014年 11月 27日
				US	9294763	B2	2016年 3月 22日