

Esercizio 1

In una cache direct-mapped con 32 blocchi (da 1 word), quali indirizzi di parole di memoria sono mappati nel blocco 13_{10} ?

$$13_{10} = 8 + 4 + 1 = 01101_2$$

Tutti gli indirizzi tale che gli ultimi 5 bit ($\log_2(32) = 5$) sono uguali a 01101

Esercizio 2

L'indirizzo della parola di memoria 301_{10} fa parte degli indirizzi mappati nel blocco 13_{10} di una cache direct-mapped di 32 blocchi (da 1 word) e di una cache direct-mapped di 64 blocchi (di 1 word)?

$$\log_2(64) = \log_2(2^6) = 6$$

$$301_{10} = \underbrace{2^4 + 3 \cdot 2^3 + 2^2 + 2^1}_{2^4 + 2^3 + 2^2 + 2^1} + 1 = 100\underbrace{101101_2}_{32+8+4+1=45}$$

Tutti blocchi tale che gli ultimi 6 bit = 45, infatti $301 \div 64 = 45$

Esercizio 3

Consideriamo una cache direct-mapped a 8 blocchi da 1 word, inizialmente vuota. Data la sequenza di accessi alle word con indirizzo 22, 26, 22, 26, 16, 3, 16, 18, 16

- Qual è la sequenza di hit/miss?
- Come cambia il contenuto della cache ad ogni miss?

• $8 = 2^3$ e blocchi da una word

→ 3 bit meno significativi dell'indirizzo, indicano l'indice del blocco (INDEX)

→ restanti bit dell'indirizzo, corrispondono al TAG (etichetta) del blocco

$$\text{Index} = \frac{\text{Dim Cache}}{\text{Dim Blocco}} = \frac{8 \cdot 32}{32} = 8 \rightarrow \text{Indice} = \log_2(8) = 3$$

$$\text{Offset} = \log_2(4B) = 2$$

$$TAG = 32 - (3+2) = 32 - 5 = 27$$

1) *Indirizzo parola* *N blocchi* *Porte interne*

INDEX	TAG	DATA
0 0 0		
0 0 1		
0 1 0		
0 1 1		
1 0 0		
1 0 1		
1 1 0	1	10 110 MISS
1 1 1		

$$22_{10} = 10110_0$$

$$26_{10} = 11010_0$$

$$22_{10} = 10110_0$$

$$26_{10} = 11010_0$$

$$16_{10} = 10000_0$$

$$3_{10} = 00011_0$$

$$16_{10} = 10000_0$$

$$18_{10} = 10010_0$$

$$16_{10} = 10000_0$$

2) *HITS*

INDEX	TAG	DATA
0 0 0		
0 0 1		
0 1 0	1	M 11010
0 1 1		
1 0 0		
1 0 1		
1 1 0	1	10 110
1 1 1		

3) *HIT 22*

INDEX	TAG	DATA
0 0 0		
0 0 1		
0 1 0	1	M 11010
0 1 1		
1 0 0		
1 0 1		
1 1 0	1	10 110
1 1 1		

4) *HIT 26*

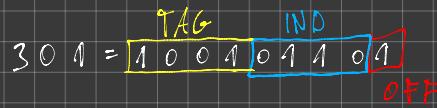
Esercizio 4

In una cache direct-mapped con 16 blocchi in cui ogni blocco contiene **due word**, qual è il valore del TAG (etichetta) per la parola di memoria con indirizzo 301_{10} ?

$$IND = f_2(16) = 4$$

$$OFFSET = \text{esempio} \quad 2 \quad WORD = 1$$

$$TAG = 32 - 5 = 27$$

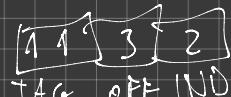


Esercizio 5

- Sia data una cache direct-mapped con **blocchi di 4 parole** e una dimensione totale di 32 parole
- Assumendo **indirizzi di parola** a 16 bit, determinare il numero di bit riservati all'etichetta, all'indice di blocco e alla parola

$$OFFSET = 2$$

$$N \text{ righe} = \frac{32}{4} = 8$$



$$TAG = 16 - 5 = 11$$

Esercizio 6

Sia data una cache direct-mapped con **blocchi di 4 parole** e una dimensione totale di **32 parole** e la seguente sequenza di **indirizzi di parola** a cui si intende accedere:

1, 4, 8, 5, 33, 66, 32, 56, 9, 11, 4, 43, 88, 6, 32

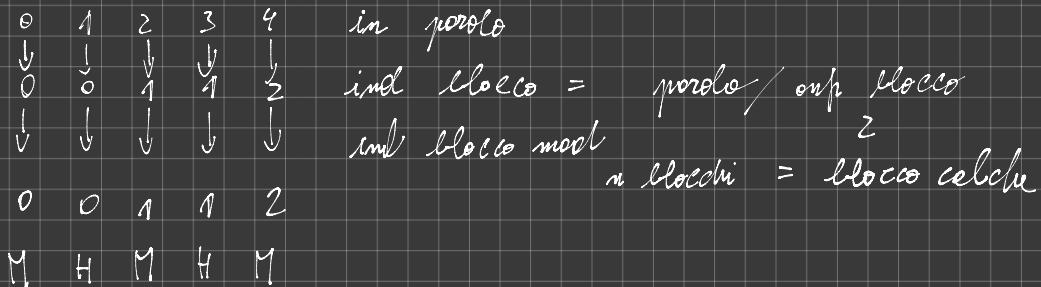
Determinare il numero di miss e hit alla cache, assumendo che la cache sia inizialmente vuota

BLK 0 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15
0
1
2
3
4
5
6
7

1, 4, 8, 5, 33, 66, 32, 56, 9, 11, 4, 43, 88, 6, 32 IND
↓
0 1 2 1 8 16 8 14 2 2 1 10 22 1 8 N Blk Porte interne IND / ~~ampiezza~~ blocco
↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓
0 1 2 1 0 0 0 6 2 2 0 2 6 1 0 BLK = N blocco / N parole

Esercizio 7

Data una cache a mappaggio diretto con 4 blocchi da 2 word. Se la cache è inizialmente vuota e si esegue 10 volte un ciclo che accede alle word che si trovano agli indirizzi 0, 1, 2, 3, 4, quanti miss ci saranno?



Esercizio 8

Considerando un sistema MIPS¹ e una cache direct-mapped con dimensione di ogni blocco di **4 parole** e dimensione di **64 KiB**², qual è il numero di bit per i TAG?

$$N \text{ blocchi} = \frac{64 \text{ kB}}{4 \cdot 32} = \frac{64 \cdot 2^{10}}{2^2 \cdot 2^5} = \frac{2^6 \cdot 2^{10}}{2^2 \cdot 2^5} = \frac{2^{16}}{2^4} = 2^{12}$$

$$IND = \lg_2 (2^{12}) = 12$$

$$OFFSET = 9$$

$$TAG = 32 - (12+9) = 11$$

Esercizio 9

Quanti bit sono necessari, in un sistema MIPS¹, per una cache a mappaggio diretto con 16 KiB² di dati e blocchi da 4 word?

¹ indirizzamento al byte con indirizzi da 32 bit

² 1 Kbyte = 1000 byte mentre 1 KiB = 1024 byte = 2^{10} byte

$$OFFSET = 4$$

$$N \text{ righe} = \frac{16 \cdot 2^{10}}{4 \cdot 4} = \frac{16 \cdot 2^{10}}{16} = \frac{2^{14}}{2^4} = 2^{10}$$

$$IND = \lg_2 (2^{10}) = 10$$

$$TAG = 32 - 14 = 18$$

$$Mem = 16 \text{ kB} + 2^{10} (18+1) = 150 \text{ kB}$$

Esercizio 10

Data una macchina che richiede 5 cicli per accessi solo in cache (hit), 15 cicli di miss penalty e hit probability 0,75, qual è il numero medio di cicli per accesso alla memoria?

$$AVAT = (0,75 \cdot 5) + (0,25 \cdot 15)$$

Esercizio 11

Data una macchina con frequenza di clock di 600 MHz, 2 CPI per accessi solo in cache, 22 cicli di miss penalty e hit probability 0,95, qual è velocità media in istruzioni/sec?

$$\therefore = \frac{600 \cdot 10^9}{(2 \cdot 0,95) + (22 \cdot 0,05)} = \frac{6 \cdot 10^{11}}{28} = 2 \cdot 10^{10} \approx 200 \cdot 10^9$$

200 milioni
di istruzioni
al secondo

Esercizio 12

- Si considerino due cache, C1 e C2, costituite entrambe da 4 blocchi di due word. La cache C1 è direct-mapped, la cache C2 è fully-associative con politica di rimpiazzamento LRU
- Determinare, nei due casi, il numero di miss per la seguente sequenza di operazioni di lettura agli indirizzi:
508, 1016, 510, 24, 540, 1050, 1020, 24, 538
- Gli indirizzi sono al byte, espressi in decimale
- Si assuma che all'inizio le cache siano vuote

C1)

$$508/8 = 63 \therefore q = 3 \text{ miss}$$

$$1016/8 = 127 \therefore q = 3 \text{ miss}$$

$$510/8 = 63 \therefore q = 3 \text{ miss}$$

$$24/8 = 3 \therefore q = 3 \text{ miss}$$

$$540/8 = 67 \therefore q = 3 \text{ miss}$$

$$1050/8 = 131 \therefore q = 3 \text{ miss}$$

$$1020/8 = 127 \therefore q = 3 \text{ miss}$$

$$24/8 = 3 \therefore q = 3 \text{ miss}$$

$$538/8 = 67 \therefore q = 3 \text{ miss}$$

C2)

$$508/8 = 63 \rightarrow 0 \text{ miss}$$

$$1016/8 = 127 \rightarrow 1 \text{ miss}$$

$$510/8 = 63 \rightarrow 0 \text{ miss}$$

$$24/8 = 3 \rightarrow 2 \text{ miss}$$

$$540/8 = 67 \rightarrow 3 \text{ miss}$$

$$1050/8 = 131 \rightarrow 1 \text{ miss LRU}$$

$$1020/8 = 127 \rightarrow 0 \text{ miss LRU}$$

$$24/8 = 3 \rightarrow 2 \text{ miss}$$

$$538/8 = 67 \rightarrow 3 \text{ miss}$$

