

M 序列的位同步时钟的提取与恢复

刘启航 张帅帅 宋越卿 南京邮电大学贝尔英才学院

摘要: 针对数字通信系统中接收端同步时钟的获取问题, 本文以 M 序列为传输序列, 通过对伪随机序列性质的分析, 给出具体的位同步时钟提取和恢复算法。同步时钟提取算法的关键在于原始序列的恢复和最大游程的确定。通过设计模拟电路恢复原始序列, 在 FPGA 或 DSP 上设计算法确定最大游程恢复出同步时钟。由于恢复的实时时钟往往有时延抖动, 最后还需要通过单片机对数据进行拟合来获得一个准确的时钟。

关键词: M 序列 位同步时钟

数字通信系统中往往需要伪随机序列辅助通信, 而获取相关序列的位同步时钟是接收端进行解调等操作的前提。位同步时钟同步的方法分为两种: 自同步法和外同步法。外同步法是在发送端另外发送同步信息, 占用带宽资源。本文主要设计的是自同步法, 在原序列中提取位同步时钟, 节省资源并且更加准确, 误码率更低。在实际传输过程中, 接收端所获得的 M 序列通常经过了衰减和变形, 因此整个提取时钟分为两个部分: 信号的整形和时钟的提取。信号的整形主要是将畸变信号进行放大和转换成标准的数字信号。位同步时钟提取部分在许多文献中都采用了基于锁相环, 另外用 GPS 辅助的方法, 这种方法获得的时钟很精确, 但需要获取卫星时钟增加了设备制造的成本。本文设计的方法是利用高倍频的时钟测量并获取信号的最大脉宽, 由反馈函数计算得出最大游程长度, 两者之比即为时钟频率。再利用二倍频时钟信号来恢复出位同步时钟, 原理简单设备易实现。

1 信号整形电路设计

在接收端获取的信号是一个衰减变形的序列, 本文通过 π 型衰减器和滤波器模拟实际信号干扰效果。信号整形的第一步就是对信号进行放大。放大器的选型选用 TI 公司的 OPA228, OPA288 可用作前向放大器, 输入阻抗高, 低噪声, 并且设计电路时注意阻抗匹配。

信号整形的第二步是对信号进行数字化, 该部分电路通常采用比较器将模拟信号转为数字序列。为了这部分电路对各种信号具有普适性, 本文采用两段比较器输出。第一段比较器选用压摆率较小的放大器开环输出, 得到一个上升较为缓慢的波形。第二段选用一片压摆率较大的放大器开环输出以减少波形的上升时延, 从而避免了过冲现象, 也防止波形过缓给下面 FPGA 进行时钟提取时造成误差。比较器设计仿真图如图 1 所示, 在设计实际电路的时候每一段比较器之间还需加上隔离模块, 保证各个模块之间阻抗匹配互不干扰。

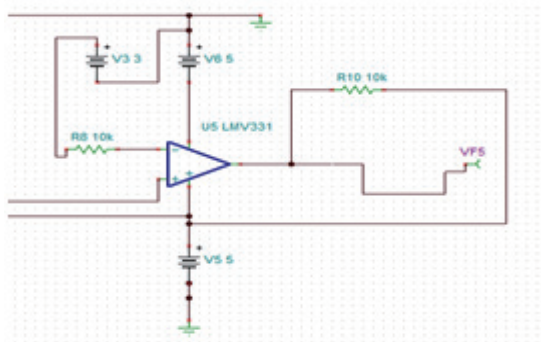


图 1 比较器原理图

2 位同步时钟算法设计

2.1 时钟频率的获得

将整形后的 M 序列输入 FPGA, 在 FPGA 内完成对时钟频率的获取首先根据输入的 M 序列查找其反馈函数找出最大游程, 以 2^8-1 长度的 M 序列为例, 最大游程长度为 8。其次在 FPGA 内部产生一个高频插入信号, 该信号插入到 M 序列中, 并捕捉插入信号的上升沿和下降沿, 获得该序列的帧信号。最后比较帧信号 M 序列每一对上升沿和下降沿之间脉冲的个数, 找出最大的脉宽。最大脉宽比上最大游程数即位 M 序列的时钟频率。通过仿真图 2, 可以观察到捕获的帧信号与原信号之间的对比。

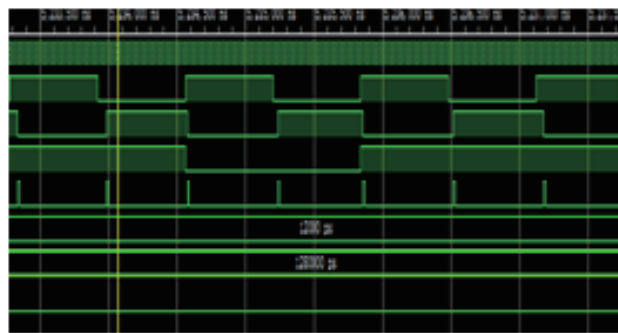


图 2 帧信号捕捉仿真图

图中第一行为原始使时钟, 频率过高无法清晰显示, 第二行和第三行均为插入信号, 两个正反信号, 便于捕捉边沿, 第四行为 M 序列, 第五行为帧信号。

2.2 位同步时钟的恢复

根据之前获得的帧信号, 对时钟进行恢复。在产生同步时钟的时候, 要与帧信号的起始相位一致, 来保证两段的时钟在时间上的一致性。在发送端 M 序列的时钟改变时, 会影响在接收端对上升沿和下降沿的捕捉, 因此在 FPGA 内部第一次恢复出同步时钟后, 产生一个二倍频的时钟动态监视 M 序列。当发送端 M 序列时钟改变, 二倍频时钟检测到上升沿或下降沿相位产生偏移, 便通知捕获模块重新捕获, 恢复出正确的时钟。

在恢复出时钟后, 将数据缓存到 buffer 中, 以串口协议发送给单片机, 由于 buffer 中的数据都是实时检测的数据, 因此需要单片机再对其一组数据进行拟合, 将大量的实时数据拟合出一个精确的时钟频率, 并在屏幕上显示出来。

3 结语

本文对 M 序列在接收端恢复提取位同步时钟的问题给出了具体解决方案。从硬件的选型和设计到软件具体算法的实现, 都

桥梁维修质量控制与检验方式之研究

李会宁 佛山市交通运输工程质量监督站

摘要: 本文将桥梁维修质量控制作为重点,对其现场检验方式进行了分析,在某工程的案例研究下,得出桥梁维修质量控制和检验的最优方式,促进了桥梁施工与养护工作的有效性,保证道路桥梁的安全性。

关键词: 桥梁维修 质量控制 检验方式

1 工程概述

某高速公路东引桥预应力混凝土空心板连续刚构桥,桥跨布置为 $40 \times 25\text{m}$,上部结构是 30m 预制预应力混凝土空心板。经过现浇桥面板和现浇连续段整体化的处理,会形成连续体系,而且在墩高的基础上可以将其分成四跨一联、五跨一联的连续、钢构结合的结构形式。每个半桥由 20 块预制空心板构成,分为左右两幅,预制板的高度在 90cm ,而且存在 15cm 的现浇整体化混凝土层,上面设有 10cm 厚的沥青混凝土层,下部为双柱式桥墩,采用钻孔灌注桩的形式作为基础。

2 桥梁维修现场检验

2.1 现场检验方法

对于桥梁而言,现场检验的方法主要包括几种:首先,检查外观,可以通过目视、锤击等方式,对结合面处理以及粘贴的效果进行判定;其次,同步受力性能试验。将应力应变片贴在钢板、原有混凝土处,之后通过静载试验进行检测,对钢板、环氧混凝土以及原有混凝土之间的协调性、同步受力情况等进行判断。另外,可以在中断交通、正常通行的情况下,以贴碳纤维布和植筋为基础,进行对比正拉试验,从而对胶体强度形成过程进行分析,判断是否受到了交通的干扰影响,下面对其展开了详细分析。

2.2 同步受力性能实验

①选择现场试验位置。可以先在底板的的不同位置粘贴 4 块钢板,分别在中断交通和正常通行的情况下于底板的相邻位置粘贴 $1000 \times 1000\text{mm}$ 的碳纤维布,同时放置 8 根植筋。

②选择试验荷载。通过对现场条件进行分析,可以在中跨合拢段的左右幅加两辆重车,重量总计为 90t 。

③布置钢板测点。图 1 为应变片的布置图,其中⑥编号是粘贴在箱梁底板混凝土表面的应变片,其他均粘贴在钢板表面。

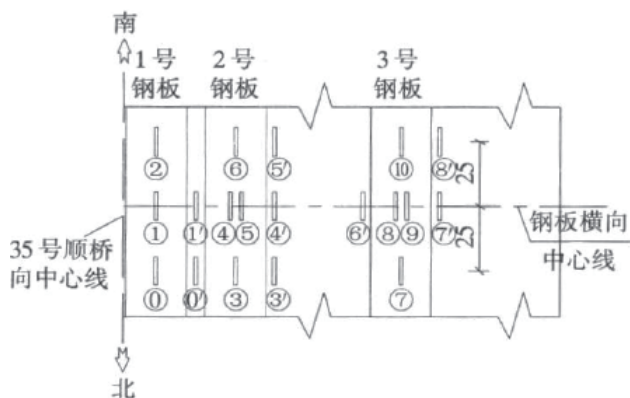


图 1 块外底板应变片布置示意图

3 桥梁维修质量控制措施

3.1 粘钢质量控制

在钢板粘贴之前,应该采用硬毛刷连续刷混凝土的凿毛

作了较为详尽的阐述。

参考文献

- [1] 杨兵见,魏丰,陈永志. Linux 下的 PCIE 同步时钟卡的设备驱动程序开发[J]. 计算机测量与控制, 2017, 25(1): 98-100
- [2] 郇洪亮,刘遵义. 基于 GPS 和 FPGA 的便携式高精度同步时钟的研制[J]. 电力系统保护与控制, 2009, 37(2): 80-82
- [3] 李泽文,姚建刚,曾祥君,等. 基于数字锁相原理的 GPS 高精度同步时钟产生新方法[J]. 电力系统自动化, 2009, 33(18): 82-86
- [4] 蒋陆萍,曾祥君,李泽文,等. 基于 GPS 实现电力系统高精度同步时钟[J]. 电网技术, 2011(2): 201-206

- [5] 李泽文,舒磊,邓丰,等. 基于全数字锁相环的电力系统高精度同步时钟[J]. 电力自动化设备, 2015, 35(7): 32-36
- [6] GurpreetSibia. 低噪声放大器选择[J]. 电子产品世界, 2004(19): 102-103

作者简介

第一作者: 刘启航: 在读本科生,研究方向为通信工程;单位: 南京邮电大学。

第二作者: 张帅帅: 在读本科生,研究方向为通信工程;单位: 南京邮电大学。

第三作者: 宋越卿: 在读本科,研究方向为通信工程单位: 南京邮电大学。