

# آزمایشگاه مدار منطقی و معماری کامپیوتر

مقدمه ای بر مدار منطقی و نرم افزار پروتئوس

مهسا غلامی

گروه مهندسی کامپیوتر، دانشکده فنی، دانشگاه گیلان

## نحوه نمره دهی:

حضور در کلاس ← ۱ نمره مثبت

تمرینات و فعالیت کلاسی ← ۱۰ نمره

امتحان تشریحی ← ۵ نمره

امتحان عملی ← ۵ نمره

آپلود تمرینات

Recent

راه ارتباطی:

گروه تلگرام

# سرفصل‌ها:

۱. مقدمه‌ای بر مدار منطقی و نرم افزار پروتئوس

۲. پیاده‌سازی مدارات در پروتئوس

۳. مقدمه‌ای بر زبان برنامه نویسی VHDL و نرم افزار ISE



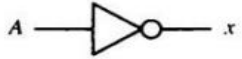


۴. آشنایی با تراشه قابل برنامه ریزی FPGA

# مدار منطقی چیست؟

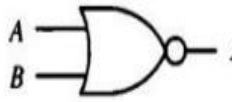

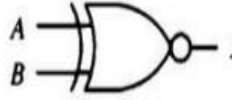
مدار منطقی، مداری دارای ورودی‌ها و خروجی‌ها هستند.  
از نظر عملکرد این مدارات بسیار شبیه تابع‌نویسی و یا روش‌های برنامه‌نویسی هستند.  
بر اساس منطق صفر و یک عمل می‌کنند. (Boolean)

گیت‌های مهم در مدار منطقی شامل:  
NOT, OR, AND و... هستند.

# گیت‌های مدار منطقی

AND	 $x = A \cdot B$ or $x = AB$	<table><tr><th>A</th><th>B</th><th>x</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	x	0	0	0	0	1	0	1	0	0	1	1	1
A	B	x															
0	0	0															
0	1	0															
1	0	0															
1	1	1															
OR	 $x = A + B$	<table><tr><th>A</th><th>B</th><th>x</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	x	0	0	0	0	1	1	1	0	1	1	1	1
A	B	x															
0	0	0															
0	1	1															
1	0	1															
1	1	1															
Inverter	 $x = A'$	<table><tr><th>A</th><th>x</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	x	0	1	1	0									
A	x																
0	1																
1	0																
Buffer	 $x = A$	<table><tr><th>A</th><th>x</th></tr><tr><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td></tr></table>	A	x	0	0	1	1									
A	x																
0	0																
1	1																
NAND	 $x = (AB)'$	<table><tr><th>A</th><th>B</th><th>x</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	x	0	0	1	0	1	1	1	0	1	1	1	0
A	B	x															
0	0	1															
0	1	1															
1	0	1															
1	1	0															

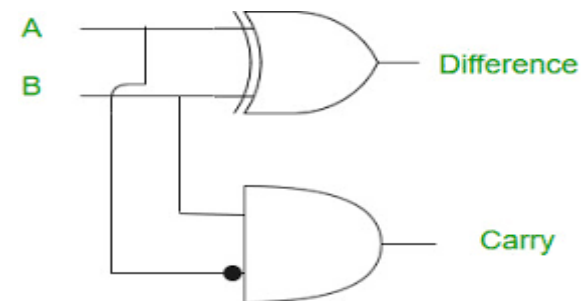
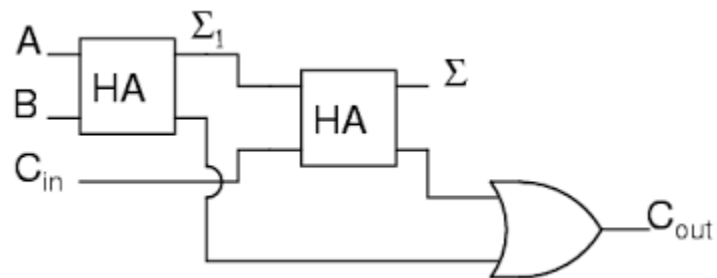
# گیت‌های مدار منطقی

NOR	 $x = (A + B)'$	<table> <tr> <th>A</th><th>B</th><th>x</th></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	x	0	0	1	0	1	0	1	0	0	1	1	0
A	B	x															
0	0	1															
0	1	0															
1	0	0															
1	1	0															
Exclusive-OR (XOR)	 $x = A \oplus B$ or $x = A'B + AB'$	<table> <tr> <th>A</th><th>B</th><th>x</th></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	x	0	0	0	0	1	1	1	0	1	1	1	0
A	B	x															
0	0	0															
0	1	1															
1	0	1															
1	1	0															
Exclusive-NOR or equivalence	 $x = (A \oplus B)'$ or $x = A'B' + AB$	<table> <tr> <th>A</th><th>B</th><th>x</th></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	A	B	x	0	0	1	0	1	0	1	0	0	1	1	1
A	B	x															
0	0	1															
0	1	0															
1	0	0															
1	1	1															

# انواع حالات مدار منطقی

## ۱. مدار ترکیبی

خروجی فقط به ورودی بستگی دارد. مانند جمع کننده ها، تفریق کننده ها و دیگرها ...  
مثل؟



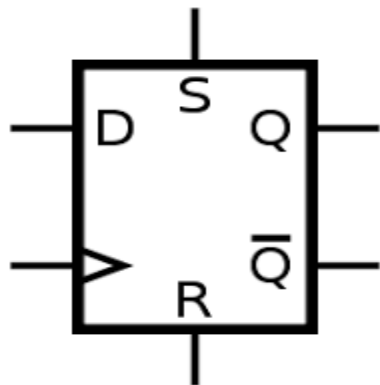


# انواع حالات مدار منطقی

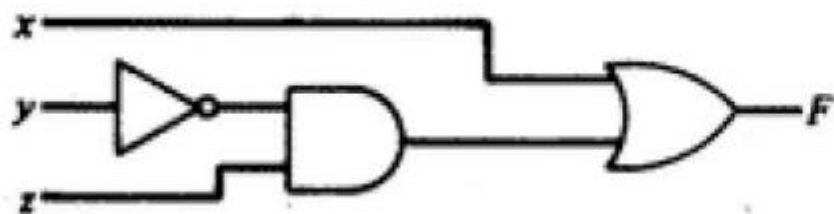
## ۲. مدار ترتیبی

خروجی علاوه بر ورودی به حالت فعلی نیز بستگی دارد. مانند لچ‌ها و فلیپ‌فلاپ‌ها و...  
مثل؟

تفاوت لچ و فلیپ‌فلاپ؟



# اولین پیاده‌سازی در پروتئوس



(ب) دیاگرام منطقی

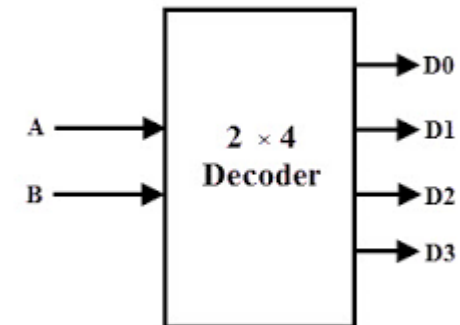
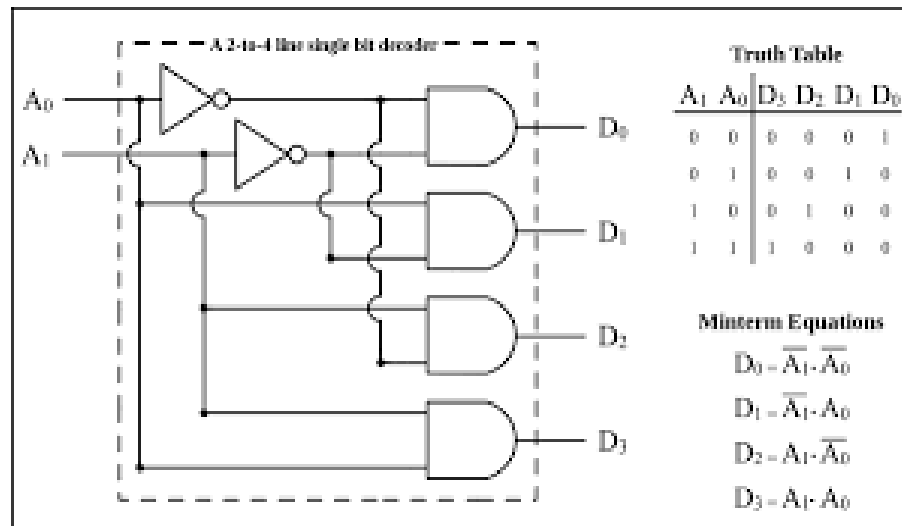
$x$	$y$	$z$	$F$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

(الف) جدول درستی

جدول درستی و دیاگرام منطقی برای  $F = x + y'z$ .

# دومین پیاده‌سازی در پروتئوس

دیکودر ۲:۴



# دومین پیاده‌سازی در پروتئوس

## دیکودر ۲:۴

در طراحی مدارات علاوه بر اینکه می‌توان مدار داخلی را طراحی کرد می‌توان از حالت Child نیز استفاده کرد یعنی در صفحه اول یک بلاک دایاگرام ایجاد می‌کنیم و در صفحه child مدار داخلی را می‌نویسیم.

پایان  
۱۴۰۱