Bonusová úloha

Marek Čederle (AIS ID: 121193) (Streda 18:00)

Návrh obvodu v prostredí HDL-Designer

(Prerobenie zadania č.3 do HDL-Designer)

Navrhnutý synchrónny sekvenčný obvod pre rozpoznávanie postupnosti binárnych číslic 111010 vytvorte v prostredí HDL-Designer s využitím grafického vstupu:

- 1. vo forme stavového diagramu (State Diagram fsm),
- 2. vo forme logickej schémy (Block Diagram struct) s obvodmi NAND a JK-PO,
- 3. vstupné hodnoty X, CLK, príp. Reset, ktoré slúžia na ovládanie obvodu, naprogramujte vo forme vývojového diagramu (Flow Chart flow).

Správnosť návrhu overte simuláciou v nástroji ModelSim.

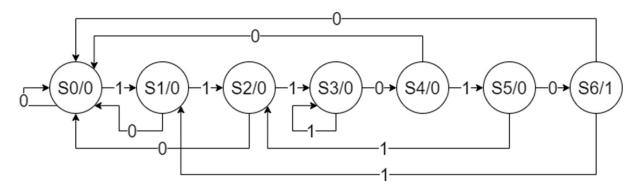
Riešenie

Zadaná postupnosť: 111010

Prechodová tabuľka pre automat typu Moore

	Nový stav		Y	Čo je splnené?
stav	x=0	x=1		
S0	S0	S1	0	Nič
S1	S0	S2	0	"1"
S2	S0	S3	0	"11"
S3	S4	S3	0	"111"
S4	S0	S5	0	"1110"
S5	S6	S2	0	"11101"
S6	S0	S1	1	"111010"

Prechodový graf typu Moore zo zadania č.3



Stavový diagram

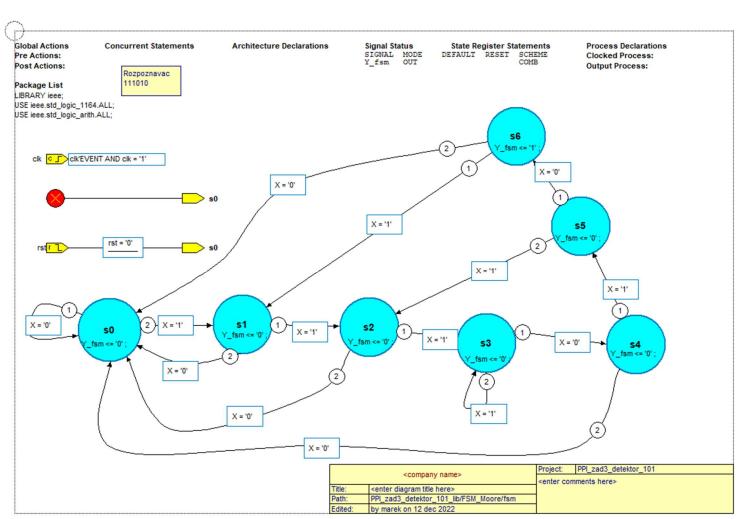
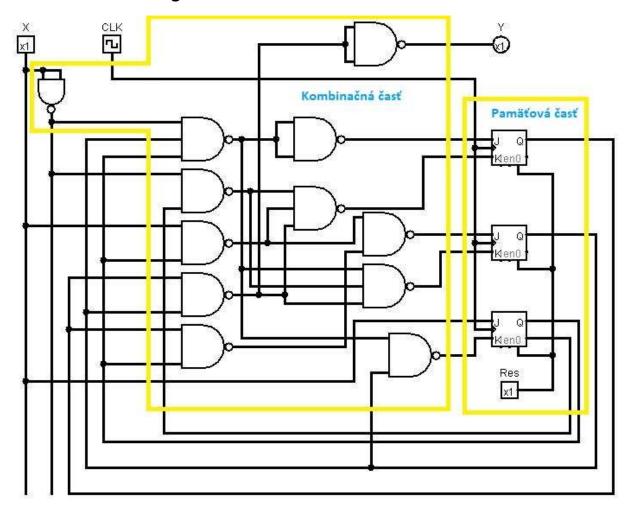
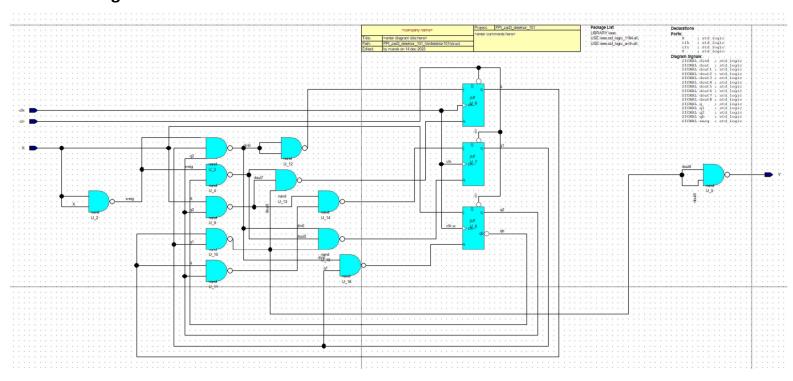


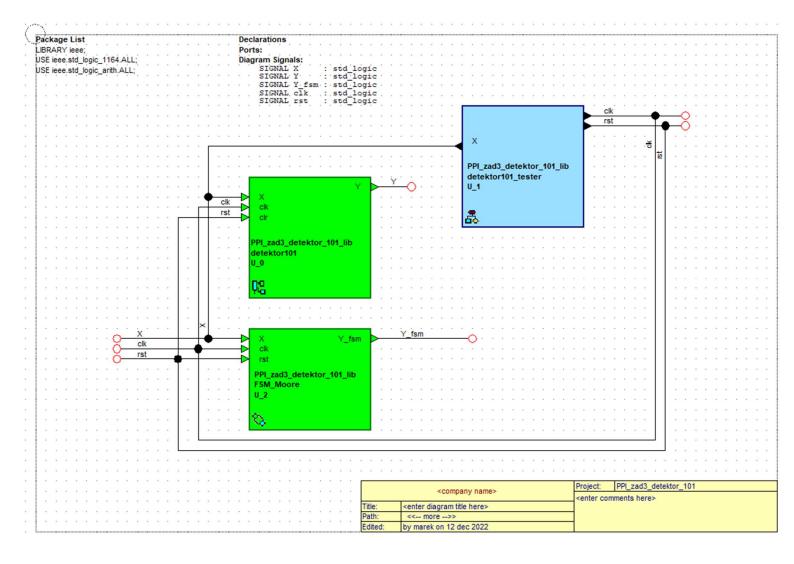
Schéma obvodu v LogiSime zo zadania č.3



Logická schéma



Bloková schéma



Výsledok simulácie



Zhodnotenie

Toto zadanie slúžilo na naučenie sa, ako fungujú preklápacie obvody typu JK, a ako navrhnúť synchrónny sekvenčný obvod pre našu postupnosť bitov. Zo zadanej postupnosti sme si vytvorili prechodovú tabuľku pre automat typu Moore. Následne sme tento automat znázornili ako flowchart diagram. Z týchto získaných vedomostí sme urobili funkčný návrh v programe HDL Designer a simuláciu v programe ModelSim. Obvod funguje na nasledovnom princípe: Na vstup nám príde jeden bit 1 alebo 0 (premenná X) a následne pomocou hodinového cyklu (CLK) prenesieme rekciou na nábežnú hranu túto hodnotu cez kombinačnú časť do našej pamäťovej časti, ktorá sa snaží zachytiť postupnosť a pri celej postupnosti bitov 111010 pošle na výstup (premenná Y) logickú jednotku.

Poznámka: Zadanie som robil do vzoru preto nie sú premenované názvy ako detektor_101 a podobne.