



UNIVERSITÀ DI PERUGIA
Dipartimento di Matematica e Informatica



ESAME DI DIDATTICA DELL'INFORMATICA
PER ARCHITETTURA DEGLI ELABORATORI

Esercitazione su circuiti combinatori

Professore

Prof. Arturo Carpi

Studenti

Amici Marco

Sbrega Giacomo

Broccoletti Roberta

Anno Accademico 2023-2024

1 Prerequisiti

Per poter svolgere l'esercitazione proposta è necessario che lo studente abbia prima appreso e compreso i seguenti prerequisiti:

- Conoscenza delle notazioni algebriche di base;
- Familiarità con le nozioni base dell'algebra Booleana;
- Saper costruire le tabelle di verità per funzioni booleane;
- Conoscenza e applicazione delle mappe di Karnaugh;
- Saper interpretare problemi relativi ai circuiti combinatori;
- Rappresentazione mediante diagrammi dei circuiti combinatori.

2 Obiettivi

Scopo dell'esercitazione è quello di condurre lo studente all'applicazione degli strumenti e dei concetti appresi sui circuiti combinatori nel corso di Architettura degli Elaboratori. In particolare, lo studente avrà acquisito le seguenti capacità:

1. Trasformazione delle specifiche verbali nella corrispondente tabella di verità;
2. Minimizzazione dell'espressione booleana (attraverso l'uso delle mappe di Karnaugh);
3. Disegnare, tramite appositi diagrammi, i circuiti combinatori.

3 Esercizio

1. In un'azienda sono disponibili tre auto aziendali destinate agli spostamenti di lavoro. L'assegnamento avviene attraverso la firma di un documento da parte del soggetto che le utilizza, diventando così unico responsabile dell'auto assegnata. Le quattro figure autorizzate al loro impiego hanno ruoli e responsabilità specifici che determinano la priorità nell'utilizzo dei veicoli.

- Amministratore delegato (A)
- Manager (M)
- Venditore (V)
- Stagista (S)

Si chiede di progettare un sistema automatico per la presa in carico delle automobili, considerando che tutte le figure potrebbero avere tale necessità in contemporanea, considerando il seguente ordine di priorità: $A > M > V > S$.

Il sistema di accesso è gestito tramite 4 differenti variabili "C", "D", "E" e "F" secondo la codifica riportata in Tabella 1.

Codifica assegnazione auto				
C	D	E	F	Codice
0	0	0	0	Nessun assegnamento
1	0	0	0	A
0	1	0	0	M
0	0	1	0	V
0	0	0	1	S
1	1	0	0	AM
1	0	1	0	AV
1	0	0	1	AS
0	1	1	0	MV
0	1	0	1	MS
0	0	1	1	VS
1	1	1	0	AMV
1	1	0	1	AMS
1	0	1	1	AVS
0	1	1	1	MVS

Soluzione

Formulazione

Creazione della tabella di verità.

A	M	V	S	F	E	D	C	Assegnamento
0	0	0	0	0	0	0	0	Nessuno
0	0	0	1	1	0	0	0	S
0	0	1	0	0	1	0	0	V
0	0	1	1	1	1	0	0	VS
0	1	0	0	0	0	1	0	M
0	1	0	1	1	0	1	0	MS
0	1	1	0	0	1	1	0	MV
0	1	1	1	1	1	1	0	MVS
1	0	0	0	0	0	0	1	A
1	0	0	1	1	0	0	1	AS
1	0	1	0	0	1	0	1	AV
1	0	1	1	1	1	0	1	AVS
1	1	0	0	0	0	1	1	AM
1	1	0	1	1	0	1	1	AMS
1	1	1	0	0	1	1	1	AMV
1	1	1	1	0	1	1	1	AMV

Ottimizzazione

Creazione delle Mappe di Karnaugh.

1. Mappa di Karnaugh per F.

		<i>VS</i>			
		00	01	11	10
<i>AM</i>	00	0	1	1	0
	01	0	1	1	0
	11	0	1	0	0
	10	0	1	1	0

$$F = \overline{V}S + \overline{A}S + \overline{M}S$$

2. Mappa di Karnaugh per E.

		VS			
		00	01	11	10
AM	00	0	0	1	1
	01	0	0	1	1
	11	0	0	1	1
	10	0	0	1	1

$$E = V$$

3. Mappa di Karnaugh per D.

		VS			
		00	01	11	10
AM	00	0	0	0	0
	01	1	1	1	1
	11	1	1	1	1
	10	0	0	0	0

$$D = M$$

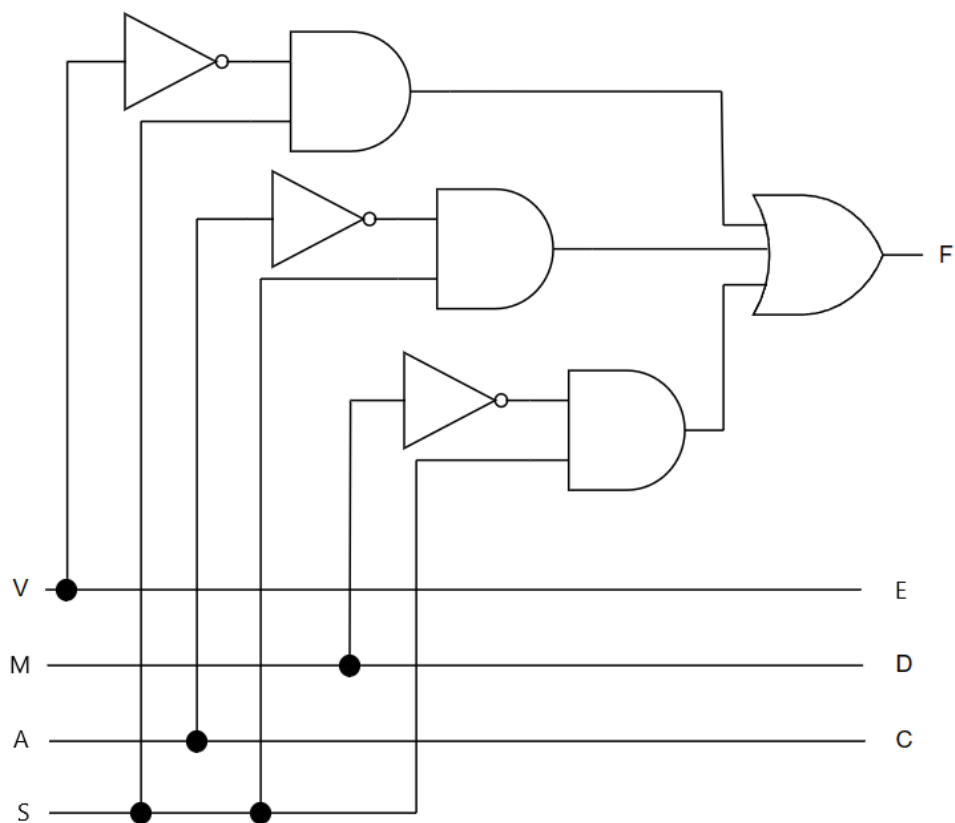
4. Mappa di Karnaugh per C.

		VS			
		00	01	11	10
AM	00	0	0	0	0
	01	0	0	0	0
	11	1	1	1	1
	10	1	1	1	1

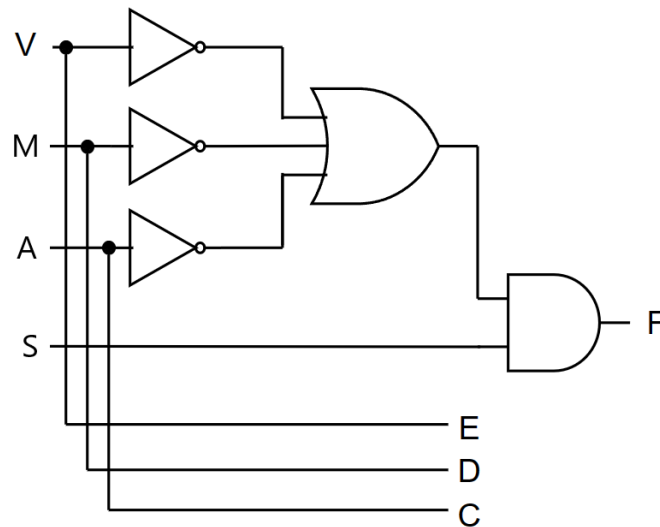
$$C = A$$

Disegno del circuito

Disegno del circuito combinatorio non minimizzato.



Le formule usate nella realizzazione del circuito combinatorio sono risultate essere già minimizzate quindi abbiamo cercato di lavorare sull'utilizzo di porte logiche equivalenti ma che ci permettessero di risparmiare sulle componenti. Alla fine, siamo arrivati inizialmente al seguente risultato...



... per poi accorgerci che poteva essere minimizzato ulteriormente nel seguente:

