第一章 研究背景与总体框架

1.1 现有低位宽存储及计算研究背景

1.1.1 传统低位宽存储技术背景

1.1.2 eBFP浮点数存储方案

1.1.3 可变位宽计算方案

1.2 通信系统中低位宽的应用

1.2.1 低位宽接收机

1.2.2 低位宽信道模型

第二章 基于IEEE-754的低位宽存储方案 (新增章节，单独写传统低位宽实现)

2.1 引言

本节将针对FP8低位宽浮点表示进行深入的仿真分析，从存储方案设计、存储误差、计算误差以及计算复杂度等多个维度全面探讨其在低位宽表示与计算上存在的缺陷与挑战。

2.2 FP8存储方案

2.3 现有低位宽优化算法

2.3.1 随机舍入

2.3.2 混合精度算法

2.3.3 基于分块的累加操作

2.3.4 指数偏移与自动放缩

2.4 数值仿真

2.3.1 存储误差

2.3.2 计算误差

2.3.3 计算复杂度

2.5 本章小结

第三章 矩阵算子低位宽实现方法

3.1 矩阵求逆算子低位宽实现

3.1.1 矩阵求逆传统算法

3.1.1.1 QR分解法

3.1.1.2 LU分解

3.1.2 矩阵求逆低复杂度算法

3.1.2.1 Sherman-Morrison求逆法

3.1.2.2 Cholesky分解

3.1.2.3 Neumann级数展开

3.1.2.4 CSM算法

3.1.2.5 CSM与Neumann级数对比

3.1.3 数值仿真

3.1.3.1 高位宽求逆仿真

3.1.3.2 低位宽求逆仿真

3.2 SVD算子低位宽实现

3.2.1 SVD算法

3.2.1.1 Householder SVD

3.2.1.2 Lanczos SVD

3.2.1.3 单边Jacobi SVD

3.2.2 SVD算法的低位宽实现与改进

3.2.3 不同SVD算法低位宽下的分析与比较

3.2.3.1 Householder与Lanczos的比较（不同的双对角化过程+相同的隐式QR迭代）

3.2.3.2 单边Jacobi算法的分析（计算复杂度+与Lanczos的重组相对误差、右奇异向量正交误差、奇异值相对误差）

第四章 低位宽存储与计算新方案

4.1 引言

基于IEEE-754标准的浮点数存储方案始终存在一些局限性，其中乘除开方运算的高复杂度极大限制了计算效率的上限。针对浮点数的缺陷，本章设计了一套新的数据存储格式EFP(Exponential Floating Point)。本章将详细介绍EFP的存储方案、算子设计及其在计算应用中的性能表现。

4.2 指数型浮点数EFP存储方案

4.2.1 EFP数据格式

4.2.2 EFP与LNS的比较

4.2.3 EFP与FP的比较

4.2.4 EFP的转换步骤和开销 (新增)

4.2.4 EFP存储误差

4.3 EFP算子设计

4.3.1 取反与取倒数

4.3.2 加减法

4.3.3 查找表的设计与压缩

4.3.4 乘除法

4.3.5 开方

4.3.6 算子复杂度分析与比较

4.4 数值仿真

4.4.1 实数计算误差

4.4.2 矩阵计算误差(新增在矩阵维度变大如 256×64\*64×256，128×32\*32×128的矩阵维度下和fp的性能对比)

4.4.3 计算时延

4.5 EFP存储方案优势分析与应用方向

4.6 本章小结

第五章 低位宽SVD算子优化设计

5.1 低秩近似SVD算法（Randomize SVD与角域采样SVD）

5.1.1 RSVD的算法+简单的物理解释

5.1.2 角域采样SVD的实现思想+算法

5.1.3 64bit仿真（矩阵维度与重组误差、右奇异向量正交性、奇异值误差，通信系统BLER仿真）

5.2 近似SVD算法的子空间迭代

5.2.1 算法原理

5.2.2 64bit仿真（矩阵维度与重组误差、右奇异向量正交性、奇异值误差，通信系统BLER仿真）

5.3 低位宽SVD算子的EFP实现

5.3.1 EFP16仿真（矩阵维度与重组误差、右奇异向量正交性、奇异值误差，通信系统BLER仿真）

第六章 基于误差建模的可变位宽计算新设计

6.1 前言

6.2 基于置信区间的误差传播设计

6.3 单步优化问题求解

6.3.1 方法1:最终目标导向（激光制导）

6.3.2 方法2:计算结果辅助（红外制导）

6.3.3 方法3：单步马尔可夫（惯性制导）

6.4 算法整体优化设计

6.4.1 单步参数的工程化计算

6.4.2 算法全局优化策略

6.5 数值仿真

6.5.1 EFP 可变存储计算方案设计

6.5.2 矩阵乘法

6.5.3 ZF预编码可变精度数值仿真

第七章 基于EFP的模块化离线可变位宽预编码设计与性能分析

7.1 引言

引出可变位宽的潜在优势，通过合理划分计算阶段、利用可变位宽策略来提升系统的性能与效率。

7.2 SVD预编码可变位宽方案设计与初步仿真

提出优化的阶段划分方法，力图通过更加合理的计算分段设计，提升系统的解释能力，并为位宽优化提供更明确的指引。详细介绍SVD预编码优化后计算阶段的具体步骤，以及每个阶段根据计算误差和精度需求进行的位宽调整。描述可变位宽方案的仿真过程，并展示其在BLER、平均计算位宽等性能指标上的表现。

7.3 SVD预编码可变位宽方案优化

引入误差敏感性分析，通过回归分析等手段确定各阶段对BLER和计算位宽的影响，结合p值分析，识别出关键阶段；基于各算子与矩阵的误差评估，找出高效的位宽分配方案，确保在满足精度要求的同时，减少平均位宽。

7.4 跨SNR场景的可变计算方案验证与稳健性分析

针对不同信噪比场景，测试可变位宽方案的表现，分析其稳健性。若同一方案在不同SNR下性能表现有差异，提出基于SNR等环境因素的自适应调整策略，使可变位宽计算能够在不同场景下灵活调整。

7.5 本章小结

第八章 基于计算误差建模的功率分配优化设计

8.1 SVD计算误差建模（计算误差的复圆高斯随机噪声建模、推导接收信号表达式）

8.2 表征计算误差对性能指标的影响

8.2.1 计算误差对BER的影响（推导BER表达式、BER性能仿真结果、结果分析）

8.2.2 计算误差对MSE的影响（推导MSE表达式、MSE性能仿真、结果分析）

8.2.3 计算误差对SINR的影响（推导SINR表达式、SINR性能仿真、结果分析）

8.3 功率分配优化设计

8.3.1 最小BER和准则（构建优化问题、优化问题迭代求解）

8.3.2 最小最大MSE准则（构建优化问题、闭式问题求解）

8.3.3 最大最小SINR准则（构建优化问题、低复杂度问题求解）

8.4 数值仿真

8.4.1 仿真流程与参数设置

8.4.2 最小BER和准则下的性能比较（仿真结果、结果分析）

8.4.3 最小最大MSE准则下的性能比较（仿真结果、结果分析）

8.4.4 最大最小SINR准则下的性能比较（仿真结果、结果分析）

8.4.5 不同设计准则的性能比较（仿真结果、结果分析）

第九章 基于EFP的低位宽预编码全链路性能分析

9.1 引言

本章将基于第四章介绍的EFP数据存储格式进行低位宽预编码仿真和分析。首先将描述仿真参数设置，最后将给出不同数据格式、不同位宽和不同流数场景下的仿真结果并做比较分析。

9.2 基线分析

9.2.1 系统模型

9.2.2 仿真流程与参数设置

9.2.3 仿真结果与分析

9.2.3.1 不同位宽下SVD预编码仿真结果与分析

9.2.3.2 SVD/ZF预编码仿真结果与分析

9.2.3.3 不同流数下SVD预编码仿真结果与分析

9.3 项目全链路性能仿真及分析

9.3.1 仿真参数设置

9.3.2 EFP低位宽ZF预编码仿真（大规模）

9.3.3 EFP低位宽SVD预编码仿真（大规模、各要素贡献分析）

9.4 低位宽预编码设计新方案（工程实现方案）

第十章 总结与展望