# KAUNO TECHNOLOGIJOS UNIVERSITETAS INFORMATIKOS FAKULTETAS

# Modulio P175B125 "Kompiuterių architektūra"

Laboratorinio darbo aprašas (ataskaita) Pirmas laboratorinis darbas (tema 1.3. Procesorius. Valdymo ir operacinis įtaisai)

**Dėstytojas**Rasa Brūzgienė

**Studentas**Arnas Švenčionis

### **TURINYS**

1. Užduoties analizė	3
2. Algoritmo medis	
3. simuliacijos rezultatai	
4. Rezultatu analizė	

## 1. UŽDUOTIES ANALIZĖ

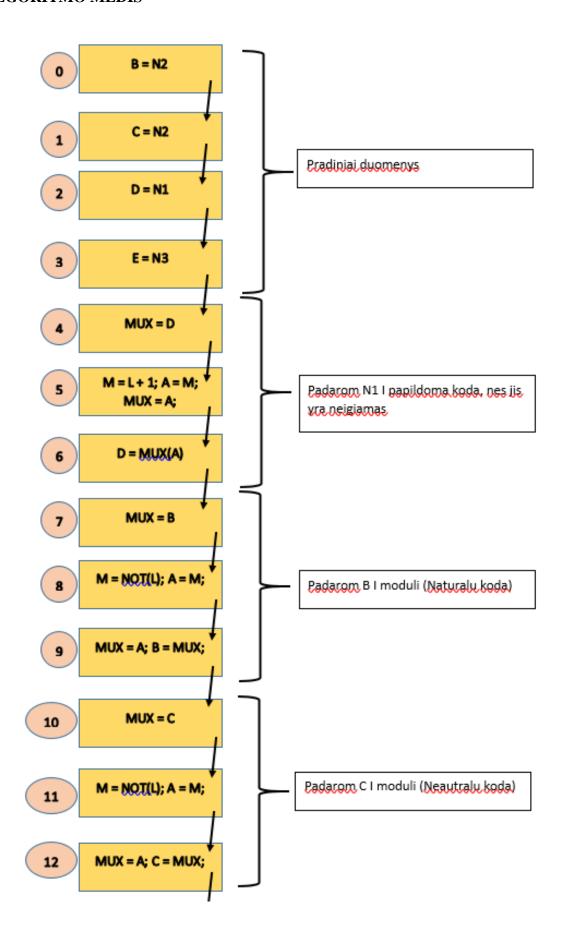
Paskaičiuoti išraiškos  $\frac{\overline{N1+N2^2}}{-N3}$  atsakymą, kai adresacija yra priverstinė, kodas – atvirkštinis, o ženklai yra - / - / +;

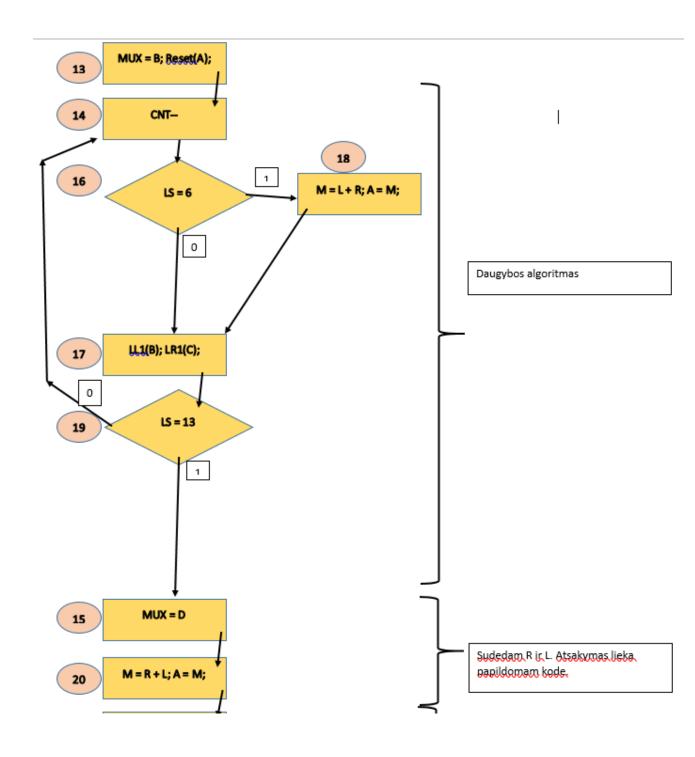
Kadangi N1 yra neigiamas, prieš sudedant jį reikia paversti į papildomą kodą (+1);

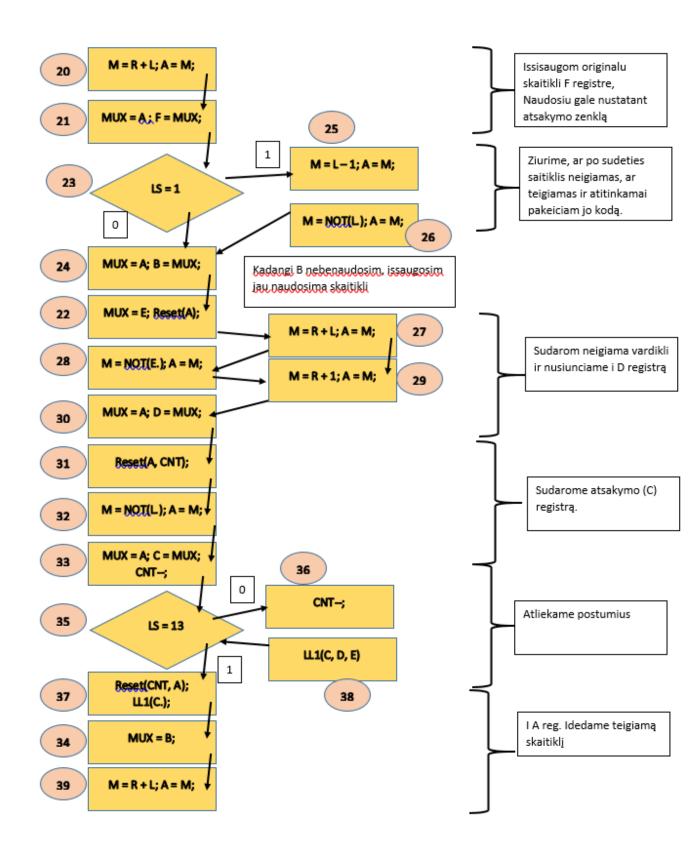
Keliant N2 kvadratu, jį reikia sudauginti su pačiu savimi. Kadangi jis yra neigiamas, jį perkeliame į neutralų kodą (modulį).

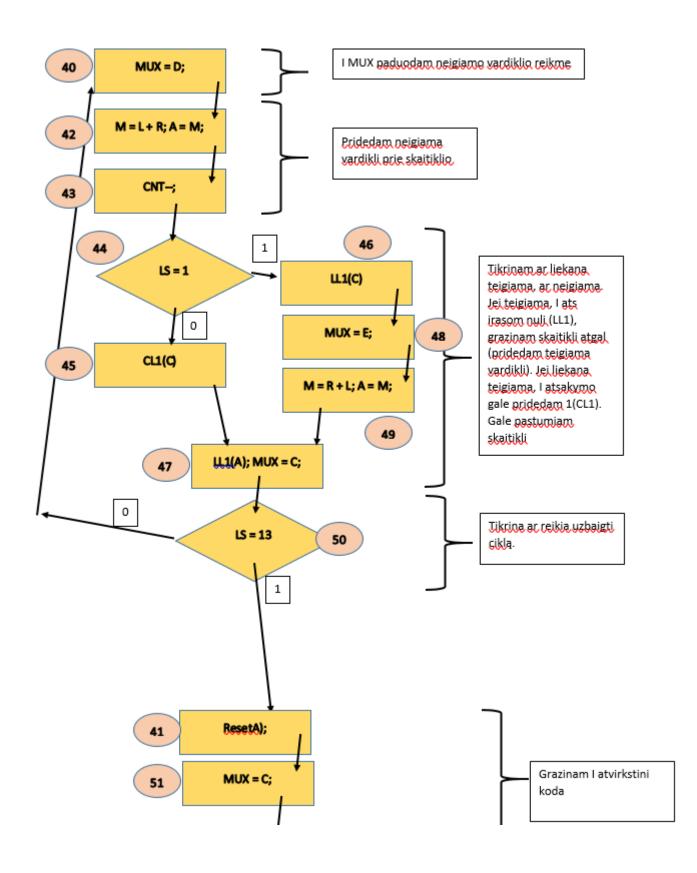
N3 ženklas yra +. Tačiau sąlygoje prieš jį yra -. Todėl gale tikrinsiu skaitiklio ženklą ir pagal tai atitinkamai keisiu rezultato ženklą.

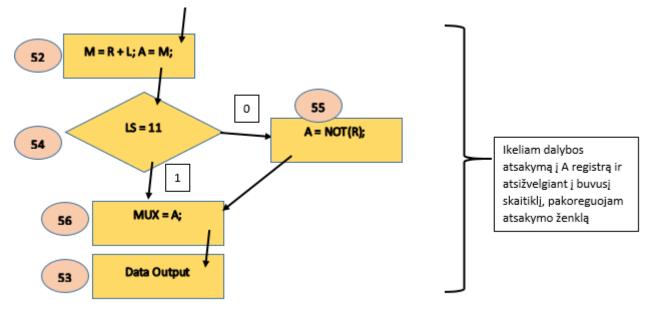
#### 2. ALGORITMO MEDIS

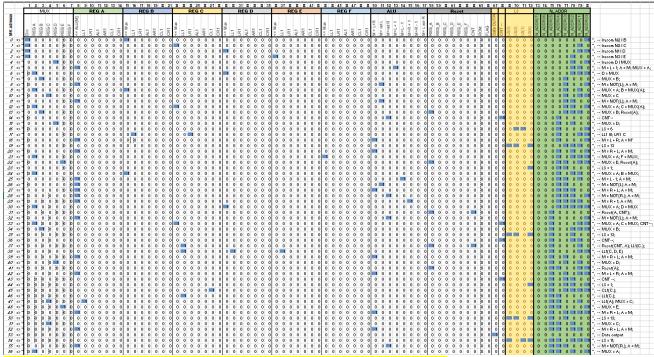












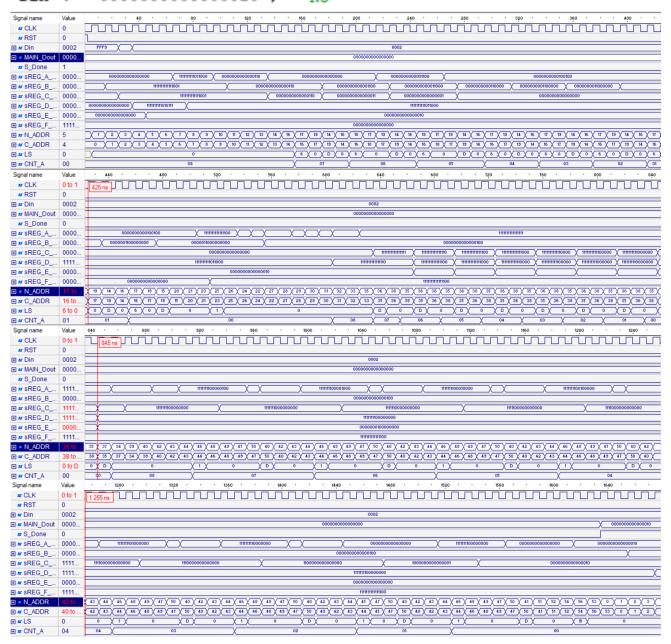
Pateikiamas algoritmo medis. Algoritmas turi patenkinti šias sąlygas:

- jis turi atlikti darbą;
- jis turi būti aiškus ir nedviprasmiškas;
- jis turi apibrėžti žingsnių seką, reikalingą darbui atlikti, t. y. jis turi nurodyti žingsnių

atlikimo tvarką;

#### 3. SIMULIACIJOS REZULTATAI

```
Kai stimulas yra:
```



Kai stimulas yra:

```
begin
                 Din <= "111111111111111001";
                 wait for 15 ns;
                 Din <= "1111111111111111001";
                 wait for 10 ns:
                 Din <= "11111111111111111101";
                 wait for 10 ns;
                 Din <= "00000000000000011";
 Signal name
  ™ CLK
                  0 to 1
                            ■ RST
⊞ # Din

    ■ MAIN_Dout

                  0000.

■ S_Done

0000.
                   0000..
                   0000

    SREG_D_

                   1111.
⊕ # sREG_E_
                   0000
⊞ # sREG F
                  0000
                                 ⊕ # C_ADDR
⊕ # LS

■ CNT_A
                  02
Signal name
                  Value
                          manaria anaria anar
 ar CLK
ar RST
                  0003
⊞ ar Din
# MAIN_Dout
  ar S Done
...r sREG_A_
∄ #r sREG_B
                  0000
                                                                                                                                                     ⊞ # sREG C
                  1111.
mar sREG_D_.
                  1111.
                                                                    111111111111111111
⊞ #r sREG_E
                  0000
                            ■ N ADDR
⊞ # C ADDR
01
                         805 ms
Signal name
                  Value
ar CLK
                  0 to 1
                  0003
⊕ ar Din

■ MAIN_Dout
                  0000

■ S Done

■ * sREG_A_
∰ # sREG_B
                  0000
                  1111.
⊞ # sREG C
⊞ #rsREG_D_.
                  1111.
FI # SREG E
                  0000.
                              35 (55 (57 (54 (53 (42 (42 (43 (44 (46 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44 (46 (44

■ N ADDR

■ Mr C_ADDR

                                  ~ X X

• X • X
⊞ # CNT A
                  01
  ar CLK
ar RST
                             1205 ns
                  0 to 1
⊞ ar Din
                  0003

    ■ MAIN_Dout 0000.
 ar S_Done
                  1111
FLar SREG A
⊞ ar sREG_B_
                  0000.

■ ** sREG_C_
                  1111
⊞ #r sREG D
                  1111
⊞ #r sREG_E_..
0000
                             ∄ # C_ADDR
⊞ #r LS

    ■ Mr CNT_A
                  04
```

Daugyba: process

#### 4. REZULTATŲ ANALIZĖ

Pirmame bandyme N1 = -40, N2 = -6, N3 = 2; Pakelus N2 kvadratu(sudauginus su savimi) gaunu 36. Prie 36 pridėjus –40 gaunu -4. Jį padarau į modulį ir tęsiu su dalyba. Padalinus iš 2 gaunu 2. Kadangi skaitiklis neigiamas ir vardiklis neigiamas, atsakymą palieku gautą.

Antrame bandyme N1 = -2; N2 = -6; N3 = 3; Pakelus N2 kvadratu(sudauginus su savimi) gaunu 36. Prie 36 pridėjus -2 gaunu 34. Padalinus iš 2 gaunu 17. Tačiau, kadangi skaitiklis teigiamas, atsakymą reikia invertuoti.

Supratau kaip veikia procesorius, jo įrenginiai kam skirti algoritmo medžiai, kaip veikia ir kuo skiriasi priverstinė ir natūrali adresacija. Rezultatus gaunu teisingus, taigi užduotį laikau pavykusią.