



به نام خدا

دانشگاه آزاد اسلامی، واحد تهران شمال

دانشکده برق و کامپیوتر

دستور کار آزمایشگاه مدار منطقی

نیمسال دوم سال تحصیلی ۱۴۰۳-۱۴۰۲

تهیه و تنظیم: دکتر یاور صفایی مهربانی

آدرس ایمیل: AdvancedCompArch@gmail.com

آدرس کانال تلگرام: @Computer_IoT

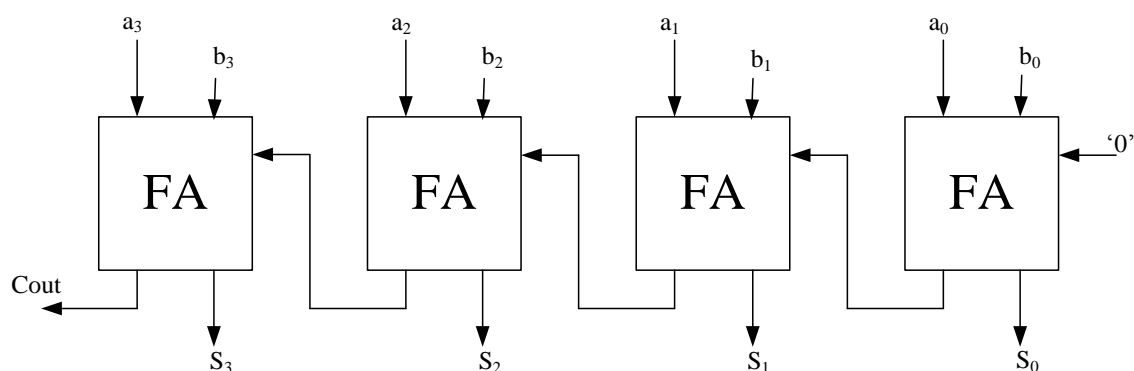
آزمایش ۴: آشنایی با مدار جمع کننده/تفریق کننده چند بیتی برای اعداد بدون علامت

هدف: در این آزمایش مدارهای جمع کننده و تفریق کننده چند بیتی برای اعداد بدون علامت توسط مدار تمام جمع کننده و گیت های منطقی پایه طراحی و پیاده سازی می شوند.

وسایل و قطعات مورد نیاز: منبع تغذیه، برد بورده، مالتی متر، پنج عدد مقاومت $150\ \Omega$ ، پنج عدد LED، تراشه های (AND) 7408، (XOR) 7486 و (OR) 7432

الف) مدار جمع کننده:

با استفاده از ۴ عدد مدار تمام جمع کننده (FA) که در آزمایش جلسه گذشته با آن آشنا شده ایم، می توان یک مدار جمع کننده ۴ بیتی (4-bit Adder) برای اعداد بدون علامت (Unsigned) طراحی نمود. بدیهی است که نقلی ورودی (Cin) به طبقه اول بایستی '0' باشد. در ادامه، نقلی خروجی از یک طبقه مشخص، به نقلی ورودی طبقه بعدی متصل می گردد. در شکل زیر مدار جمع کننده ۴ بیتی نمایش داده شده است. دو عملوند ورودی چهار بیتی $A=a_3a_2a_1a_0$ و $B=b_3b_2b_1b_0$ به مدار اعمال می شوند و خروجی پنج بیتی $C_{out}S_3S_2S_1S_0$ به دست می آید.



ب) مدار جمع کننده/تفریق کننده:

معمولاً مدار تفریق کننده را به صورت جداگانه طراحی نمی کنند. بلکه، با اعمال کمی تغییرات در مدار جمع کننده که در بخش الف) توضیح داده شد، می توان مداری طراحی نمود که به صورت جمع کننده یا تفریق کننده عمل نماید. در تفریق دو عدد بدون علامت A و B به صورت $A-B$ می توان از تکنیک مکمل گیری به صورت زیر استفاده نمود:

$$A - B = A + 2' SComp(B) = A + \overline{B} + 1$$

برای داشتن همزمان عمل جمع و تفریق بایستی از یک سیگنال کنترلی به نام M استفاده نماییم. زمانی که $M=0$ است، عملوند B مکمل نمی گردد و بیت '1' نیز به مدار اعمال نمی شود. در نتیجه، عمل جمع $A+B$ انجام می شود. در مقابل، زمانی که $M=1$ است، عملوند B مکمل می گردد و بیت '1' نیز به مدار اعمال می شود. در نتیجه، عمل تفریق $A + \overline{B} + 1 = A - B$ انجام می شود. از گیت XOR می توان به عنوان یک گیت NOT کنترل شده استفاده نمود تا در صورت نیاز سیگنال ورودی را معکوس نماید. زمانی که عمل تفریق برای اعداد بدون علامت A و B به صورت $A-B$ انجام می شود دو حالت امکان دارد وجود داشته باشد:

$$A \geq B \quad \triangleright$$

در این حالت رقم نقلی خروجی تولید می شود ($Cout='1'$) که از آن چشم پوشی می شود. به مثال زیر توجه نمایید.

$$4 - 2 = 2 \quad 0100 - 0010 = 0100 + 2'SComp(0010)$$

$$\begin{array}{r} \textcircled{X} \swarrow \\ 0100 \\ + \\ 1110 \\ \hline 0010 \end{array}$$

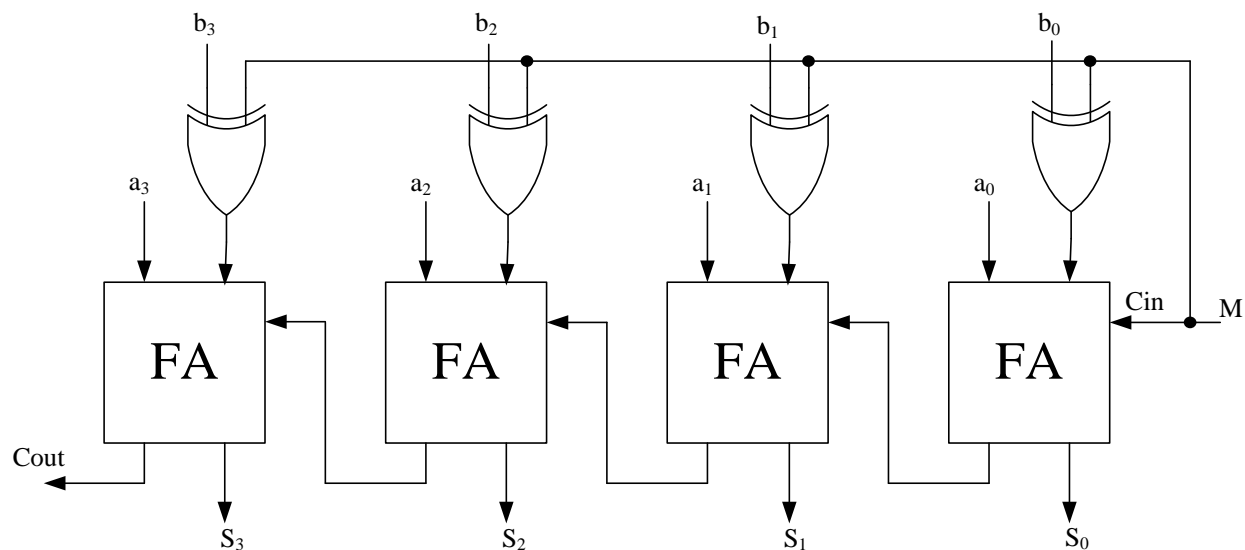
$$A < B \quad \triangleright$$

اگر $A < B$ باشد رقم نقلی خروجی تولید نمی شود ($Cout='0'$). برای اصلاح نتیجه، بایستی از خروجی یک مرتبه مکمل ۲ بگیریم و یک علامت منفی نیز منظور نماییم. به مثال زیر توجه نمایید.

$$2 - 4 = -2 \quad 0010 - 0100 = 0010 + 2'SComp(0100)$$

$$\begin{array}{r} \textcircled{0} \swarrow \\ 0010 \\ + \\ 1100 \\ \hline 1110 \end{array} \xrightarrow{\text{اصلاح نتیجه}} -(0010)$$

مدار جمع کننده/تفریق کننده ۴ بیتی در شکل زیر نمایش داده شده است. اگر سیگنال کنترلی $M=0$ باشد عمل جمع و اگر $M=1$ باشد عمل تفریق انجام می شود.



فعالیت کلاسی:

۱- با استفاده از مدار تمام جمع کننده (FA) که در جلسه قبل آشنا شدید، مدار جمع کننده/تفریق کننده ۴ بیتی را ببندید. برای اعمال نمودن ورودی ها به مدار، ۴ عدد LogicState برای ورودی A و ۴ عدد LogicState برای ورودی B قرار دهید. در ضمن، یک عدد LogicState نیز برای ورودی کنترلی M قرار دهید. به منظور مشاهده نتایج، در خروجی های $S_3S_2S_1S_0$ نیز ۵ عدد LED قرار دهید. حال به ازای چند حالت مختلف برای ورودی های A و B، عملکرد مدار خود را در حالت های جمع و تفریق بررسی نمایید.