

به نام خدا

دانشگاه آزاد اسلامی، واحد تهران شمال

دانشکده برق و کامپیوتر

دستور کار آزمایشگاه مدار منطقی

نيمسال دوم سال تحصيلي ١٤٠٣–١٤٠٢

تهیه و تنظیم: دکتر یاور صفایی مهربانی

آدرس ایمیل: AdvancedCompArch@gmail.com

آدرس کانال تلگرام: Computer_IoT®

آزمایش ۵: آشنایی با تراشه های جمع کننده و مقایسه کننده

هدف: در این آزمایش ابتدا با تراشه های (IC) جمع کننده و مقایسه کننده ۴ بیتی برای اعداد بدون علامت آشنا می شویم و در ادامه مدار جمع کننده/تفریق کننده ۴ بیتی را با بکارگیری تراشه جمع کننده پیاده سازی می نماییم.

وسایل و قطعات مورد نیاز: منبع تغذیه، برد بورد، مالتی متر، پنج عدد مقاومت Ω 150، پنج عدد LED، تراشه های 7485(Comparator) و 7485(XOR)

الف) تراشه جمع كننده:

در آزمایش جلسه گذشته با استفاده از \raiset عدد مدار تمام جمع کننده (FA) توانستیم یک مدار جمع کننده \raiset بیتی (4-bit Adder) برای اعداد بدون علامت (Unsigned) طراحی کنیم. در این جلسه با تراشه 7483 آشنا می شویم که دو عملوند چهار بیتی $A=a_3a_2a_1a_0$ و $A=a_3a_2a_1a_0$ را با یکدیگر جمع می نماید. بدیهی است که نقلی ورودی (Cin) به طبقه اول بایستی \raiset 0 باشد. برای پیاده سازی مدارهای جمع کننده بزرگتر کافی است تا به تعداد مورد نیاز این تراشه ها را در کنار یکدیگر قرار داده و رقم نقلی خروجی از یک طبقه مشخص را به نقلی ورودی طبقه بعدی متصل کنیم. در شکل زیر تراشه 7483 نمایش داده شده است. دو عملوند ورودی چهار بیتی $A=a_3a_2a_1a_0$ به دست می آید. $A=a_3a_2a_1a_0$



ب) مدار جمع كننده /تفريق كننده:

معمولا مدار تفریق کننده را به صورت جداگانه طراحی نمی کنند. بلکه، با اعمال کمی تغییرات در مدار جمع کننده که در بخش الف) توضیح داده شد، می توان مداری طراحی نمود که به صورت جمع کننده یا تفریق کننده عمل نماید. در تفریق دو عدد بدون علامت A و B به صورت A می توان از تکنیک مکمل گیری به صورت زیر استفاده نمود:

$$A - B = A + 2$$
' $SComp(B) = A + \overline{B} + 1$

برای داشتن همزمان عمل جمع و تفریق بایستی از یک سیگنال کنترلی به نام M استفاده نماییم. زمانی که A+B جمع و تفریق بایستی از یک سیگنال کنترلی به نام M استفاده نماییم. زمانی که B است، عملوند B مکمل نمی شود. در نتیجه، عمل نمی شود. در مقابل، زمانی که B است، عملوند B مکمل می گردد و بیت '1' نیز به مدار اعمال می شود. در نتیجه، عمل تفریق B B انجام می شود. از گیت XOR می توان به عنوان یک گیت شود. در نتیجه، عمل تفریق B انجام می شود در امعکوس نماید. زمانی که عمل تفریق برای NOT کنترل شده استفاده نمود تا در صورت نیاز سیگنال ورودی را معکوس نماید. زمانی که عمل تفریق برای اعداد بدون علامت B و B به صورت B انجام می شود دو حالت امکان دارد وجود داشته باشد:

A≥B ➤

در این حالت رقم نقلی خروجی تولید می شود ('Cout='1') که از آن چشم پوشی می شود. به مثال زیر توجه نمایید.

$$4-2=2 \qquad 0100-0010=0100+2'SComp(0010)$$

$$0100$$

$$\frac{1110}{0010} + \frac{1110}{0010}$$

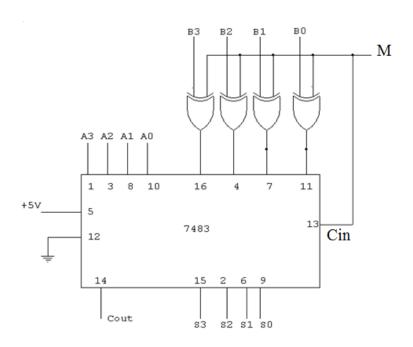
A<B ➤

اگر A < B باشد رقم نقلی خروجی تولید نمی شود (O'-Cout). برای اصلاح نتیجه، بایستی از خروجی یک مرتبه مکمل ۲ بگیریم و یک علامت منفی نیز منظور نماییم. به مثال زیر توجه نمایید.

$$2-4=-2 \qquad 0010-0100=0010+2'SComp(0100)$$

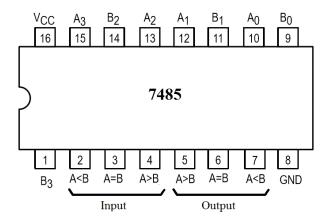
$$0010 \\ 1100 \\ 1110 \\ -(0010)$$

مدار جمع کننده/تفریق کننده * بیتی در شکل زیر نمایش داده شده است. اگر سیگنال کنترلی M=0 باشد عمل جمع و اگر M=1 باشد عمل تفریق انجام می شود.



ج) تراشه مقایسه کننده

به منظور مقایسه میان دو عملوند دودویی بدون علامت (Unsigned) می توان با استفاده از گیت های منطقی پایه مداری را طراحی نمود. تراشه 7485 عمل مقایسه را میان دو عملوند چهار بیتی انجام می دهد و نتیجه را به صورت تساوی، بزرگتر یا کوچکتر در ۳ پایه خروجی نمایش می دهد. پایه های این تراشه فعال بالا Active) (High) هستند. در شکل زیر تراشه 7485 نمایش داده شده است.



به منظور مقایسه دو عدد چهار بیتی بایستی پایه های کنترلی ورودی ۲ و * را به زمین و پایه * را به منبع تغذیه متصل نماییم. با این کار فرض می شود که اعداد موجود در طبقه قبلی با یکدیگر برابر هستند. حال می توانیم با اعمال نمودن ورودی های $A=A_3A_2A_1A_0$ و $A=B_3B_2B_1B_0$ به تراشه 7485، آنها را با یکدیگر مقایسه توانیم با اعمال نمودن ورودی های $A=A_3A_2A_1A_0$ و $A=A_3A_2A_1A_0$ نماییم. نتیجه مقایسه بر روی پایه های $A=A_3A_2A_1A_0$ و $A=A_3A_2A_1A_0$ نماییم. منظور مقایسه اعداد بزرگتر بایستی چندین تراشه 7485 را به یکدیگر متصل نماییم.

فعاليت كلاسى:

I استفاده از تراشه 7483 مدار جمع کننده/تفریق کننده I بیتی را ببندید. برای اعمال نمودن ورودی ها به مدار، I عدد LogicState برای ورودی I ورودی I ورودی I عدد LogicState برای ورودی I قرار دهید. در ضمن، یک عدد LogicState برای ورودی کنترلی I قرار دهید. به منظور مشاهده نتایج، در خروجی های I قرار دهید. حالت مختلف برای ورودی های I و I عملکرد مدار خود را در حالت های جمع و تفریق بررسی نمایید.

در ضمن، در پایه های خروجی ۵، ۶ و ۷ نیز			
		د LED قرار دهید.	ـه عد