

نام درس: آزمایشگاه معماری کامپیوتر

شماره دانشجویی: ۴۰۱۱۰۶۳۶۳

نام و نام خانوادگی: میترا قلی پور

شماره دانشجویی: ۴۰۱۱۰۶۳۲۸

نام و نام خانوادگی: نیکا قادری

شماره دانشجویی: ۴۰۱۱۰۶۲۵۵

نام و نام خانوادگی: ملیکا علیزاده

هدف

هدف از این آزمایش آشنایی با نحوه عملکرد یک جمع کننده ددهی است. در این آزمایش، دو عدد سه رقمی در مبنای ده به مدار داده می شود و نتیجه مورد انتظار در خروجی مشاهده می شود (شکل ۱).

شرح آزمایش

در تمامی آزمایش های این آزمایشگاه، استفاده از شبیه سازی قبل از پیاده سازی نهایی مدار به شدت توصیه می شود. این جلسه از آزمایشگاه به آشنایی با یک شبیه ساز اختصاص دارد. برای این منظور، لازم است یک مدار جمع کننده ددهی سه رقمی طراحی کرده و عملکرد آن را با کمک شبیه ساز بررسی کنید. اغلب برای ساده تر شدن کار و راحتی اشکال زدایی، طراحی به صورت سلسله مراتبی انجام می شود. برای این کار می توانید:

- ابتدا یک بلوک تمام جمع کننده تک بیتی طراحی کنید.
 - سپس با استفاده از بلوک طراحی شده، یک جمع کننده ددهی یک رقمی بسازید.
 - نهایتاً، با استفاده از سه جمع کننده ددهی یک رقمی، یک جمع کننده سه رقمی طراحی کنید.
- پس از طراحی مدار، درستی عملکرد آن را با ورودی های مختلف آزمایش کنید.

نتایج مورد انتظار

در این آزمایش، چند سری عدد سه رقمی در مبنای ده به ورودی مدار داده شده و انتظار می رود جمع این اعداد در خروجی نمایش داده شود.

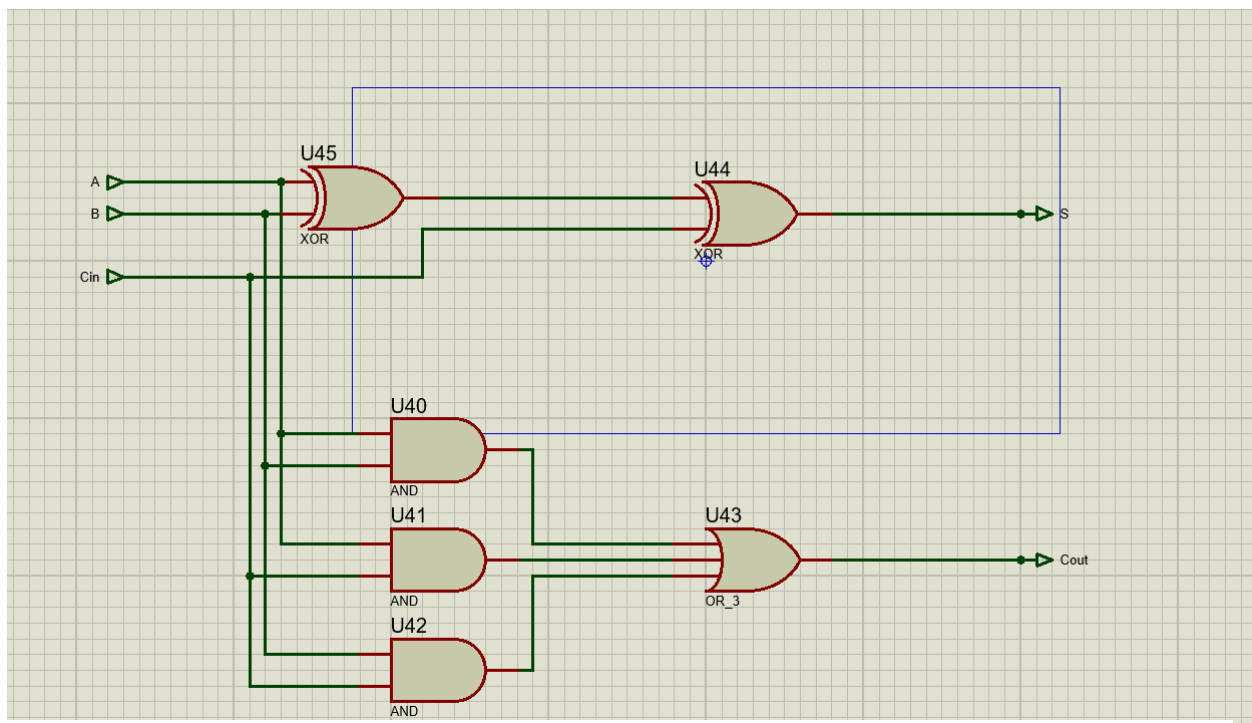
بخش اول : طراحی یک بلوک تمام جمع کننده (full adder)

جدول درستی یک تمام جمع کننده تک بیتی به صورت زیر است:

Inputs			Outputs	
A	B	C _{in}	Sum	Carry
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

پس اگر تعداد ۱ها فرد باشد (۳ یا ۱)، مقدار Sum برابر ۱ می شود. بنابراین XOR سه بیت ورودی این مقدار را به ما خروجی می دهد. همچنین اگر حداقل ۲ بیت از ۳ بیت ۱ باشند کری داریم که با AND همه حالت های دوبه دو ورودی ها و در نهایت OR آنها بدست می آید. بدین منظور تمام جمع کننده تک بیتی زیر را طراحی کردیم:

** در این مدار به علت اینکه XOR سه ورودی نداشتیم از دو عدد XOR و ورودی استفاده کردیم.

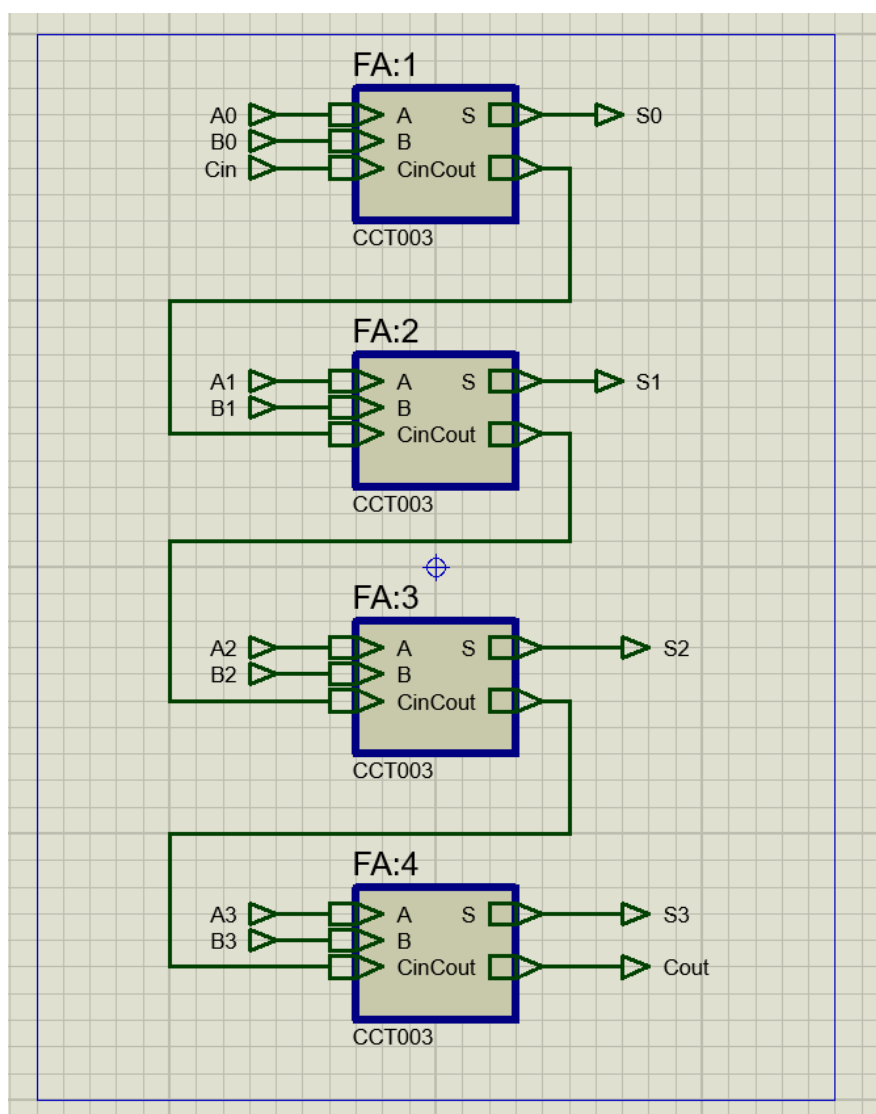


تصویر ۱: مدار داخلی تمام جمع کننده تک بیتی

بخش دوم : طراحی یک جمع کننده دهندهی تک رقمی

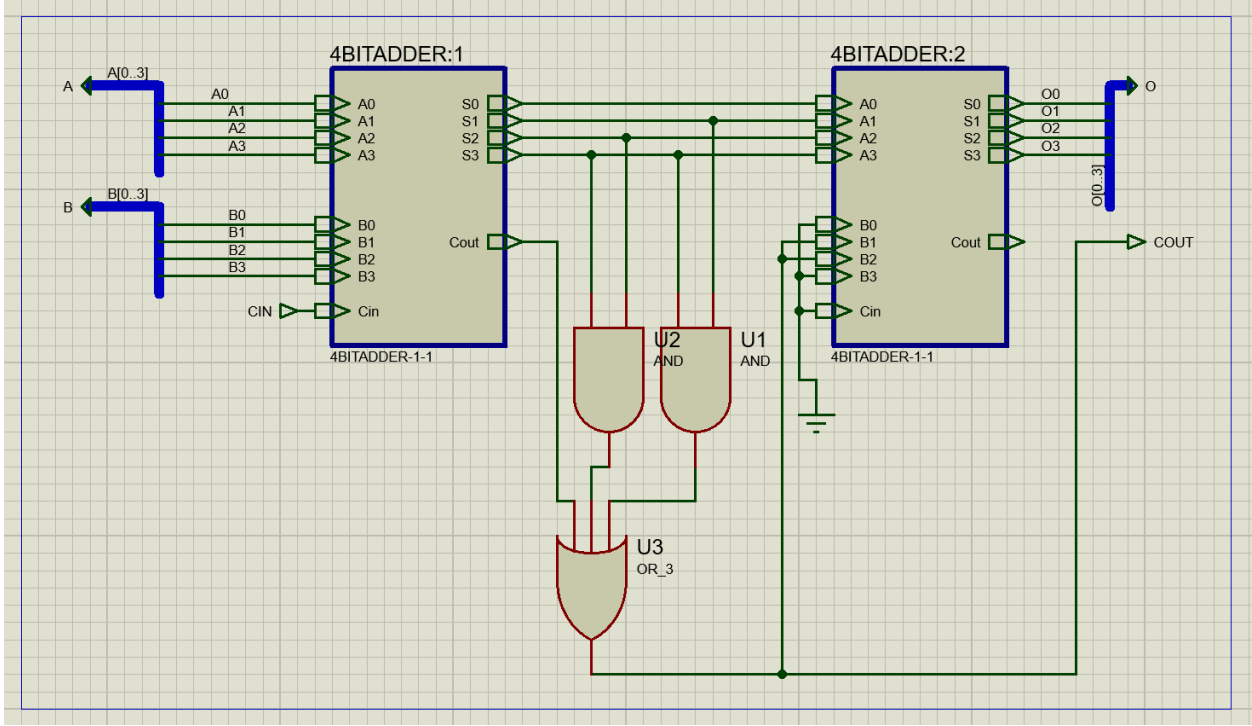
برای طراحی یک جمع کننده دهندهی تک رقمی ما نیاز به ۲ جمع کننده ۴ بیتی باینری داریم. این روند به اینصورت آغاز می شود، که ابتدا ۴ رقم داده شده با هم از طریق یک جمع کننده ۴ بیتی باینری جمع می شوند، Cin را نیز به عنوان Cin جمع کننده ۴ بیتی در نظر می گیریم. اگر خروجی کوچکتر مساوی ۹ باشد در جمع کننده دوم حاصل را با صفر جمع می کنیم، در غیر اینصورت Cout یک می شود و در جمع کننده دوم حاصل را با عدد ۶ جمع می زنیم، چرا که در این حالت، خروجی باید باقی مانده حاصل جمع اول از ۱۰ باشد. جمع ۱۰ و ۶ به ما عدد ۱۶ را می دهد که ۴ بیت نمایش آن برابر صفر است (با یک بیت carry out که به آن نیاز نداریم). در نتیجه ۴ بیت خروجی جمع کننده دوم، باقی مانده حاصل جمع اول نسبت به ۱۰ می شود.

طراحی جمع کننده ۴ بیتی (Carry Ripple adder):



تصویر ۲: Carry ripple adder ۴ بیتی

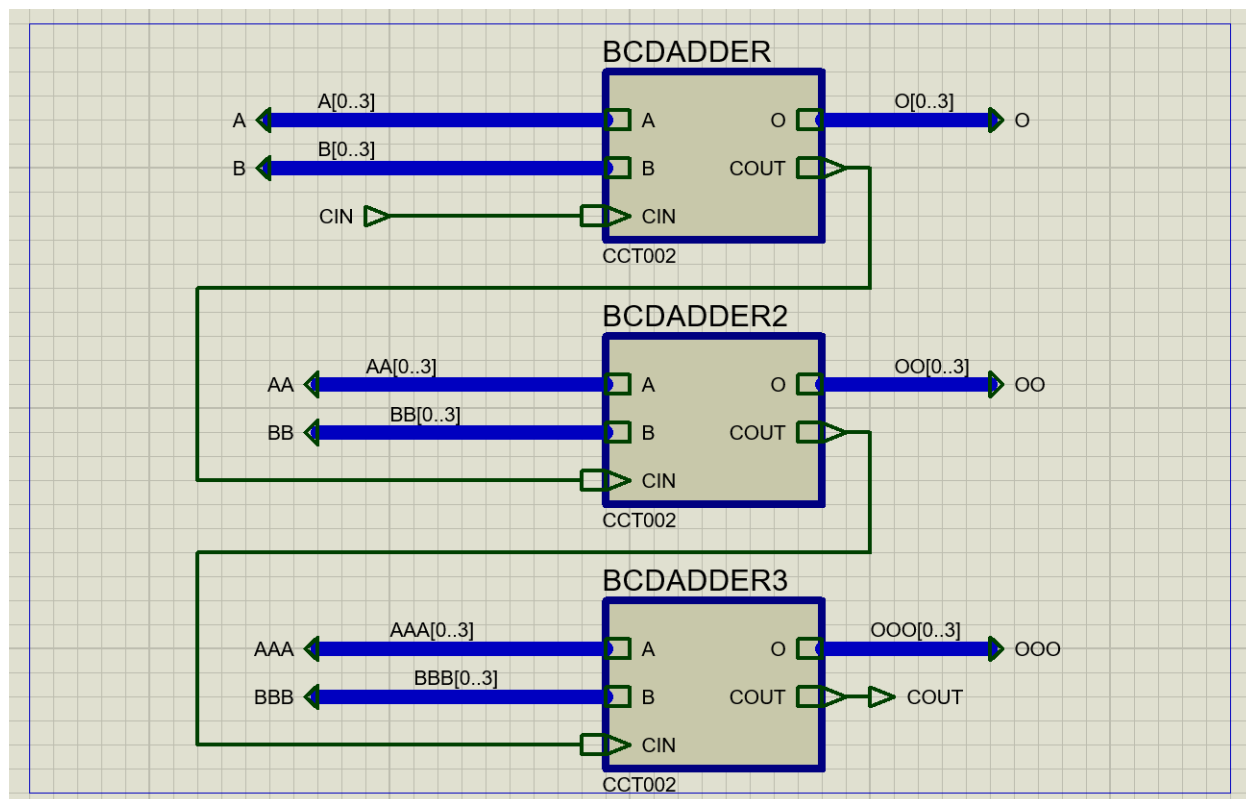
جمع‌کننده BCD تک رقمی:



نصویر ۳: مدار داخلی BCD adder تک رقمی

بخش سوم : طراحی یک جمع کننده دهمی سه رقمی

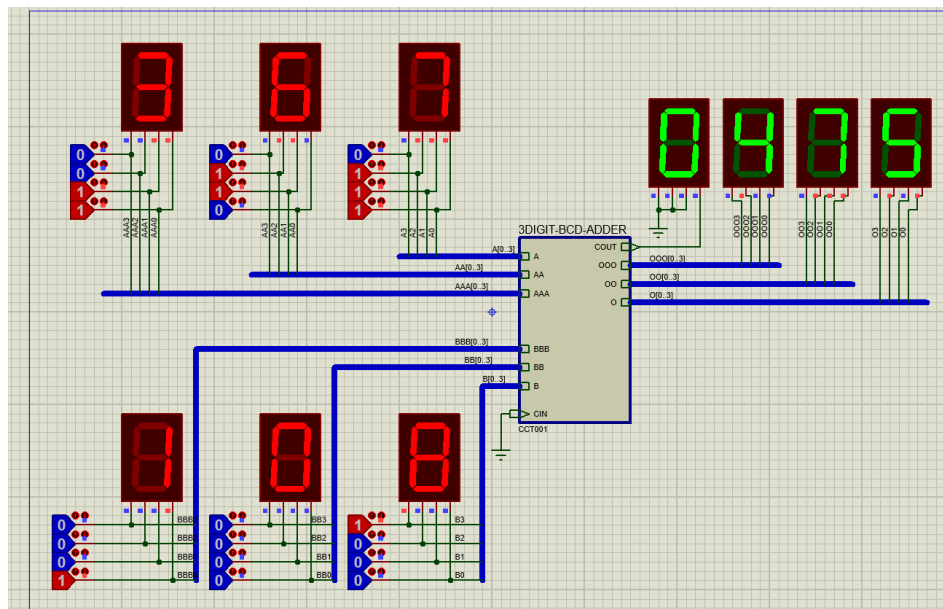
مانند carry ripple adder، جمع کننده دهمی سه رقمی با استفاده از ۳ عدد BCD adder تک رقمی بدست می‌آید که carry in هر کدام از carry out قبلی دریافت می‌شود.



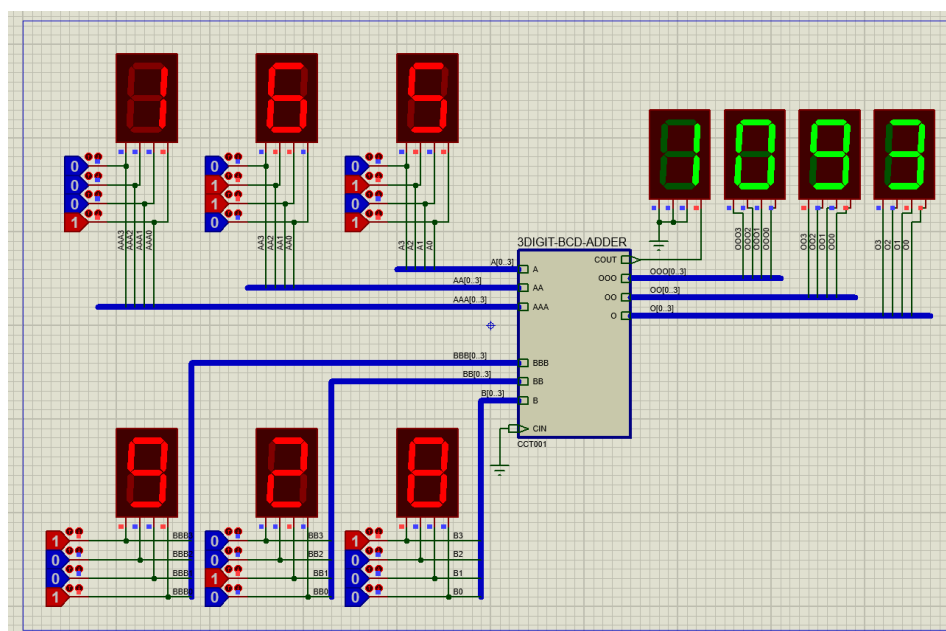
تصویر ۴: مدار BCD adder سه رقمی

تست

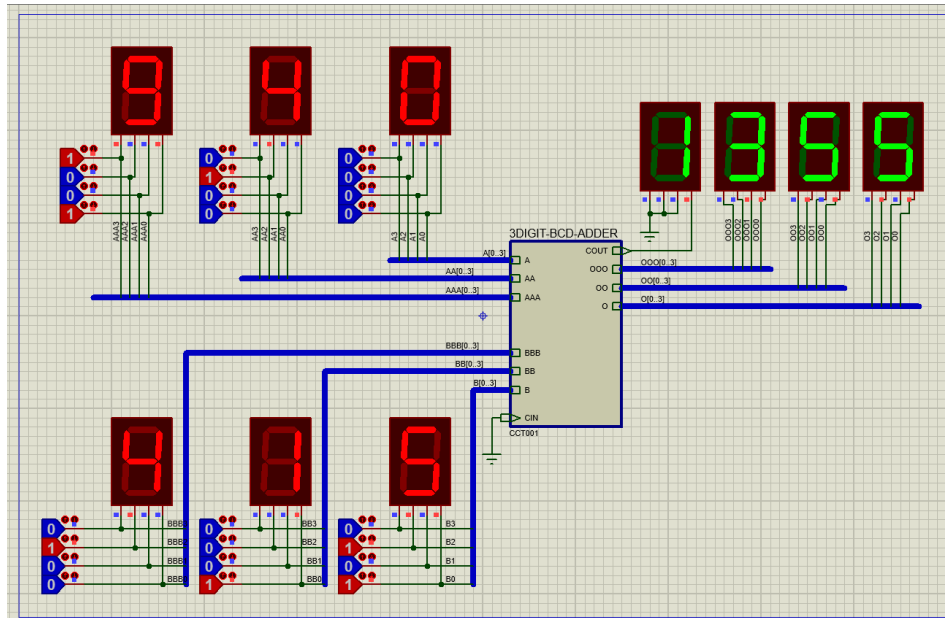
در نتیجه مدار کلی زیر حاصل می شود:



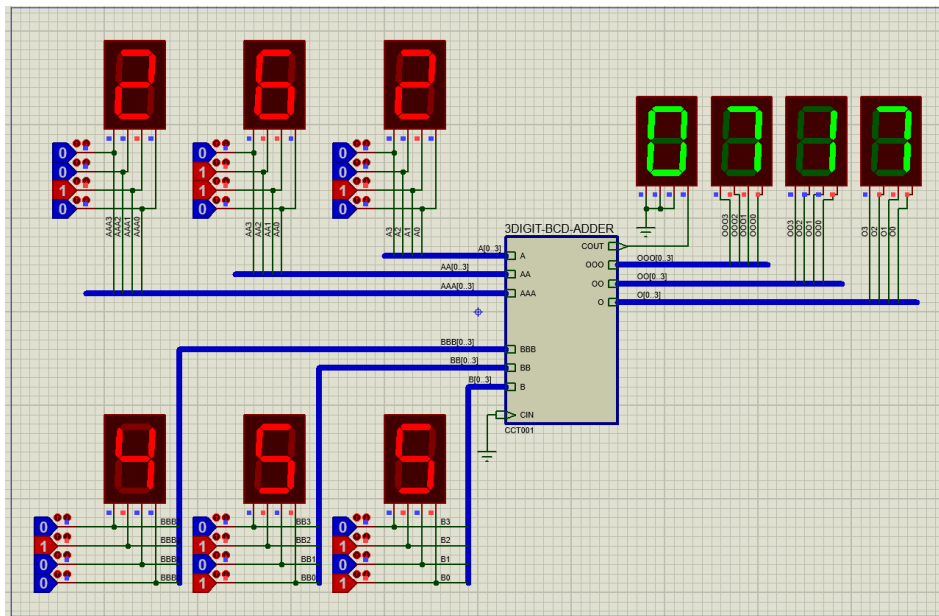
تصویر ۵: مدار کلی: $367 + 108 = 475$



تصویر ۶: مدار کلی: $165 + 928 = 1093$



تصویر ۷: مدار کلی: $940 + 415 = 1355$



تصویر ۸: مدار کلی: $262 + 455 = 717$

گزارش مدار پیاده سازی شده در آزمایشگاه

تصویر مدار ساخته شده در آزمایشگاه (BCD adder تک رقمی):



تصویر ۹: شرح مدار ساخته شده در آزمایشگاه براساس مدار طراحی شده در پروتئوس

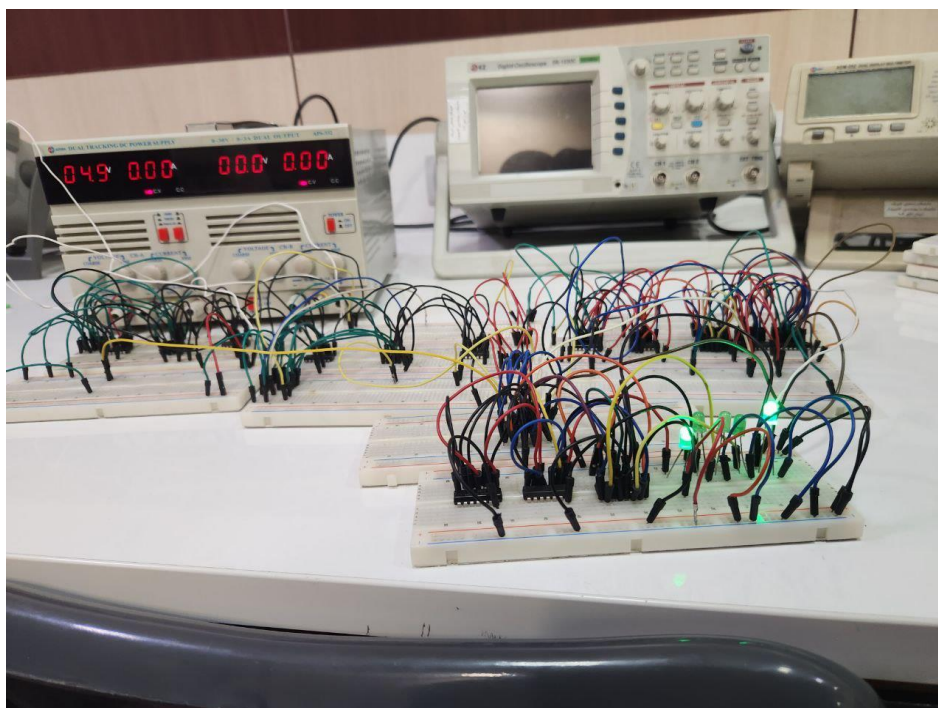
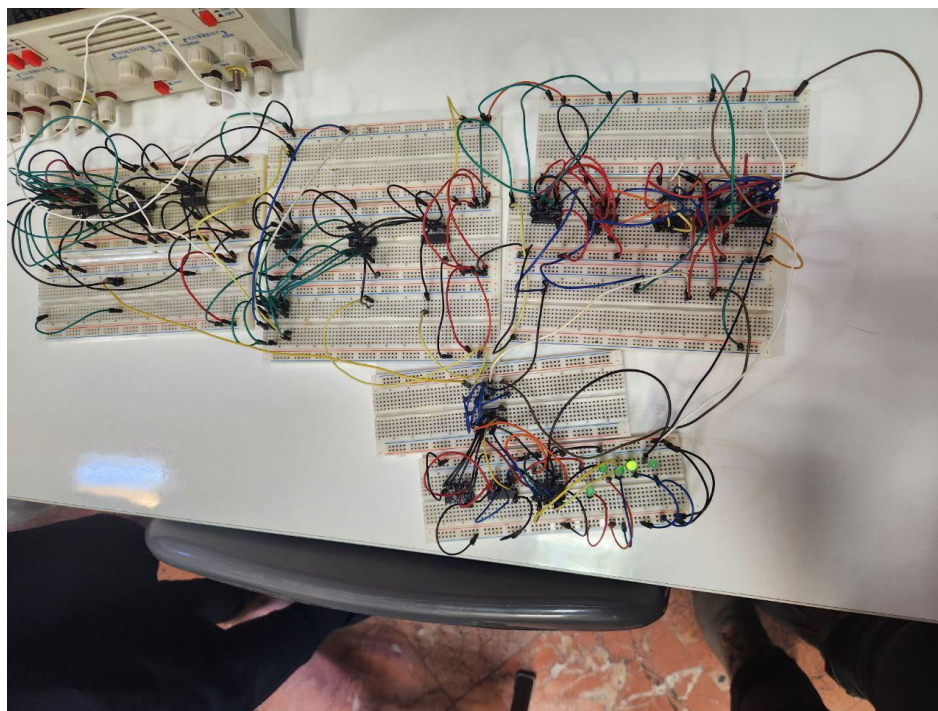
هر کدام از دایره های قرمز و زرد یک تمام جمع کننده تک بیتی هستند، همچنین قسمت سبز نیز دو تمام جمع کننده تک بیتی است که با هم یک ripple carry adder 4bit را طبق مدار طراحی شده، تشکیل می دهند. برای این کار از قطعات زیر استفاده شده است:

- ۴ تراشه 7486 برای XOR
- ۴ تراشه 7408 برای AND
- ۳ تراشه 7432 برای OR

همچنین قسمت آبی رنگ برای ساخت رقم نقلی BCD adder و نتیجه نهایی آن با استفاده از full adder 4 bit است:

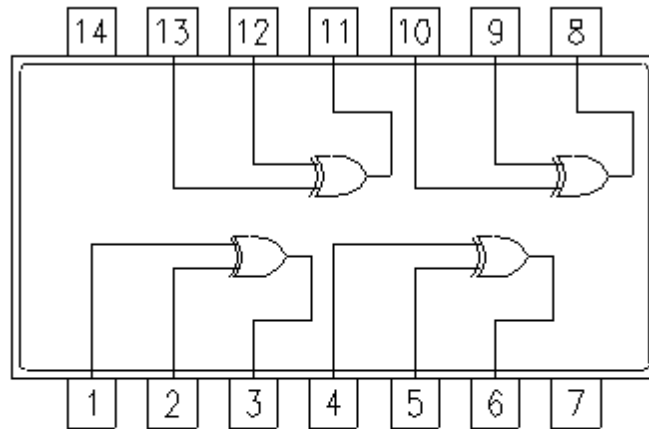
- ۱ تراشه 7408 برای AND
- ۱ تراشه 7432 برای OR
- ۱ تراشه 7483 برای full adder 4bit است

در نهایت از ۵ LED برای نمایش ۴ رقم BCD و یک رقم نقلی استفاده شده است.

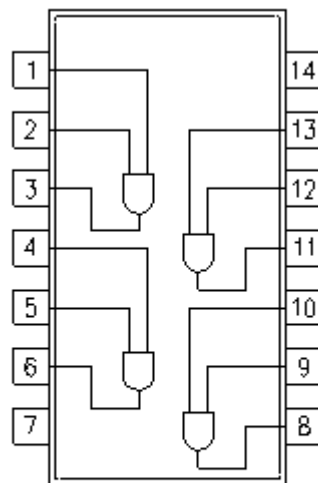


تصویر ۱۰ و ۱۱: تصاویر مدار ساخته شده در آزمایشگاه

Pin Layout^۱ تراشه‌های استفاده شده:

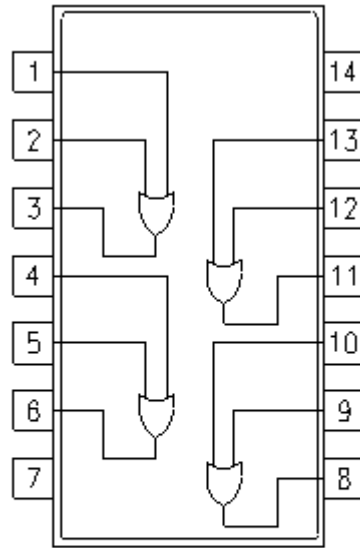


7486
Quad 2-Input
Exclusive – OR Gate

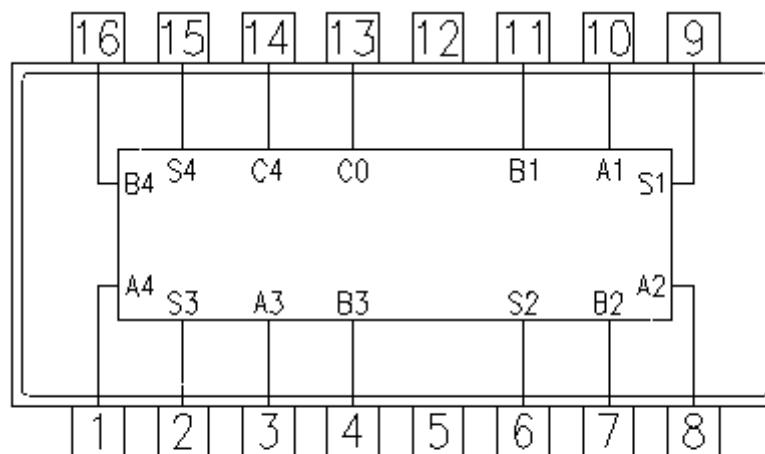


7408
Quad 2-Input
NOR Gate

^۱ <https://www.futurlec.com/>



7432
Quad 2-Input
OR Gate



7483
4-Bit Full Adder