

第三章作业1

2. 设有一个具有 20 位地址和 32 位字长的存储器，问：
- (1) 该存储器能存储多少字节的信息
 - (2) 如果存储器由 $512K \times 8$ 位 SRAM 芯片组成，需要多少片。
 - (3) 需要多少位地址做芯片选择。
3. 已知某 64 位主机采用半导体存储器，其地址码位 26 位，若使用 $4M \times 8$ 位的 DRAM 芯片组成该机所允许的最大主存空间，并选用内存条结构形式。问：
- (1) 若每个内存条位 $16M \times 64$ 位，共需几个内存条？
 - (2) 每个内存条共有多少个 DRAM 芯片。
 - (3) 主存共需多少 DRAM 芯片，CPU 如何选择各系统内存。
4. 用 $16K \times 8$ 位的 DRAM 芯片构成 $64K \times 32$ 位存储器，画出该存储器的组成逻辑框图。

2. (1) $2^{20} \times \frac{32}{8} = 4M$ 字节
- (2) $\frac{1024K \times 32}{512K \times 8} = 2 \times 4 = 8$ 片
- (3) 扩展后共 2 组，则共需要 1 位地址做芯片选择

3. (1) 共需 $\frac{2^{26}}{2^{24}} = 4$ 个内存条
- (2) 共需 $\frac{16M \times 64}{4M \times 8} = 4 \times 8 = 32$ 个 DRAM 芯片
- (3) 主存共需 $4 \times 32 = 128$ 个 DRAM 芯片
- 每个内存条有 32 片 DRAM 芯片，容量为 $16M \times 64$ 位，则需 24 根地址线 ($A_{23} \sim A_0$) 完成内存条内存储单元寻址
 - 一共 4 个内存条，则还需 2 根高位地址线 ($A_{25} \sim A_{24}$) 通过 2:4 译码器译码产生片选信号对各模块进行选择

4. 组成 $64K \times 32$ 位存储器需 DRAM 芯片数为: $\frac{64K \times 32}{16K \times 8} = 4 \times 4 = 16$ 片
- 每 4 片组成 $16K \times 32$ 位的存储区 (位扩展)，有 $A_{13} \sim A_0$ 作为片内地址，用 $A_{15}A_{14}$ 经 2:4 译码器产生片选信号，逻辑框图如下所示：

