

北 京 邮 电 大 学

实 验 报 告

课程名称\_\_\_\_\_计算机组成原理实验\_\_\_\_\_

实验名称\_\_\_\_\_实验 1-3\_\_\_\_\_

\_计算机\_学院\_305\_班      姓名\_张晨阳\_

教师\_李晶\_                      成绩\_\_\_\_\_

\_2024\_年\_5\_月\_3\_日

## 实验一、运算器组成实验

### 一、 实验任务及目的

#### 实验目的：

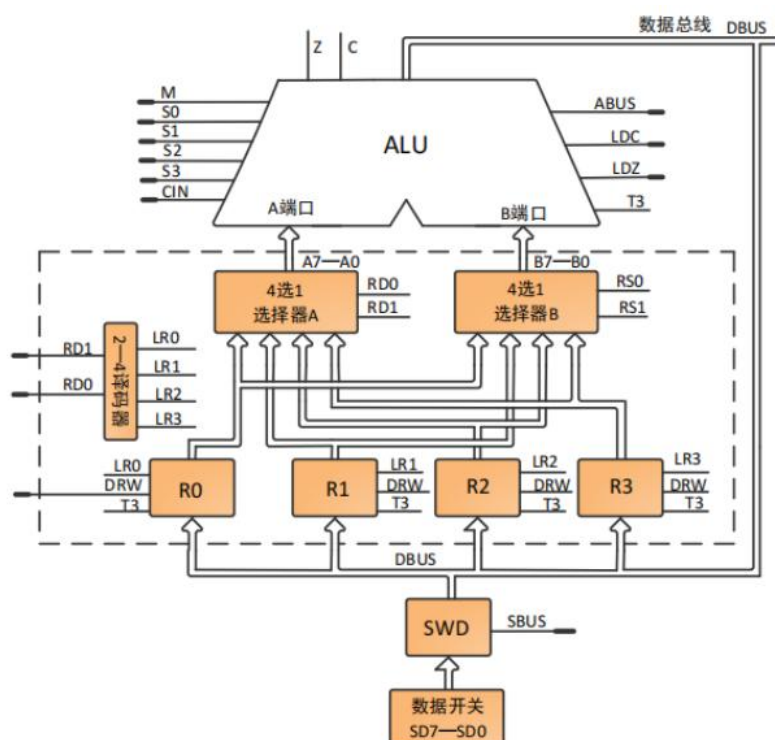
- (1) 熟悉 TEC-8 模型计算机的节拍脉冲 T1、T2、T3；
- (2) 熟悉双端口通用寄存器组的读写操作；
- (3) 熟悉运算器的数据传送通路；
- (4) 熟悉 ALU（74LS181）的加、减、与、或功能。

#### 实验任务：

- (1) 熟悉手工连线方式：完成控制信号模拟开关与运算模块的外部连线；
- (2) 熟悉利用数据开关向通用寄存器 R3-R0 中置入数据；
- (3) 验证 ALU 的算术运算和逻辑运算功能。

### 二、 实验电路分析

#### 实验一电路如下图：



首先需要了解 TEC-8 模型计算机的**基本时序**：

在 TEC-8 中，执行一条微指令（或者在硬连线控制器中完成 1 个机器周期）需要连续的 3 个节拍脉冲 T1、T2 和 T3。

**对于运算器操作来说，在 T1 期间：**

产生 2 个 8 位参与运算的数： A 和 B，其中 A 是被加数，B 是加数；

产生控制运算类型的信号 M、S3、S2、S1、S0 和 CIN；

产生控制写入 Z 标志寄存器的信号 LDZ 和写入 C 标志寄存器的信号 LDC；

产生将运算的数据结果送往数据总线 DBUS 的控制信号 ABUS。

这些控制信号保持到 T3 结束。

**在 T2 期间：**

根据控制信号，完成某种运算功能；

**在 T3 的上升沿：**

保存运算的结果到一个 8 位寄存器中，保存进位标志 C 和结果为 0 标志 Z；

**数据通路分析：**

首先通过数据开关设置数据，通过 SBUS 将数据送入数据总线 DBUS 中，接着通过 RD1.RD0 选择 R0~R3 寄存器，通过 DRW 和脉冲将数据写入寄存器中。

再通过 M、S3~S0、CIN 设置 ALU 的算数或逻辑功能，分别通过 RD1.RD0 和 RS1.RS0 选择计算数据所在的寄存器，同时 LDC 和 LDZ 开关经过脉冲分别将进位标志保存到 C 标志存储器、结果为 0 标志保存到 Z 标志存储器中，通过 ABUS 将运算后的结果送入数据总线 DBUS，并通过脉冲将其送入 RD1.RD0 对应的寄存器中。

### 三、 思考题解答

**思考：**是否能将 ALU 的运算结果存入寄存器 R3 中？ Why？

**答：**不能将 ALU 的运算结果存入寄存器 R3 中。若改变片选作用的 RD0 和 RD1，会导致

传入至 4 选 1 选择器 A 的寄存器发生改变，即改变了 A 端口的数据，结果也会立刻改变，得到其他答案，故不能存入寄存器 R3。

#### 四、 实验过程及结果

实验过程记录表

序号	操作 (控制信号)	数据	操作目的	实验现象(亮灯情况)	备注
1	CLR		复位		
2	DP=1, SW=101		设置操作模式		
3	SBUS=1	0FH	将数据 0FH 送入数据总线 DBUS	D7-D0=0FH	将数据 0FH 存入寄存器 R0
4	RD1.RD0=00		选中 R0 寄存器	D7-D0=0FH	
5	DRW=1,QD		将 0FH 写入 R0	D7-D0=0FH A7-A0=0FH	
6	SBUS=1	10H	将数据 10H 送入数据总线 DBUS	D7-D0=10H	将数据存入寄存器 R1、R2、R3
7	RD1.RD0=01		选中 R1 寄存器	D7-D0=10H	
8	DRW=1,QD		将 10H 写入 R1	D7-D0=10H A7-A0=10H	
9	SBUS=1	02H	将数据 02H 送入数据总线 DBUS	D7-D0=02H	
10	RD1.RD0=10		选中 R2 寄存器	D7-D0=02H	
11	DRW=1,QD		将 02H 写入 R2	D7-D0=02H A7-A0=02H	

12	SBUS=1	03H	将数据 03H 送入数据 总线 DBUS	D7-D0=03H	
13	RD1.RD0=11		选中 R3 寄存器	D7-D0=03H	
14	DRW=1,QD		将 03H 写入 R3	D7-D0=03H A7-A0=03H	
15	M=0,CIN=1 RD0.RD1=11 ABUS=1,QD		将 R3 中的数据读出到 DBUS 上	D7-D0=03H	将 R3 中的 数据读出到 DBUS 上
16	M=0,S3-S0=1001 CIN=1 RD0.RD1=00 RS0.RS1=01 LDC=1,LDZ=1 QD		将 R0 与 R1 中的数据 进行加法运算	C=0, Z=0 A7-A0=0FH B7-B0=10H	对两个数据 进行运算
17	ABUS=1		将运算结果输出至 DBUS 中	D7-D0=1FH A7-A0=0FH	
18	DRW=1,QD		将运算结果存入 R0 寄 存器中	D7-D0=1FH A7-A0=1FH	将运算结果 存入寄存器

实验数据记录表

实验数据		实验过程		实验结果		
A	B	操作	控制信号 (M、S3—S0、CIN)	数据结果	C	Z
0fH	10H	A 加 1	M=0、S3-S0=0000、CIN=0	10H	0	0

0fH	10H	A 加 B	M=0、S3-S0=1001、CIN=1	1fH	0	0
0fH	10H	A 减 B	M=0、S3-S0=0110、CIN=0	01H	0	0
0fH	10H	A 与 B	M=1、S3-S0=1011	00H	0	1
0fH	10H	A 或 B	M=1、S3-S0=1110	1fH	0	0

## 五、实验收获及体会

ALU 是执行算术和逻辑运算的关键组件，而控制单元则负责指导和控制整个运算器的工作流程。它们之间的协同工作包括控制信号的传递、操作指令的解析和执行，确保 ALU 能够按照正确的指令执行相应的运算。

寄存器是用于存储临时数据或指令的地方，而运算器需要从寄存器中读取数据进行运算，然后将结果写回寄存器。这涉及到数据的读取、传输和写入，需要确保数据的正确性和完整性。

让我印象最深的一部分就是不同的部件需要按照统一的时钟信号进行工作，这就要求各个部件在时钟的节拍下同步进行操作，以确保数据的稳定传输和正确处理。时钟的同步对于整个系统的正常运行至关重要。特别是本次实验的各种操作在 T1,T2,T3 的先后执行，让我觉得计算机、运算器这些硬件模型的设计真是巧妙。

## 实验二、双端口存储器实验

## 一、实验任务及目的

### 实验目的:

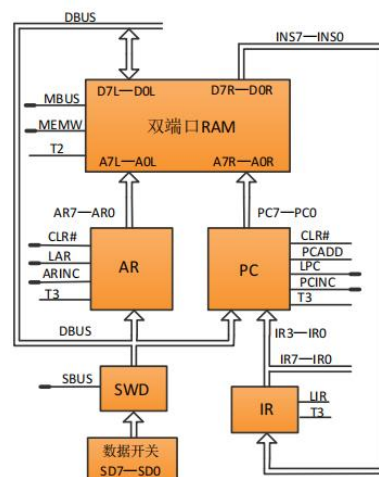
- (1) 了解双端口静态随机存储器 IDT7132 的工作特性及使用方法;
- (2) 了解半导体存储器存储和读取数据的方式;
- (3) 了解双端口存储器并行读写的方式;
- (4) 熟悉 TEC-8 模型计算机存储器部分的数据通路.

### 实验任务:

- (1) 向双端口 **RAM** 的某个地址写入数据（左端口）
  - 1. 向连续的地址写入
  - 2. 向非连续的地址写入
- (2) 从双端口 **RAM** 的某个地址中读出数据（左、右端口）
  - 1. 从连续的地址读出
  - 2. 从非连续的地址读出
  - 3. 通过左右端口从同一个地址同时读出

## 二、实验电路分析

实验二电路如下图:



该电路的工作原理如下：

在 TEC-8 实验系统中，左端口配置成读写端口，用于程序的初始装入操作，从存储器中取数到数据总线 DBUS，将数据总线 DBUS 上的数写入存储器。当信号 MEMW、T2 为 1 时，将数据总线 DBUS 上的数 D7~D0 写入 AR7~AR0 指定的存储单元；当 MBUS 信号为 1 时，AR7~AR0 指定的存储单元的数送数据总线 DBUS。右端口设置成只读方式，从 PC7~PC0 指定的存储单元读出指令 INS7~INS0，送往指令寄存器 IR。

程序计数器 PC 向双端口 RAM 的右端口提供存储器地址。当复位信号 CLR#为 0 时，程序计数器复位，PC7~PC0 为 00H。当信号 LPC 为 1 时，在 T3 的上升沿，将数据总线 DBUS 上的数 D7~D0 写入 PC。当信号 PCINC 为 1 时，在 T3 的上升沿，完成 PC 加 1。当 PCADD 信号为 1 时，PC 和 IR 中的转移偏量(IR3~IR0)相加，在 T3 的上升沿，将相加得到的和写入 PC 程序计数器。

地址寄存器 AR 向双端口 RAM 的左端口提供存储器地址 AR7~AR0。当复位信号 CLR#为 0 时，地址寄存器复位，AR7~AR0 为 00H。当信号 LAR 为 1 时，在 T3 的上升沿，将数据总线 DBUS 上的数 D7~D0 写入 AR。当信号 ARINC 为 1 时，在 T3 的上升沿，完成 AR 加 1。

指令寄存器 IR 用于保存指令。当信号 LIR 为 1 时，在 T3 的上升沿，将从双端口 RAM 右端口读出的指令 INS7~INS0 写入指令寄存器 IR。

### 三、 思考题解答

思考 1：如果 LAR 为 1, 45H 是否可以正确写入 23H 单元？

答：可以。因为 T2 上升沿比 T3 上升沿先到达，故先将数据 45H 存入地址 23H 中，再将 45H 作为地址存入 AR 寄存器中。

思考 2：如果 MEMW 为 1 会发生什么事情？

答：会将当前 DBUS 上的数据 23H 存入地址 23H 中。



思考 3：如果 SBUS 为 1 会发生什么事情？

答：数据总线上为数据 23H，45H 不能体现在 DBUS 总线输出上，导致读出的数据错误。

#### 四、 实验过程及结果

向 10H、20H、21H、22H 地址单元写入数据过程					
序号	操作	数据开 关	操作目的	实验现象	备注
1	CLR		复位		
2	DP=1		设置操作模式		
3	SBUS=1 LAR=1 QD	10H	设置第一个写入地址 10H，打开 SBUS 将 10H 送入数据总线 DBUS，同时打开 AR 的写入信号 LAR，按一次 QD，将 10H 地址写入 AR。	AR=10H	
4	SBUS=1 LAR=0 MEMW=1 QD	55H	设置第一个写入数据 55H，打开 SBUS 将 55H 送入数据总线 DBUS，同时关闭 AR 的写入信号 LAR，打开寄存器的写入信号 MEMW，按一次 QD，将 55H 数据写入地址 10H。	DBUS=55H	
5	SBUS=1 LAR=1 QD	20H	设置第二个写入地址 20H，打开 SBUS 将 20H 送入数据总线 DBUS，同时打开 AR 的写入信号 LAR，按一次 QD，将 20H 地址写入 AR。	AR=20H	
6	SBUS=1 LAR=0 MEMW=1 ARINC=1 QD	AAH	设置第二个写入数据 AAH，打开 SBUS 将 AAH 送入数据总线 DBUS；将 AR 寄存器的 ARINC 信号设置为 1，实现连续写入的操作；打开寄存器的写入信号 MEMW，按一次 QD，将 AAH 写入 20H。	DBUS=AAH AR=21H	
7	SBUS=1 LAR=0 MEMW=1 ARINC=1 QD	10H	设置第三个写入数据 10H，打开 SBUS 将 10H 送入数据总线 DBUS；将 AR 寄存器的 ARINC 信号设置为 1，实现连续写入的操作；打开寄存器的写入信号 MEMW，按一次 QD，将 10H 写入 21H。	DBUS=10H AR=22H	

8	SBUS=1 LAR=0 MEMW=1 ARINC=1 QD	20H	设置第四个写入数据 20H，打开 SBUS 将 20H 送入数据总线 DBUS；打开寄存器的写入信号 MEMW，按一次 QD，将 20H 写入 22H。	DBUS=20H AR=23H	
通过左右端口并发从 10H、20H、21H、22H 地址单元读出数据过程					
序号	操作	数据开关	操作目的	实验现象	备注
1	SBUS=1 MEMW=0 LAR=1 LPC=1,QD	10H	设置第一个读出地址 10H，打开 SBUS 将 10H 送入数据总线 DBUS,同时打开 AR 的写入信号 LAR；同时，为了实现双端口同时读出的操作，我们将 LPC 也置为 1，按下信号 QD，将 10H 写入 AR 和 PC 中	AR=10H PC=10H	
2	MBUS=1 SBUS=0		将 MBUS 置为 1,此时寄存器将按照我们存入 AR 和 PC 中的地址读出对应的数据至数据总线 DBUS 中,且我们没有控制 LIR 的开关，默认 LIR 为 1,此时 IR 中会根据 PC 中的地址读出 10H 中对应的数据	DBUS=55H IR=55H	
3	SBUS=1 MEMW=0 LAR=20H LPC=20H QD	20H	设置第二个读出地址 20H，打开 SBUS 将 20H 送入数据总线 DBUS,同时打开 AR 的写入信号 LAR；同时，为了实现双端口同时读出的操作，我们将 LPC 也置为 1，按下信号 QD，将 20H 写入 AR 和 PC 中	AR=20H PC=20H	
4	MBUS=1 SBUS=0		将 MBUS 置为 1,此时寄存器将按照我们存入 AR 和 PC 中的地址读出对应的数据至数据总线 DBUS 中，此时 IR 根据 PC 中的地址读出 20H 中对应的数据	DBUS=AAH IR=AAH	
5	MBUS=1 ARINC=1 PCINC=1 QD		为了实现连续读出的操作，将 AR 和 PC 的自增长信号 ARINC 和 PCINC 设置为 1，同时按下信号 QD，AR 和 PC 同时自增长，此时 AR 和 PC 中的数据为 21H；设置 MBUS 为 1，将 21H 中的数据读出至 DBUS 中，同时从右端口将数据读出至 IR 中	AR=21H PC=21H DBUS=10H IR=10H	

6	MBUS=1 ARINC=1 PCINC=1 QD		为了实现连续读出的操作，将 AR 和 PC 的自增长信号 ARINC 和 PCINC 设置为 1，同时按下信号 QD，AR 和 PC 同时自增长，此时 AR 和 PC 中的数据为 22H；设置 MBUS 为 1，将 22H 中的数据读出至 DBUS 中，同时从右端口将数据读出至 IR 中	AR=22H PC=22H DBUS=20H IR=20H	
---	------------------------------------	--	--------------------------------------------------------------------------------------------------------------------------------------------------	----------------------------------------	--

五、 实验收获及体会

双端口存储器使得同时可以通过两个独立的端口访问存储器中的数据。这种设计提供了更灵活的存储器访问方式，允许并行读取和写入操作，这对于某些应用场景下的数据交互和共享非常有用。在设计双端口存储器时，要确保同时进行的读取和写入操作不会相互干扰或导致数据不一致是一个需要仔细考虑的问题。

在设计中，我注意到需要合理解决端口间的读写冲突。采用合适的控制逻辑或者时序设计，以确保在多个端口同时访问存储器时不会产生冲突或竞争条件。

## 实验三、数据通路实验

### 一、 实验任务及目的

#### 实验目的：

- (1) 进一步熟悉 TEC-Plus 模型计算机的数据通路；
- (2) 熟练掌握数据通路中各种控制信号的作用和用法；
- (3) 掌握数据通路中数据流动的路径。

#### 实验任务：

- (1) 向通用寄存器堆内的 R3-R0 写入数据；
- (2) 将寄存器 R0-R3 中的数据写入双端口 RAM 的 20H、21H、22H、23H 存储单元；
- (3) 从存储器 20H、21H、22H、23H 存储单元中读出数据，并存入寄存器 R3-R0
- (4) 显示寄存器 R3-R0 的值，检查数据传送是否正确。

### 二、 实验电路分析

#### 实验三电路如下图：

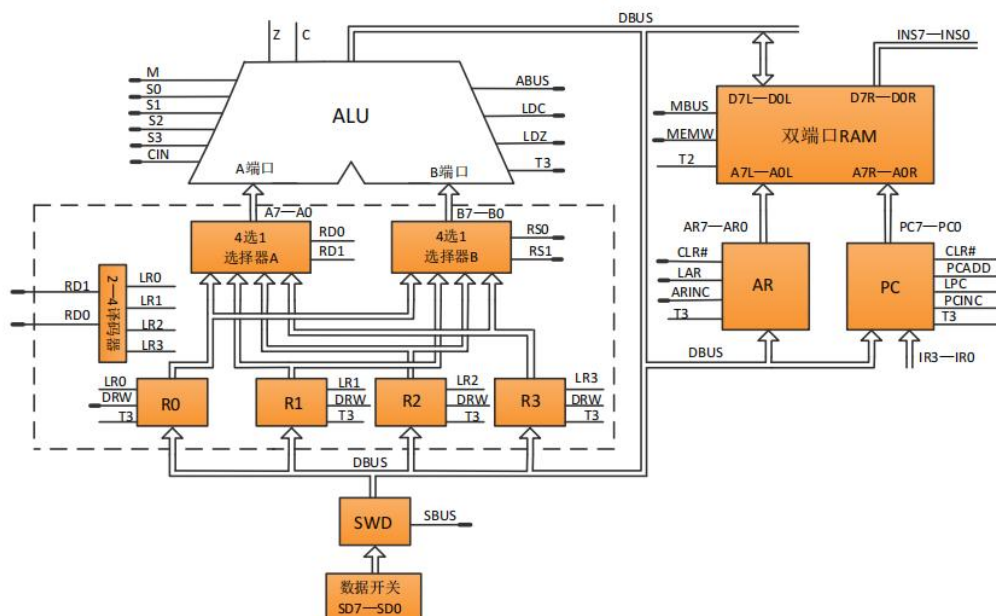


图 2.4 数据通路实验电路图

该电路的工作原理如下：

在进行数据运算操作时，由 RD1、RD0 选中的寄存器通过 4 选 1 选择器 A 送往 ALU 的 A 端口，由 RS1、RS0 选中的寄存器通过 4 选 1 选择器 B 送往 ALU 的 B 端口；信号 M、S3、S2、S1 和 S0 决定 ALU 的运算类型，ALU 对 A 端口和 B 端口的两个数连同 CIN 的值进行算数逻辑运算，得到的数据运算结果在信号 ABUS 为 1 时送往数据总线 DBUS；在 T3 的上升沿，数据总线 DBUS 上的数据结果写入由 RD1、RD0 选中的寄存器。

在从存储器中取数操作中，由地址 AR7~AR0 指定的存储器单元中的数在信号 MEMW 为 0 时被读出；在 MBUS 为 1 时送数据总线 DBUS；在 T3 的上升沿写入由 RD1、RD0 选中的寄存器。

在写存储器操作中，由 RS1、RS0 选中的寄存器过 4 选 1 选择器 B 送 ALU 的 B 端口；ALU 将 B 端口的数在信号 ABUS 为 1 时送往数据总线 DBUS；在 MEMW 为 1 且 MBUS 为 0 时，通过左端口将数据总线 DBUS 上的数在 T2 为 1 期间写入由 AR7~AR0 指定的存储器单元。

### 三、 实验过程及结果

**实验过程记录表**

序 号	操作	数据	控制信号	实验现象(亮灯情况)  A7~A0、B7~B0、  D7~D0  AR7~AR0、  INS7~INS0、  PC7~PC0	备注

1	R0 存数	75H	SBUS=1 RD0=0          RD1=0 DRW=1 QD	A7 ~ A0=75H D7 ~ D0=75H	
2	R1 存数	28H	SBUS=1 RD0=1          RD1=0 DRW=1 QD	A7~A0=28H D7~D0=28H	
3	R2 存数	89H	SBUS=1 RD0=0          RD1=1 DRW=1 QD	A7~A0=89H D7 ~ D0=89H	
4	R3 存数	32H	SBUS=1 RD0=1          RD1=1 DRW=1 QD	A7~A0=32H D7~D0=32H	
5	写入 RAM 开始地址	20H	SBUS=1, LAR=1,QD	D7 ~ D0=20H AR7 ~ AR0=20H	
6	将 R0 写入 20H		ABUS=1, MEMW=1, ARINC=1 M=1, S3~S0=1111, RD1=0, RD0=0 QD	AR7 ~ AR0=21H D7 ~ D0H=75H	

7	将 R1 写入 21H		ABUS=1, MEMW=1, ARINC=1 M=1, S3~S0=1111, RD1=0, RD0=1 QD	AR7 ~ AR0=22H D7 ~ D0H=28H	
8	将 R2 写入 22H		ABUS=1, MEMW=1, ARINC=1 M=1, S3~S0=1111, RD1=1, RD0=0 QD	AR7 ~ AR0=23H D7 ~ D0H=89H	
9	将 R3 写入 23H		ABUS=1, MEMW=1, ARINC=1 M=1, S3~S0=1111, RD1=1, RD0=1 QD	AR7 ~ AR0=24H D7 ~ D0H=32H	
10	重新写入地址 20H	20H	SBUS=1, LAR=1, QD	D7 ~ D0=20H AR7 ~ AR0=20H	
11	将 20H 的数据写入 R3		MBUS=1, DRW=1, RD1 ~ RD0=11, ARINC=1	AR7 ~ AR0=21H A7 ~ A0=75H D7 ~ D0=28H	
12	将 21H 的数据写入 R2		MBUS=1, DRW=1 RD1 ~ RD0=10, ARINC=1	AR7 ~ AR0=22H A7 ~ A0=28H D7 ~ D0=89H	
13	将 22H 的数据写入 R1		MBUS=1, DRW=1 RD1 ~ RD0=01, ARINC=1	AR7 ~ AR0=23H A7 ~ A0=89H D7 ~ D0=32H	

14	将 23H 的数据写入 R0		MBUS=1, DRW=1 RD1 ~ RD0=00, ARINC=1	AR7 ~ AR0=24H A7 ~ A0=32H D7 ~ D0=FFH	
15	显示 R0 的值		ABUS=1,M=1,S3~S0=1111, RD1=0,RD0=0 QD	D7~D0=32H	
16	显示 R1 的值		ABUS=1,M=1,S3~S0=1111, RD1=0,RD0=1 QD	D7~D0=89H	
17	显示 R2 的值		ABUS=1,M=1,S3~S0=1111, RD1=1,RD0=0 QD	D7~D0=28H	
18	显示 R3 的值		ABUS=1,M=1,S3~S0=1111, RD1=,RD0=1 QD	D7~D0=75H	

#### 四、实验收获及体会

数据通路是负责执行指令和进行计算的核心部件。它承担了将指令从存储器中抓取、解码、执行，并将结果写回的任务。因此，数据通路的性能直接影响计算机的运算速度和计算能力。

计算机性能的提高与数据通路的设计和优化密切相关。一个高效的数据通路可以使计算机更快地执行指令，提高整体性能。在现代计算机体系结构中，为了提高性能，通常会采用流水线、超标量等技术对数据通路进行优化。