

## § 3.3 锁存器和寄存器

- 锁存器
- 寄存器
- 移位寄存器
  - ◎ 单向移位寄存器
  - ◎ 单向移位寄存器应用
    - 环形计数器
    - 扭环型计数器
- 中规模双向移位寄存器

锁存器：立即响应输入（或电平触发）；

寄存器：依赖时钟响应输入（边沿触发）。

# 一. 锁存器

用来暂时存放二进制代码或数据的电路。

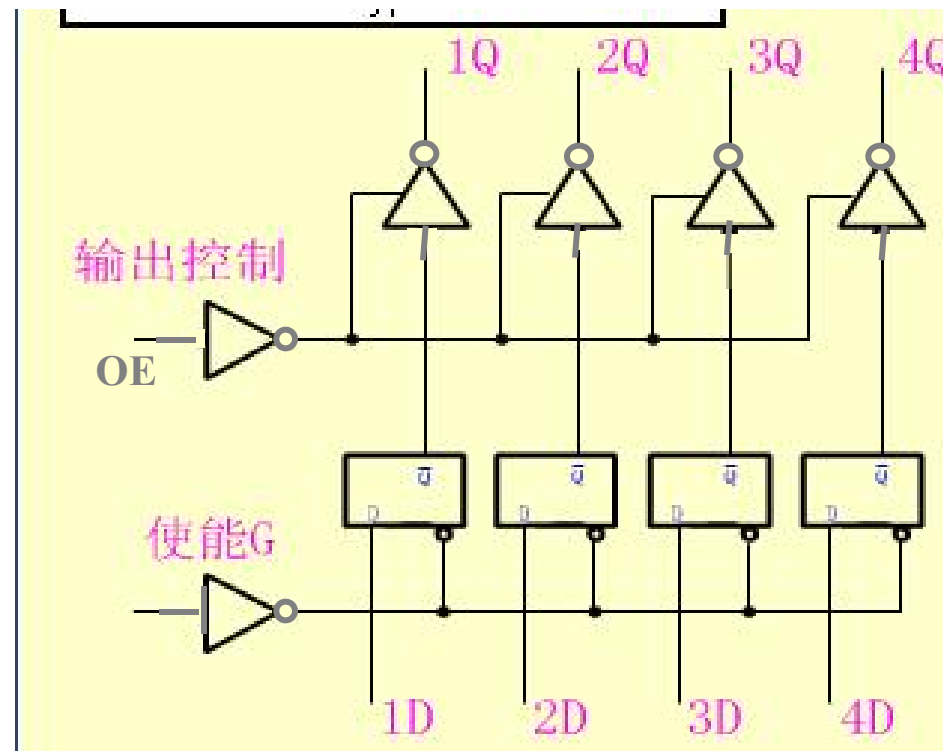
**D:** 数据输入

**G:** 输入使能

**Q:** 数据输出

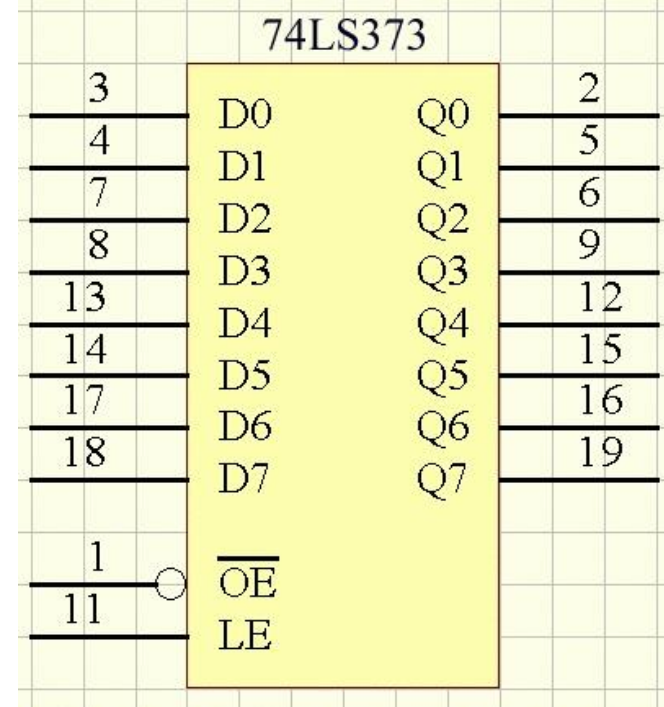
**OE:** 输出使能

74LS373			
3	D0	Q0	2
4	D1	Q1	5
7	D2	Q2	6
8	D3	Q3	9
13	D4	Q4	12
14	D5	Q5	15
17	D6	Q6	16
18	D7	Q7	19
1	$\overline{\text{OE}}$		
11	LE		

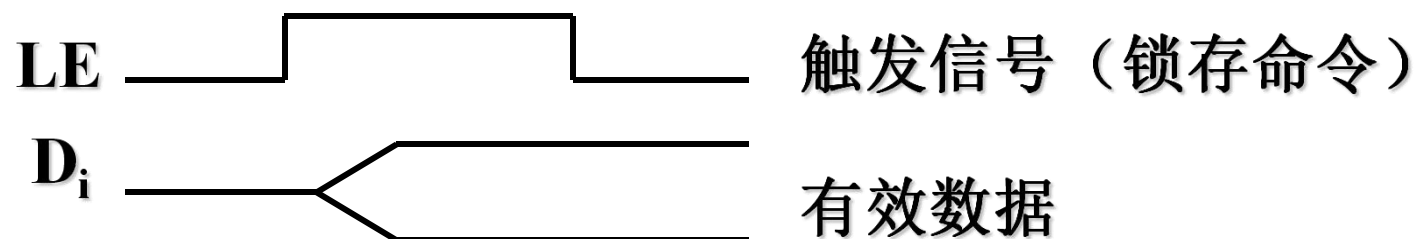


# • 集成三态输出8位锁存器74LS373

OE	LE	D(输入)	Q(输出)
0	1	D7~D0	D7~D0
0	0	X	输出保持
1	X	X	高阻态



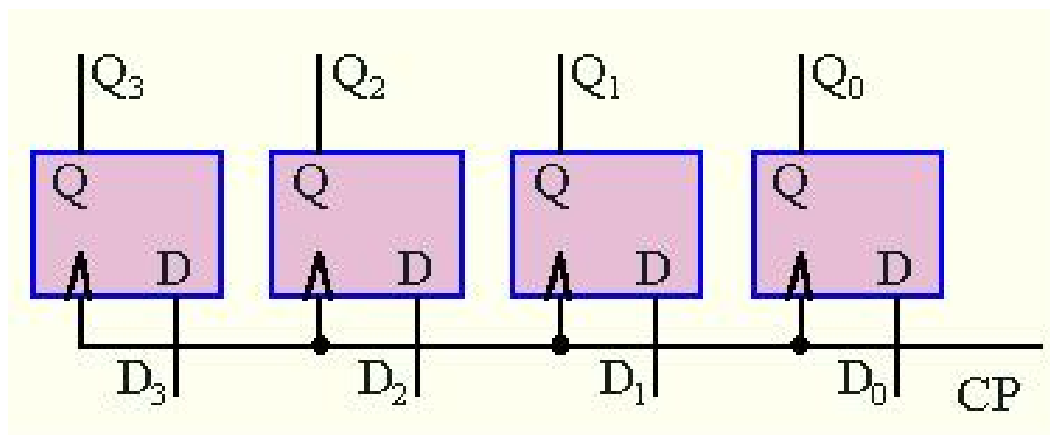
在LE (latch enable) 高电平期间输出随输入变化



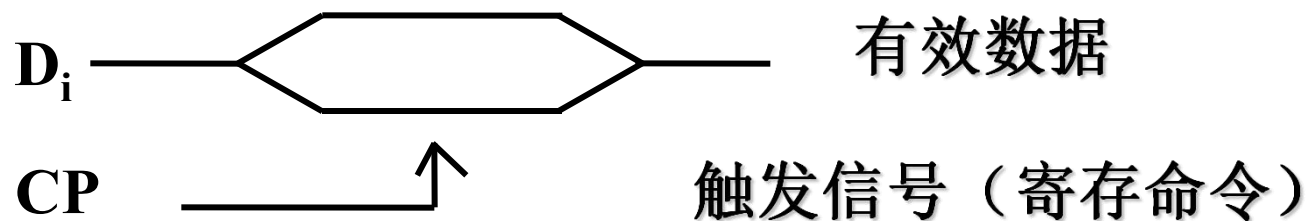
锁存器使用：输入有效数据的稳定滞后于锁存信号，

## 二. 寄存器

寄存器是计算机或其他数字系统的主要部件之一，它用来暂时存放数据或代码。



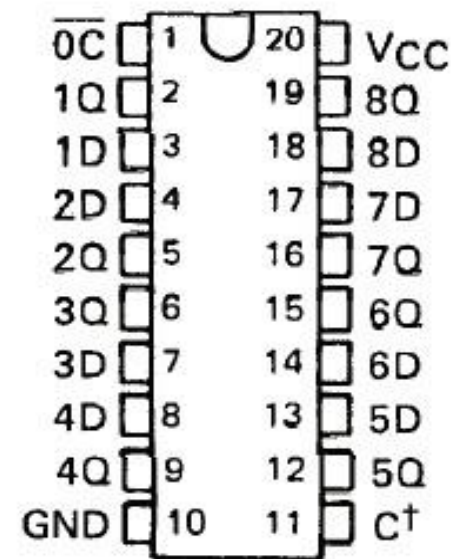
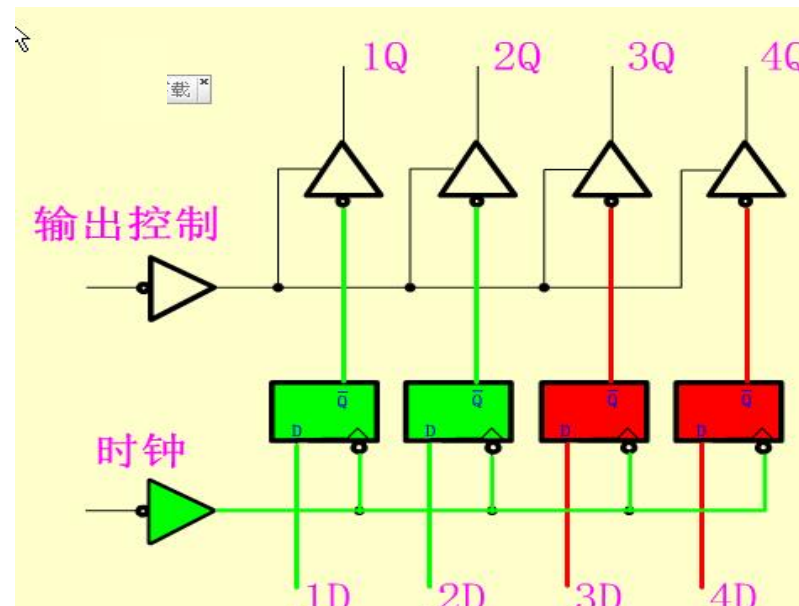
CP: 寄存指令。



寄存器使用：输入的有效数据的稳定先于打入脉冲。

# •集成三态输出8位寄存器74LS374

OC	CP	D(输入)	Q(输出)
0	↑	D7~D0	D7~D0
0	<del>↑</del>	X	输出保持
1	X	X	高阻态

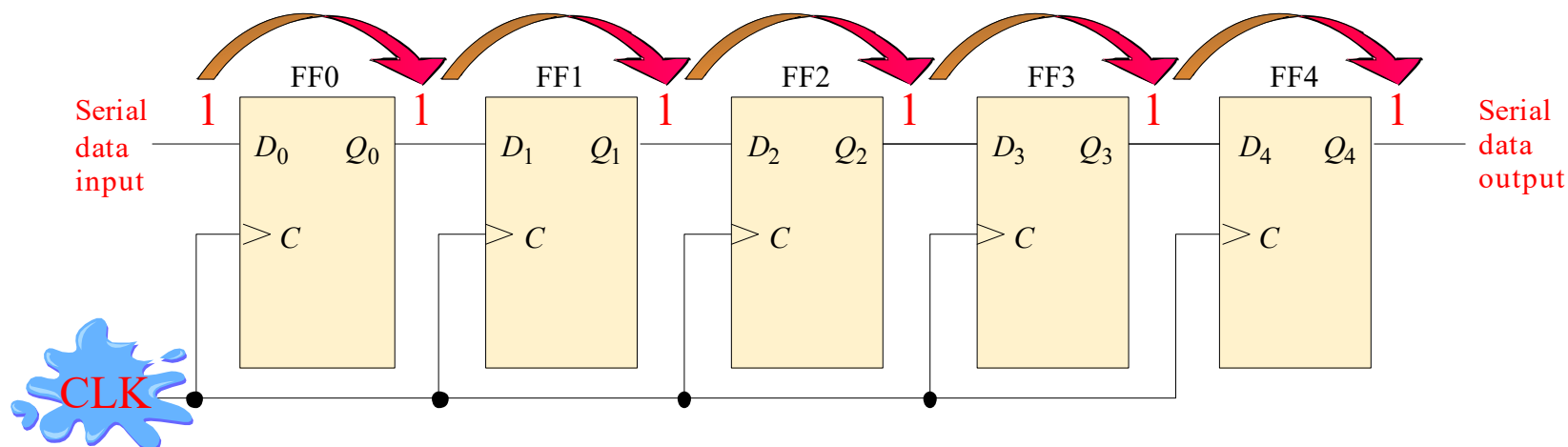


74LS374

### 三. 移位寄存器 Shift register

在CP作用下，将所存的代码移至紧邻的左一位或右一位。

#### 1. 单向移存器（右移）



$$Q_0^{n+1} = D, Q_1^{n+1} = Q_0^n,$$

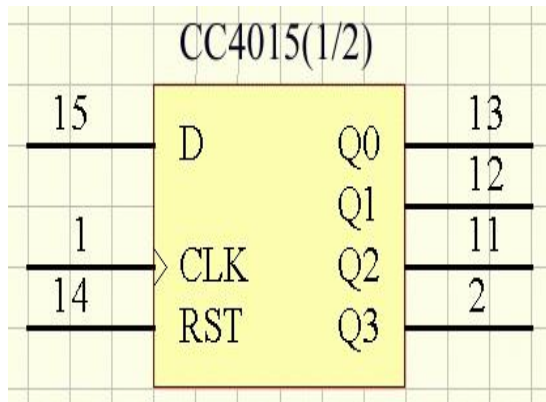
$$Q_2^{n+1} = Q_1^n, Q_3^{n+1} = Q_2^n$$

例如：要移入1111

4个CP过后，  
1111移入

CP	DIR	Q0	Q1	Q2	Q3
1	1	1	X	X	X
2	1	1	1	X	X
3	1	1	1	1	X
4	1	1	1	1	1

← 可用于串并转换



双四位移位寄存器

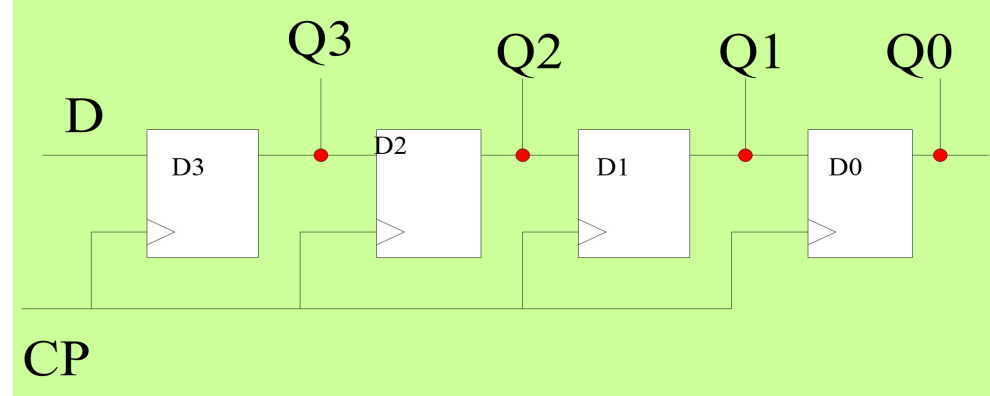
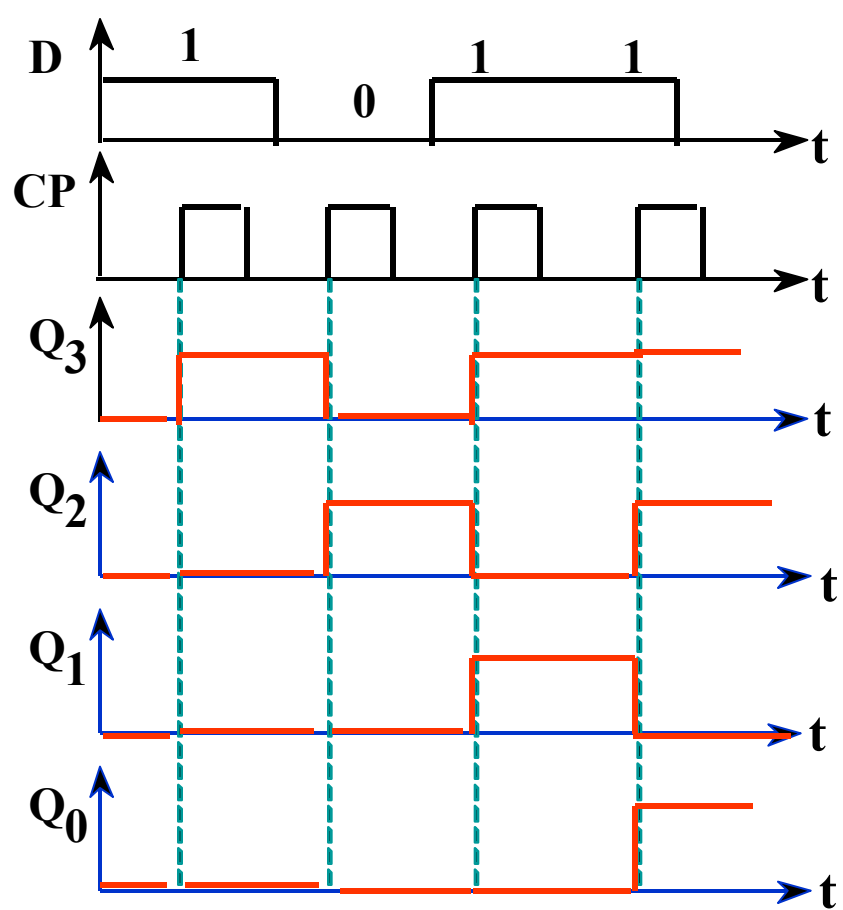
D: 串行输入

CLK: 时钟

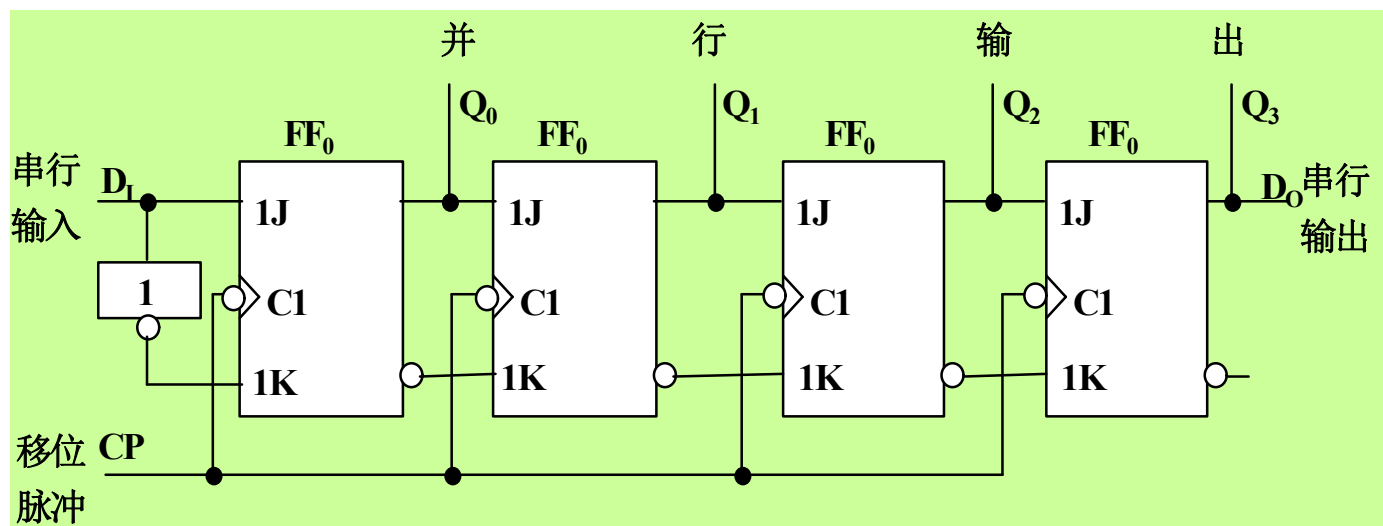
RST: 异步清零

Q0~Q3: 输出(Q0 --> Q3)

输 入			输 出				功 能
CP	D <sub>S</sub>	CR	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>	
×	×	H	L	L	L	L	清除
↓	×	L	Q <sub>0n</sub>	Q <sub>1n</sub>	Q <sub>2n</sub>	Q <sub>3n</sub>	保持
↑	L	L	L	Q <sub>0n</sub>	Q <sub>1n</sub>	Q <sub>2n</sub>	右移
↑	H	L	H	Q <sub>0n</sub>	Q <sub>1n</sub>	Q <sub>2n</sub>	



$$Q_3^{n+1} = D, Q_2^{n+1} = Q_3^n, \\ Q_1^{n+1} = Q_2^n, Q_0^{n+1} = Q_1^n$$





## 2. 单向移寄存器的应用 —— 移存型计数器

用移位寄存器来构成的计数器。

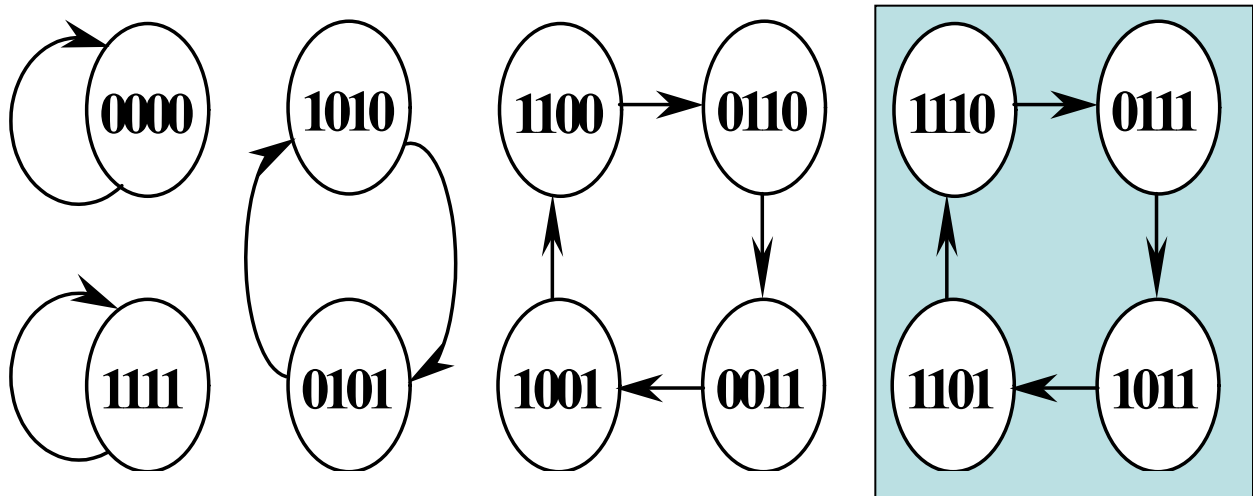
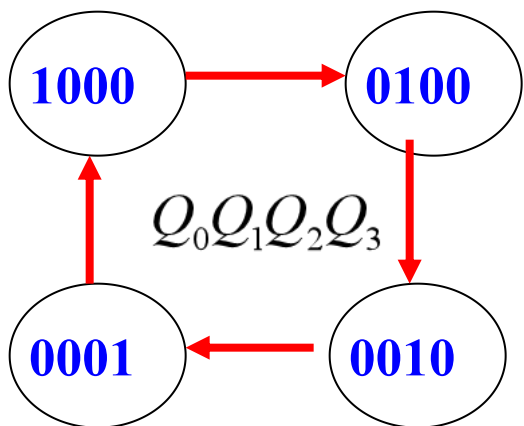
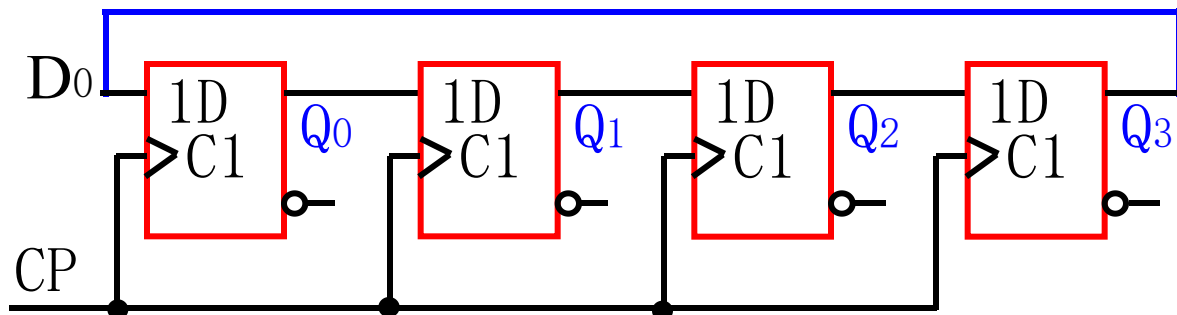
将移存器中某些触发器的输出反馈到串行输入端。

- 环型计数器
- 扭环型计数器

# 1) 环型计数器 (Ring Counter)

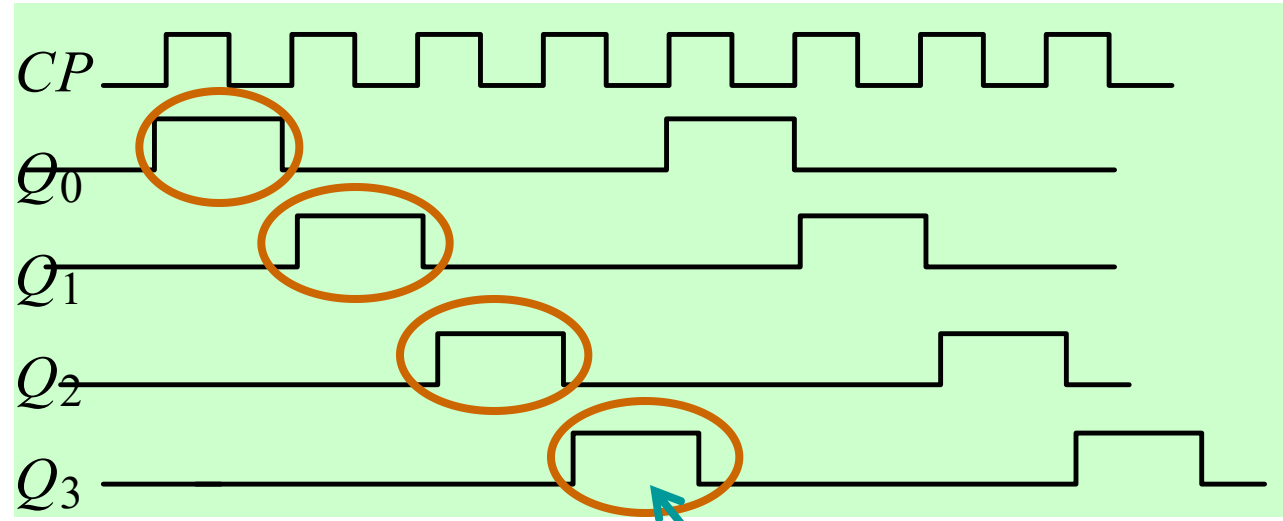
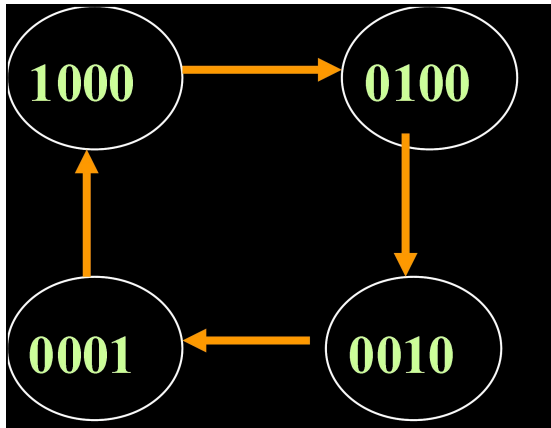
将移存器的最后一级输出反馈到第一级的输入。

•✘ 电路结构:

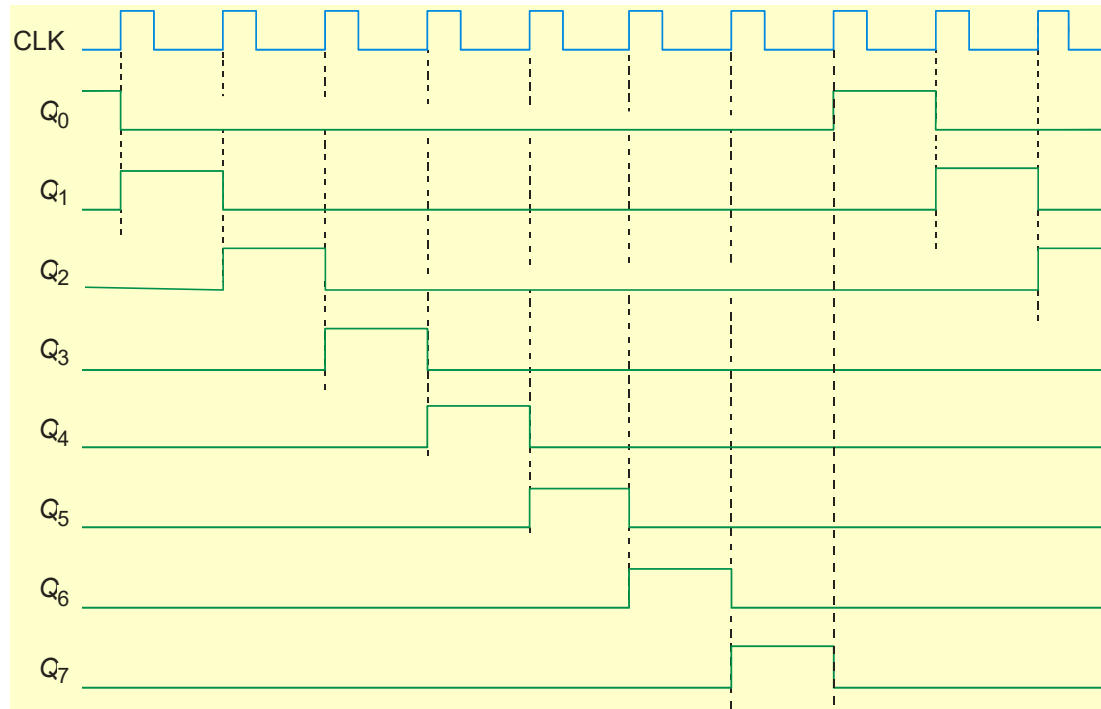


取状态只有一个 1或0 的为主循环，4进制计数器。不需要译码

## ※ 主循环波形图:



顺序脉冲



## •✘ 电路特点

n 位移存器，可构成 模  $M = N$  的环形计数器。

**缺点：** 无自启动能力，电路利用率不高。在计数开始之前，预置  $Q_0Q_1Q_2Q_3 = 1000$ ，进入主循环。

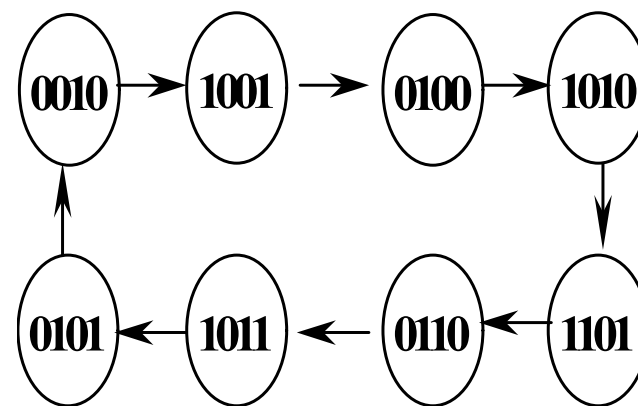
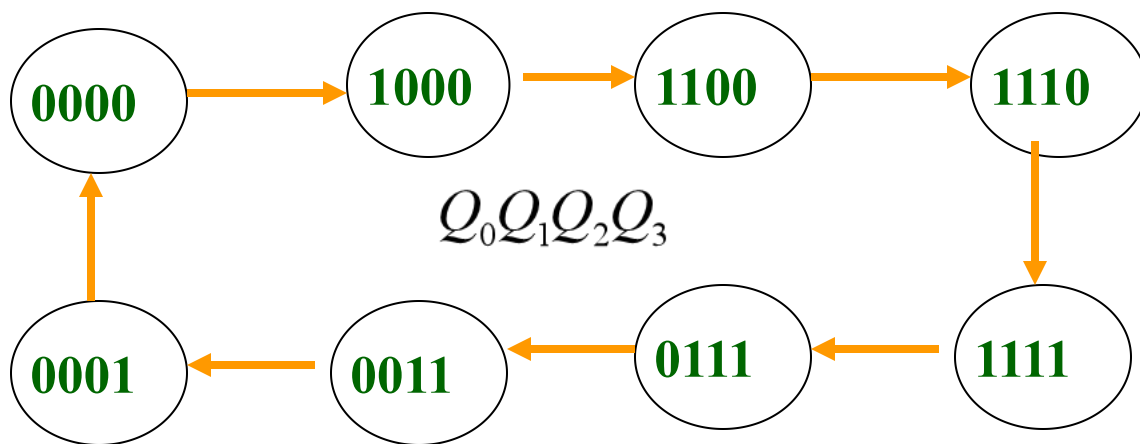
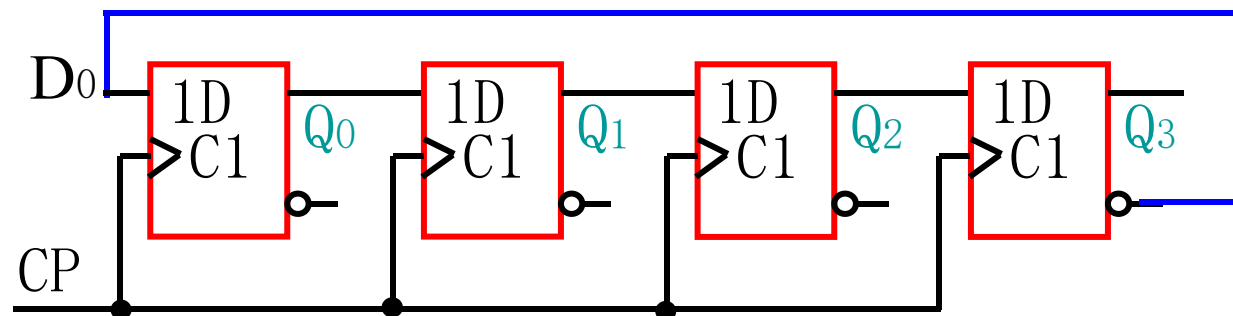
**优点：** 不需要译码器，输出顺序脉冲。

## 2). 扭环形计数器 (Johnson Counter)

将移存器的最后一级输出反相后接到第一级的输入。

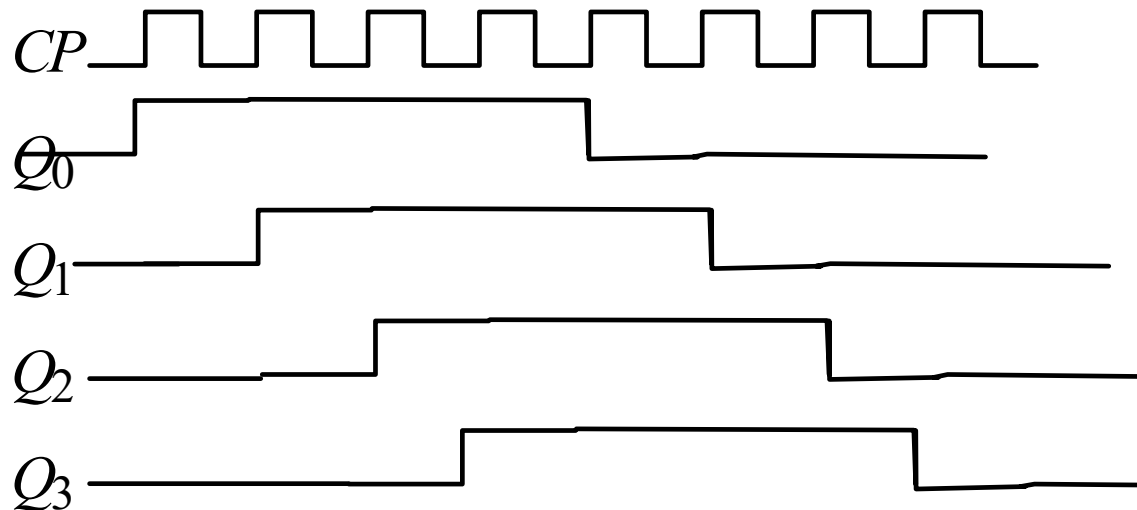
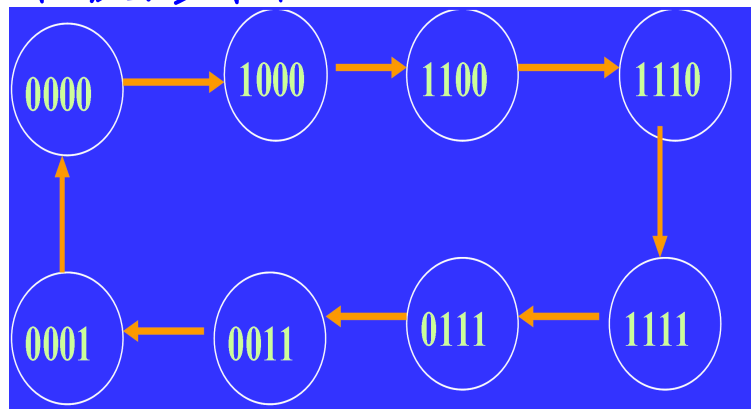
※ 电路结构：

$$D_0 = \overline{Q_3^n}$$



取格雷码计数状态为主循环，模  $M=8$  的计数。

## ※ 主循环波形图:



## ※ 电路特点

### 优点:

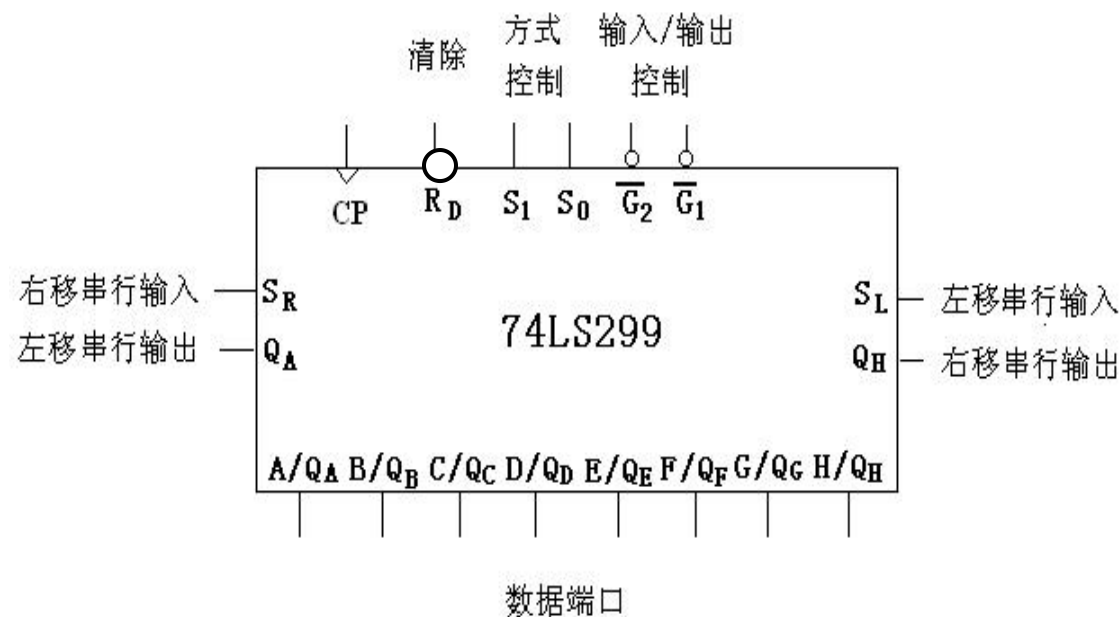
- 扭环形计数器的模  $M = 2N$ ，提高了电路利用率；
- 电路状态译码时不会产生竞争 - 冒险现象。

### 缺点:

- 无自启动能力。在异步清零0000，进入主循环。

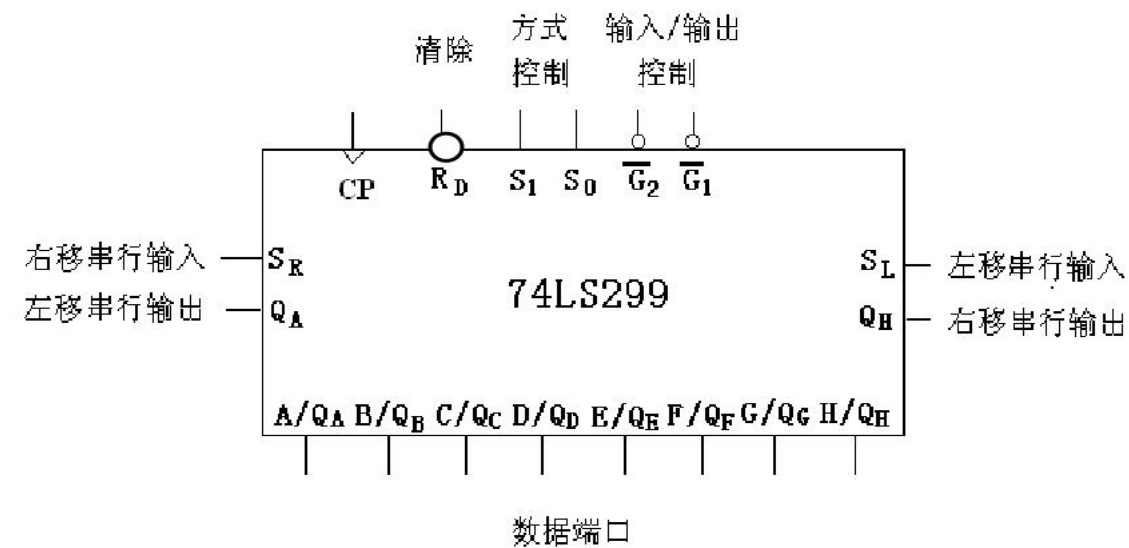
## 四、中规模 8位双向移位寄存器 —— 74LS299

- 异步清零;
- CP :  $\uparrow$ 有效;
- 并行数据端输入/输出双向口;
- 两个低电平有效的输出使能控制G1、G2。两者为全“0”时，端口为输出方式;
- $S_1S_0$  控制四种操作。



74LS299的逻辑符号

输入信号						响应操作
Rd	G <sub>2</sub>	G <sub>1</sub>	S <sub>1</sub>	S <sub>0</sub>	CP	
0	0	0	×	×	×	清零, $Q_A \sim Q_H \rightarrow I/O_A \sim I/O_H$ 输出低电平
1	×	×	1	1	↑	并行置数, $I/O_n \rightarrow Q_n$
1	0	0	0	1	↑	右移, $S_R \rightarrow Q_A, Q_A \rightarrow Q_B, Q_H$ 右移出, $Q_A \sim Q_H \rightarrow I/O_A \sim I/O_H$
1	0	0	1	0	↑	左移, $S_L \rightarrow Q_H, Q_H \rightarrow Q_G, Q_A$ 左移出, $Q_A \sim Q_H \rightarrow I/O_A \sim I/O_H$
1	0	0	0	0	×	保持, $Q_A \sim Q_H$ 输出保持不变, $Q_A \sim Q_H \rightarrow I/O_A \sim I/O_H$



74LS299的逻辑符号



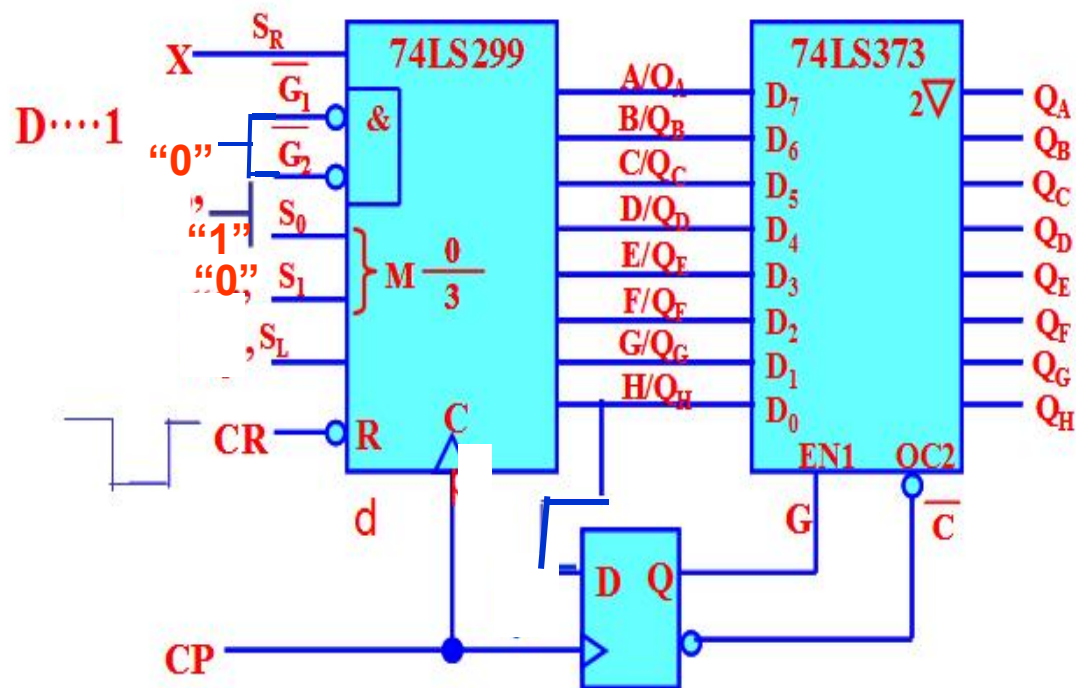
## 实现7位并行 - 串行转换电路



CP	QA	QB	QC	QD	QE	QF	QG	QH
1	0	D0	D1	D2	D3	D4	D5	D6
2	1	0	D0	D1	D2	D3	D4	D5
3	1	1	0	D0	D1	D2	D3	D4
4	1	1	1	0	D0	D1	D2	D3
5	1	1	1	1	0	D0	D1	D2
6	1	1	1	1	1	0	D0	D1
7	1	1	1	1	1	1	0	D0
8	0	D0	D1	D2	D3	D4	D5	D6

# Serial-to-parallel Converter

实现8位 串行—并行  
数据转换



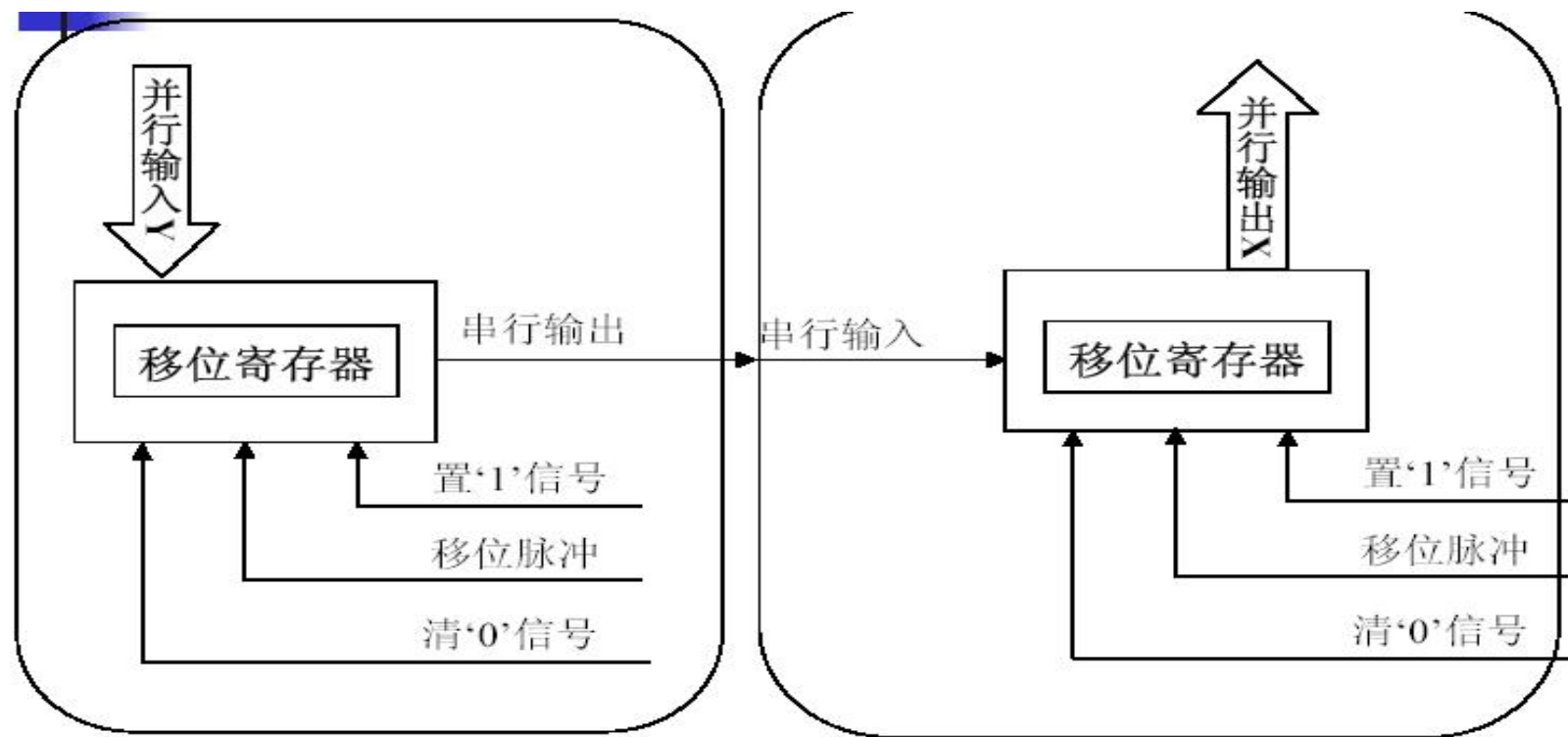
CP	QA	QB	QC	QD	QE	QF	QG	QH
0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0
2	D0	1	0	0	0	0	0	0
3	D1	D0	1	0	0	0	0	0
4	D2	D1	D0	1	0	0	0	0
5	D3	D2	D1	D0	1	0	0	0
6	D4	D3	D2	D1	D0	1	0	0
7	D5	D4	D3	D2	D1	D0	1	0
8	D6	D5	D4	D3	D2	D1	D0	1
9	D7	D6	D5	D4	D3	D2	D1	D0

清零

右移

锁存

## 串行通信:

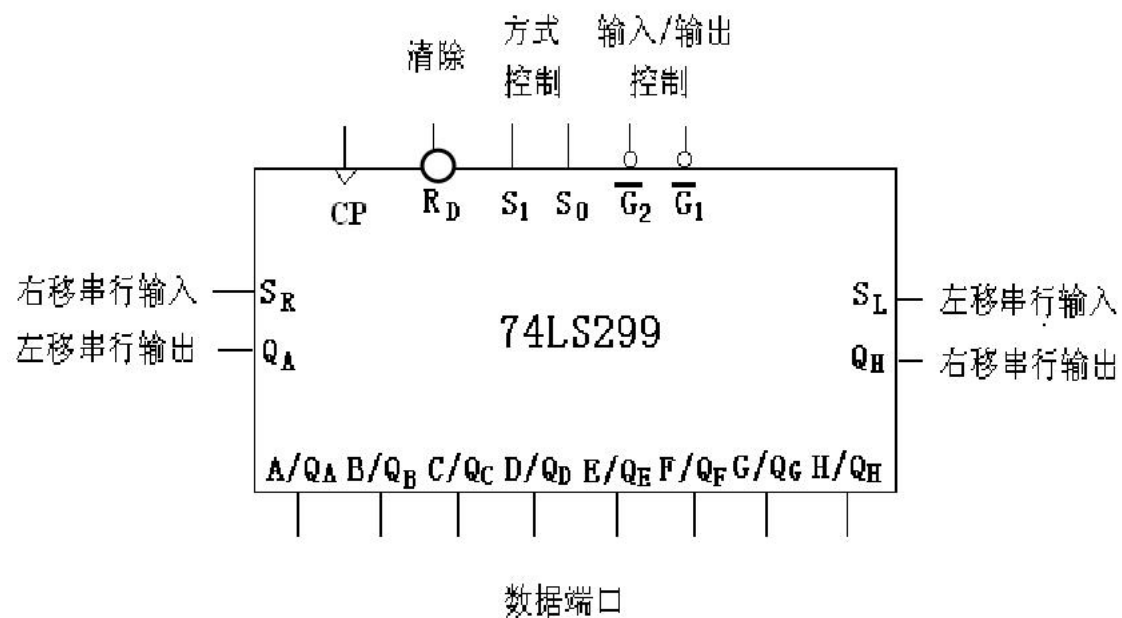


## 二进制计算:

左移 $n$ 为, 乘 $2^n$ ; 右移 $n$ 为, 除 $2^n$ ;

## ※ 通用（双向）移位寄存器的应用：

- 数据传输方式的转换，并入—串出、串入—并出；
- 计算机系统乘、除运算部件；
- 构成环形计数器，实现脉冲分配。



74LS299的逻辑符号

