

南开大学

计算机学院 并行程序设计

# GPU 编程——高斯消去算法

孟启轩 2212452

年级: 2022 级

专业:计算机科学与技术

指导教师:王刚

## 摘要

结合课堂内容以及实验指导书,探索了高斯消元算法在 GPU 平台上的并行化实现与性能优化。通过 CUDA 编程实现多种任务分配策略,并对比分析不同线程块大小与内存访问模式对程序执行效率的影响。实验结果表明,合理的任务划分和线程资源调度能够显著提升计算性能,尤其在大规模矩阵运算中,GPU 展现出数量级的加速效果。

关键字: GPU 高斯消元 CUDA 并行

# 目录

<b></b> ,	问题概述	1
(-	一) 高斯消去算法概述	1
(_	二) 串行算法原理分析	1
ᅼ,	实验介绍	2
三,	GPU 设计实现	2
四、	对比分析方向	2
Æ,	实验结果分析	3
(-	一) 串行算法与 GPU 并行算法对比分析	3
(_	二) 不同任务划分方式对比分析	4
(=	三) 不同线程块数/线程块大小对性能的影响	6
(四	四) 其他探索与分析	8
六、	遇到的问题以及说明	9
七、	总结	9

### 一、 问题概述

#### (一) 高斯消去算法概述

高斯消去算法是求解线性方程组 Ax = b 的经典算法, 其核心分为两个阶段, 消去过程和回代过程。

#### 消去过程:将系数矩阵 A 转换为上三角矩阵

1. **归一化**: 对第 k 行进行除法操作, 使主元 A[k,k] 变为 1。

$$A[k,j] \leftarrow rac{A[k,j]}{A[k,k]}$$
 对所有列 $j \ge k$ .

2. **消去**: 利用第 k 行对后续行(k+1 至 N 行)执行减法操作,消除这些行在第 k 列的元素。  $A[i,j] \leftarrow A[i,j] - A[i,k] \cdot A[k,j]$  对所有行i > k 和列 $j \ge k$ .

#### 回代过程: 求解未知数 xi

1. 从最后一行开始,逆向逐行求解未知数  $x_i$ 。

$$x_i \leftarrow \frac{b_i - \sum_{j=i+1}^n A[i,j] \cdot x_j}{A[i,i]} \quad \forall i = N, N-1, \dots, 1.$$

### (二) 串行算法原理分析

串行算法通过消去过程将系数矩阵转化为上三角形式,利用消元因子逐步消除下方变量,确保每行仅保留当前主元及右侧变量。回代过程利用上三角特性,从末行开始逐层代入已知变量,最终求出所有解。此方法时间复杂度为  $O(n^3)$ ,其中消去过程时间复杂度为  $O(n^3)$ ,主要进行行消元,有三重循环,回代过程时间复杂度为  $O(n^2)$ ,主要进行逆向求和,有两重循环。

#### 串行算法核心代码

```
// 消去过程
   for (int k = 0; k < n; k++) {
      for (int i = k + 1; i < n; i++) {
          double factor = A[i][k] / A[k][k];
          for (int j = k + 1; j < n; ++j) {
              A[i][j] -= factor * A[k][j];
          b[i] -= factor * b[k];
      }
  // 回代过程
  x[n-1] = b[n-1] / A[n-1][n-1];
   for (int i = n - 2; i >= 0; i---) {
      double sum = b[i];
      for (int j = i + 1; j < n; j++) {
          sum = A[i][j] * x[j];
17
      x[i] = sum / A[i][i];
```

### 二、 实验介绍

高斯消元作为一种经典的线性方程组求解方法,其核心包括主元选取、逐行消元和回代求解等步骤。该算法计算复杂度为  $O(n^3)$ ,在处理大规模稠密矩阵时常成为性能瓶颈。为提升其计算效率,本实验采用基于 CUDA 的 GPU 并行编程方法,对高斯消元算法进行加速优化。

CUDA(Compute Unified Device Architecture)是 NVIDIA 提出的通用并行计算平台和编程模型,允许开发者使用 C/C++ 等语言编写可在 GPU 上并行执行的程序。与传统 CPU 串行执行模式不同,GPU 拥有数千个轻量级线程,可同时处理大量数据,特别适合高斯消元这类具有大量重复数值计算和可并行操作的任务。

本实验的平台是北京超算平台,GPU 型号是 **NVIDIA Tesla T4**,这是一款强大的 GPU。 本实验的目标是完成高斯消元的 CUDA 加速实现,并对任务分配策略、线程块数量和线程 块大小等参数进行实验设计和性能评估。通过分析不同并行粒度下的执行效率,探索优化内存访 问模式与线程调度策略对整体性能的影响。

CUDA 编程模型的主要特点包括:

- 大规模并行性: 支持成千上万线程并发运行, 显著加速数据密集型任务;
- 层次化线程结构: 采用线程块(Block)与线程网格(Grid)结构,支持灵活的任务划分;
- 多级内存层次: 提供全局内存、共享内存、寄存器等多种存储资源, 适合进行显存优化;
- 高吞吐量计算: 适用于矩阵运算、图像处理、物理仿真等高性能计算场景。

## 三、 GPU 设计实现

首先,在主机端初始化系数矩阵 A 与常数列向量 b,采用一维数组表示二维矩阵结构,以便在 GPU 中进行线性化访问。随后使用 CUDA 的 cudaMalloc 与 cudaMemcpy 接口将数据拷贝到设备端显存中。

核心计算部分采用了每个**线程块** Block 负责矩阵中的一行,**线程** Thread 负责该行中的不同列元素更新的任务分配方式。具体而言,核函数 division\_kernel\_row\_col 中通过 blockIdx.x 确定当前 Block 对应的消元行号,通过 threadIdx.x 决定本线程更新的列元素。在核函数中,每个线程根据高斯消元的公式,对矩阵元素 A[i][j] 执行如下操作:

$$A_{ij} = A_{ij} - \frac{A_{ik}}{A_{kk}} \cdot A_{kj}$$

该更新逻辑通过并行的列级线程并发执行,在共享内存冲突较少的情形下可以有效提升吞吐量。

为了避免线程间的数据写冲突与冗余计算,线程块内部在更新常数列 b 与主元列 A[i][k] 时,仅由 threadIdx.x == 0 的线程负责执行,从而实现对消元行的原子级更新。

在主程序中,使用 cudaEventRecord 实现 GPU 代码段的运行时间测量,确保性能评估的准确性。所有消元步完成后,将结果从设备端拷贝回主机端,并使用 CPU 完成反向替代(回代)过程以得到最终解向量 x。

# 四、 对比分析方向

通过不同问题规模(2 的整数次方)下的程序执行时间以及加速比进行不同优化策略的对比 分析。

• 串行算法与 GPU 并行算法对比分析

- 不同任务划分方式对比分析
- 不同线程块数/线程块大小对性能的影响
- 其他探索与分析

# 五、 实验结果分析

### (一) 串行算法与 GPU 并行算法对比分析

在不同问题规模下, 对串行与 GPU(block size=256)高斯消元执行时间与加速比进行分析。 这里的 GPU 高斯消元算法采用的是策略 B,具体在"不同任务划分方式对比分析"部分进行介绍。

<b>问题规模</b> n	串行时间(ms)	GPU 时间 (ms)	加速比
32	0.040	0.291072	0.1374
64	0.325	0.597056	0.5443
128	2.188	3.3792	0.6475
256	15.568	5.2239	2.9800
512	140.059	17.1272	8.1776
1024	1139.062	50.1558	22.7100
2048	9196.672	172.323	53.3688
4096	68115.675	644.931	105.617
8192	537561.435	2394.45	224.500

表 1: 串行与 GPU 高斯消元算法执行时间与加速比

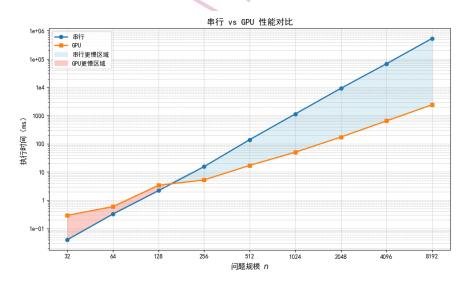


图 1: 串行 vs GPU 性能对比

首先,在问题规模较小时( $n=32\sim128$ ),GPU 算法的性能明显不如串行算法。此时加速比远小于 1。这主要归因于 GPU 的内核启动开销、主机与设备之间的数据拷贝延迟、线程同步与资源调度等额外开销在小问题规模下难以被摊薄,导致总体性能低于串行算法。随着问题规模

增大  $(n \ge 256)$ ,GPU 算法开始展现其强大的并行计算能力。加速比逐渐超过 1,并且不断增大,当 n = 8192 时,甚至达到约 224.5 倍的加速比。这一趋势充分体现了 GPU 在处理大规模数据并行任务方面的高效性和可扩展性。

上述现象的本质原因在于,高斯消元算法中的行操作在消元过程中可以高度并行化,而 GPU 正适合这样的结构化数据并行任务。同时, GPU 的高吞吐量内存访问机制、多核 SM 单元架构 以及 SIMT 执行模型也极大地加速了矩阵计算。因此、综合分析可以得到以下结论:

- GPU 并行算法在大规模计算问题中具有显著优势, 能提供数量级的性能提升。
- 对于小规模问题, 串行算法更具优势, 因为 GPU 的调度与内存开销在此时难以抵消。
- 加速比的提升依赖于问题规模和算法的并行度, 高效的线程调度、合适的线程块设计与内存访问策略是优化 GPU 程序性能的关键。

#### (二) 不同任务划分方式对比分析

在基于 CUDA 的高斯消元算法中,任务分配策略直接影响程序的并行效率和资源利用率。 本实验主要实现并比较了两种典型的任务分配方式:

- 第一种为策略 A, 即每个线程独立负责矩阵中从第 k+1 行起的一整行的消元操作。该策略通过将线程一一映射到待处理的行上, 利用线程独立性并行执行各行的更新。然而, 该方法存在较明显的资源利用缺陷: 由于线程只处理完整的行, 而一个 block 内部线程之间没有进行细粒度的任务协调, 部分线程可能处于空闲状态, 从而导致 warp 内的执行单元浪费。此外, 该策略在面对列数较多的矩阵时, 无法充分利用 GPU 的并行线程能力。
- 第二种为策略 B,采用更细粒度的任务分配方式,即每个 block 负责处理一行,而该 block 内的每个线程则负责该行中不同的列元素更新。该方法通过将一行的多个元素分配给多个 线程,并在 block 内部进行同步,从而更充分地发挥 GPU 的并行计算能力。由于 block 对应一行, thread 对应一列,相比策略 A,策略 B 更适用于列数较多的大规模矩阵计算,能够有效避免线程空转,提高资源利用效率。

下面是策略 A 和策略 B 在线程块数量为 256 时的实验数据、加速比以及加速比对比折线图。

问题规模	串行时间 (ms)	A 时间 (ms)	A 加速比	B 时间 (ms)	B 加速比
32	0.04	0.347328	0.1152	0.291072	0.1374
64	0.325	0.892032	0.3645	0.597056	0.5443
128	2.188	4.92394	0.4445	3.3792	0.6475
256	15.568	26.6504	0.5843	5.2239	2.9800
512	140.059	133.426	1.0497	17.1272	8.1776
1024	1139.062	571.8	1.9917	50.1558	22.710
2048	9196.672	2902.44	3.1683	172.323	53.3688
4096	68115.675	16773	4.0636	644.931	105.617
8192	537561.435	116790	4.6016	2394.45	224.5

表 2: 串行与策略 A 和 B 的执行时间与加速比对比

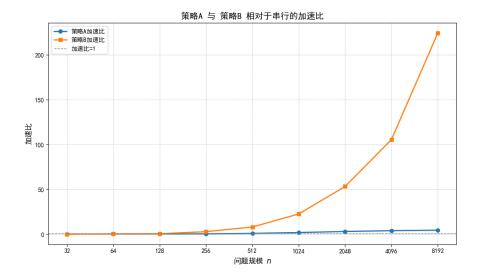


图 2: 策略 A 和策略 B 相对于串行的加速比(完整比例)

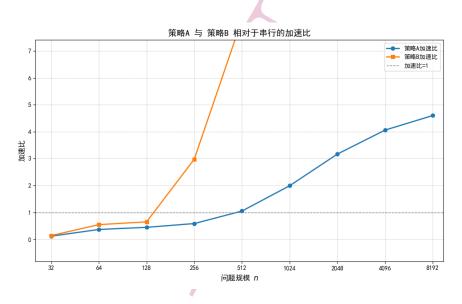


图 3: 策略 A 和策略 B 相对于串行的加速比(放大低速区)

- 在问题规模较小时  $(n \le 128)$ ,两种策略的加速比均明显低于 1,GPU 算法性能比串行算法要差。这种现象并不意外,GPU 并行计算存在显著的初始开销,包括核函数的调用开销、主机与设备间的数据拷贝时间、线程创建与调度延迟等。这些固定成本在小规模计算中占比很大,难以通过计算量来摊薄,从而导致整体执行时间反而高于 CPU 串行算法。
- 随着问题规模逐渐增大  $(n \ge 256)$ ,GPU 的并行计算能力开始显现,两种策略的加速比都在逐步上升,特别是策略 B,加速比迅速提升。策略 B 在 n = 8192 时达到加速比  $224.5 \times$ ,而策略 A 同期加速比仅为  $4.60 \times$ 。两者性能差异在数量级上拉开了显著差距,这直接反映了任务划分策略对 GPU 性能发挥的决定性作用。
- 策略 A 将每个线程映射为一个完整的行操作,由于矩阵大小为  $n \times n$ ,线程数量最多为 n,远低于 GPU 能承载的并行线程上限。同时,由于每行涉及 n-k 个元素的逐列更新操作,在缺乏线程内并发的情况下,大量的算术运算和访存任务都压在单线程内,容易形成指令

瓶颈。此外,线程之间没有任何通信与协作,warp 级资源调度形同虚设,造成部分硬件资源空闲。

- 策略 B 通过更细粒度的任务划分,提升了线程级并行度。在该策略中,每个 Block 负责一行内的消元操作,Block 内各线程并行处理该行的不同列,使得并发线程总数提升至  $O(n^2)$  量级,更贴近 GPU 架构的最佳负载区间。与此同时,线程之间可以共享中间变量、避免冗余计算,并结合共享内存优化访存延迟,大幅度减少全局内存访问次数,提升了内存带宽利用率。
- 策略 B 对内存访问模式进行了有效对齐: 由于列内线程连续读取数组元素, 能够实现 memory coalescing (内存合并访问) 访问模式, 大大降低访存延迟。而策略 A 中线程独立访问每行各列的数据,往往不连续,造成非对齐访存甚至 bank conflict (内存银行冲突),严重影响吞吐率。
- 此外,在执行效率方面,策略 B 能更好地利用 SIMD 结构特性,借助统一指令调度多个线程执行相似操作,在大规模矩阵操作中展现出极高的浮点运算效率。而策略 A 由于线程独立运行、无协作、操作指令复杂性更高,难以充分发挥 SIMD 架构的指令并行优势。
- 从可扩展性角度看,策略 B 的设计思路能自然适配任意矩阵大小,不依赖矩阵的具体维度 对线程数进行硬编码配置,具备更强的通用性。而策略 A 的线程分布与行数高度耦合,扩展至更大问题规模时需要手动调整线程数和 Grid 划分策略,维护复杂性更高。

综上所述,策略 B 凭借其合理的线程分工与高效的内存访问模式,展现出远优于策略 A 的性能表现。特别是在大规模矩阵计算场景下,其加速比的快速增长清晰反映了并行度、指令调度、内存优化等方面协同带来的巨大性能优势。除此之外,也通过实验分析充分说明了在 GPU 编程中,任务划分策略的设计质量往往决定了算法性能的上限。

#### (三) 不同线程块数/线程块大小对性能的影响

blocksize 是 CUDA 编程中控制线程调度粒度与资源分配效率的关键参数,不同的设置直接影响着线程活跃度、寄存器与共享内存分配,以及线程块在多个 Streaming Multiprocessor 上的并发调度能力。为探究不同线程块数/线程块大小配置对 GPU 性能的影响,我在保持线程总数覆盖问题规模所需的前提下,测试了策略 B 在 block size 为 64、128、256、512 和 1024 时的执行时间。每组实验通过调整线程块大小(blockDim.x)并配合合理数量的线程块(gridDim.x)共同完成高斯消元任务,从而评估粒度划分对并行性能的影响。

问题规模 $n$	串行	blocksize=64	128	256	512	1024
32	0.040	0.3087	0.2946	0.2911	2.3959	0.2928
64	0.325	0.6277	0.6042	0.5971	0.6020	0.5989
128	2.188	3.3587	3.3741	3.3792	1.2620	1.2845
256	15.568	4.7106	4.9726	5.2239	5.2365	5.1835
512	140.059	12.0607	13.1307	17.1272	20.8085	20.7794
1024	1139.062	26.6417	34.7796	50.1558	80.1388	127.435
2048	9196.672	76.4122	106.711	172.323	314.931	665.033
4096	68115.675	235.680	370.070	644.931	1240.62	2749.78
8192	537561.435	835.280	1349.34	2394.45	4786.14	10853.9

表 3: 不同线程块参数对 GPU 执行时间的影响(单位: ms)

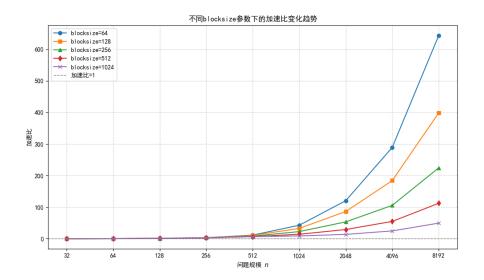


图 4: 不同 blocksize 参数下的加速比变化趋势(完整比例)

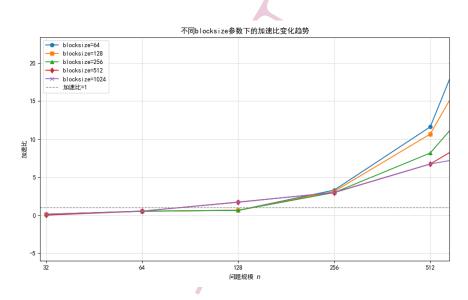


图 5: 不同 blocksize 参数下的加速比变化趋势(放大低速区)

- 小规模问题下难以显现并行优势: 当问题规模较小( $n \le 128$ )时,所有 blocksize 设置的加速比均未超过 1,甚至部分情况下运行时间明显高于串行程序。与前两部分的分析相同,这一现象源于 GPU 的并行机制启动需要额外的代价。
- 中等规模开始出现分化趋势:从 n=256 起,各 blocksize 参数间性能差异开始显现。blocksize=64 和 128 的表现稳定,并开始逐步超越串行程序,体现出并行优势,而更大的 blocksize 设置尚未显著提升性能。这表明合理的线程块配置能更早发挥 GPU 并行的潜力。
- blocksize=64 拥有最优可扩展性: 当问题规模进一步增大至 n=8192, blocksize=64 获得了最高的加速比(超过  $660\times$ ),远超其他参数。这种表现归因于更小的 blocksize 能划分出更多 block,使得 GPU 的 SM 数量得以更充分利用,同时也提升了线程调度灵活性。每个 block 内线程数量少,有利于 warp 组织与共享内存合理分配,减少线程间的依赖与空转。

- blocksize 过大导致资源利用率下降: 当 blocksize 增加至 512 或 1024 时,程序性能显著下降。这是因为每个 block 中线程数过多,线程块总数变少,限制了在多个 SM 上的并发调度数量。此外,大 blocksize 配置可能导致共享内存不足、寄存器压力升高,从而引发资源争用与频繁溢出到全局内存,进一步降低吞吐率。
- blocksize=64 和 128 的稳定性与鲁棒性更强:这两种设置在从中小到大规模的全阶段中都表现出了较强的可扩展性和稳定的性能优势,在当前的高斯消元场景下,能够提供更好的并行度与资源利用的平衡点。其中 blocksize=64 综合性能最优,并行效率最高,在部分问题规模下实现超过 660× 的加速,并且我相信随着问题规模继续增大,加速幅度还会进一步提升。

综上所述,线程块大小的设置对 GPU 程序的加速效果具有相当关键的作用。合理设置 blocksize,不仅要考虑线程数量和并行度,还需兼顾 GPU 硬件资源(如 SM 数量、共享内存容量、寄存器数)的限制和调度机制。较小的 blocksize 更能发挥 GPU 架构的优势,提高并发调度效率,适配高斯消元这类高内存访问、结构规律明确的线性代数运算,从而获得显著的性能提升。

### (四) 其他探索与分析

在完成策略 B 的基础上,我进一步尝试了两种不同的优化方向,希望在保持并行度的同时进一步压缩内存访问开销与同步成本。然而,实验发现这些优化策略的性能表现反而不如未优化前的策略 B. 现分析如下:

#### 优化策略一: 共享内存与寄存器重构

- **优化点 1:**  $A_{ik}$  **与**  $A_{kk}$  **的寄存器缓存**。原始策略中每个线程都需要访问一次  $A_{ik}$  和  $A_{kk}$ ,这属于全局内存的重复访问,效率较低。通过将这些值缓存到寄存器中,并通过线程内变量进行共享,可避免重复访问,提高访问速度。
- **优化点 2:**  $A_{kj}$  **缓存到共享内存**。第 k 行的各列数据会被多个线程访问,通过将其缓存到共享内存,可大幅减少对全局内存的带宽需求。
- **优化点 3: 使用** \_\_restrict\_\_ **和** const **关键字**。这类语义提示可帮助编译器更积极地进行加载优化与指令重排,在理论上能提高运行效率。

尽管上述优化理论上能减少冗余访存、加速访问路径, 但实验中发现:

- **同步开销上升:** 由于共享内存的数据由多个线程协同加载并使用,且每一轮消元都需要 barrier 同步,频繁同步操作抵消了访存带宽优化带来的收益,尤其在列数较大(宽矩阵)的情况下更明显。
- 共享內存压力增加:在问题规模增大时,第 k 行需要缓存的元素数量成倍增长,可能导致共享內存容量受限,甚至引发 bank conflict 或 fallback 到慢速全局内存。
- **优化收益不足以抵消代价**: 线程间合作带来的调度和寄存器竞争,以及 GPU 编译器在复杂指令路径下可能无法完全完成访存重排,使得实际收益远低于预期。

**优化策略二: 更实用的策略——每线程处理整行** 该策略将每个线程负责一整行的更新工作, 意图规避共享内存与线程同步问题:

• 每个线程独立处理整行,完全避免线程间同步。

- 内存访问按行进行, 具有良好的 coalesced 访问模式。
- 不依赖共享内存, 避免 bank conflict 和容量限制。

然而该策略在大规模矩阵上的性能表现仍低于策略 B. 原因包括:

- **线程分布不均:**随着 k 的递增,实际参与更新的行数减少,但线程资源依然被占用,导致 GPU 空转和 SM 负载不均。
- **线程数量有限**: 每个线程处理整行意味着总线程数为 n-k-1, 远低于策略 B 中 n-k-1 行  $\times$  n-k-1 列的线程数量,GPU 并行度下降明显。
- **指令压力大:** 每个线程需要完成多次内存访问和浮点操作, 其内部复杂性远远高于策略 B 中每线程处理单元素, 导致指令路径变长, warp 执行时间差异扩大。

综上所述,两种优化策略虽然理论上能减少冗余访存与同步,但实际上引入了线程协同与资源竞争等新的瓶颈,无法达到策略 B 中高并发、负载均衡的优势。

### 六、 遇到的问题以及说明

在最初进行 GPU 编程时,出现如图6所示 double free 或内存交错释放的错误。

```
■ s2212452@VM-0-21-ubuntu:~/gpu$ ./gpu1
输入矩阵维度: 64
GPU高斯消元完成,用时: 128273us
double free or corruption (out)
Aborted (core dumped)
```

图 6: 内存释放问题

原始程序中使用的是二维指针 double\*\* A. 它在主机端需要使用嵌套的 new 操作分配内存:

#### 问题根源

```
double** A = new double*[n];
for (int i = 0; i < n; ++i)
    A[i] = new double[n];</pre>
```

但是在 GPU 上 cudaMemcpy( $d_A$ , \*A, ...) 时只复制了第一行 (A[0] 指向的那一行),而且 \*A 并不是一个连续的大数组,导致拷贝不正确,释放也容易重复或非法释放。因此我使用一维数组模拟二维矩阵,同时统一在 GPU 和 CPU 上都采用一维数组表示矩阵,并在逻辑访问中手动计算索引 i\*n+i,问题得以解决。

# 七、总结

通过本次并行编程实验,我深入理解了高斯消元算法在 GPU 架构下的并行化原理与优化策略,掌握了 CUDA 中线程层次结构的设计理念,并实际探索了不同任务划分方式、不同线程块数/块大小以及共享内存、寄存器重用等优化技术对程序性能的影响。实验过程中,我意识到,优化并非一味堆叠技术,而是需要结合具体硬件架构和算法特点综合权衡。此次实验极大地提升了我对 GPU 计算模型的理解能力与实践水平,也真正实现了指导书中所说的"百倍加速"!

源代码链接Github