Lógica Reconfigurável

Trabalho 1



Trabalho 1

ORIENTAÇÕES GERAIS:

O código (.vhd) deve conter o seguinte cabeçalho:

- -- Nome Projeto: Trabalho 1
- -- Data: DD/MM/AA
- -- Nome: Nome Aluno1/RA

Nome_Aluno2/RA

Além disso, faça comentários explicando as partes principais do código.

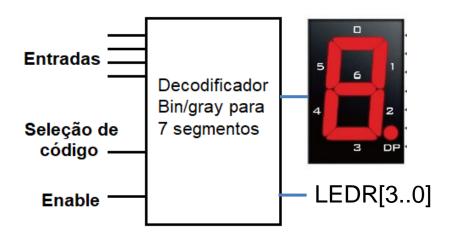


Trabalho 1

- Projete um decodificador 4 bits para display 7 segmentos. A entrada será em código binário.
 - Quando o bit na entrada "Seleção de código" for '1', será apresentado nos LEDR[3..0] a codificação em código gray, se for '0' será binária (ou seja, copiará a entrada dos switch).
 - Quando o Enable estiver em '1' o decodificador funcionará normalmente, quando estiver em '0' o display e os LEDR ficarão desligados.
 - Se o Enable estiver em '1' e a entrada estiver em um valor acima de 9, deverá aparecer a letra E ("0110000") no display, e os LEDR ficarão desligados
 - Pinos:
 - Enable: SW(5);
 - Seleção de código: SW(4);
 - Entrada de dados: SW(3 0);
 - Saída: HEX0 Os segmentos são ativados com nível baixo
 - Saída: LEDR
- Utilize <u>AMBOS</u> comandos WHEN-ELSE e WITH-SELECT-WHEN.
- Grave no Kit DE1-SoC, apresente ao professor e envie compactado no MOODLE.



Trabalho 1



En SW[5]	Entrada SW[30]				Saída LEDR [30] Gray Sel = '1' (SW[4])				Saída LEDR [30] Binário Sel= '0' (SW[4])				Saídas do Decodificador 7 segmentos HEXO							Dígito
	D	С	В	Α	D	С	В	Α	D	С	В	Α	0	1	2	3	4	5	6	
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	0	1	0	0	0	1	0	0	0	1	1	0	0	1	1	1	1	1
1	0	0	1	0	0	0	1	1	0	0	1	0	0	0	1	0	0	1	0	2
1	0	0	1	1	0	0	1	0	0	0	1	1	0	0	0	0	1	1	0	3
1	0	1	0	0	0	1	1	0	0	1	0	0	1	0	0	1	1	0	0	4
1	0	1	0	1	0	1	1	1	0	1	0	1	0	1	0	0	1	0	0	5
1	0	1	1	0	0	1	0	1	0	1	1	0	0	1	0	0	0	0	0	6
1	0	1	1	1	0	1	0	0	0	1	1	1	0	0	0	1	1	1	1	7
1	1	0	0	0	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0	8
1	1	0	0	1	1	1	0	1	1	0	0	1	0	0	0	0	1	0	0	9
0	Χ	Χ	Х	Х	Х	Х	Х	X	Х	Х	Х	Х	1	1	1	1	1	1	1	Desligado

Se a entrada estiver em um valor acima de 9, deverá aparecer a letra E ("0110000") no display, e os LEDR ficarão desligados

