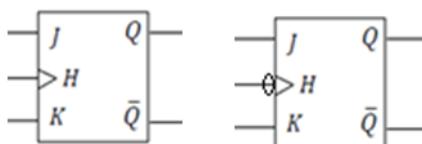


Exercice 1

- Rappeler la table de vérité d'une bascule RS
- Proposer un circuit logique d'une bascule RS asynchrone, ensuite synchrone sur niveau haut de l'horloge en utilisant des portes NAND
- Rappeler la table de vérité d'une bascule JK, et proposer ensuite une réalisation de JK à l'aide d'une bascule SR.

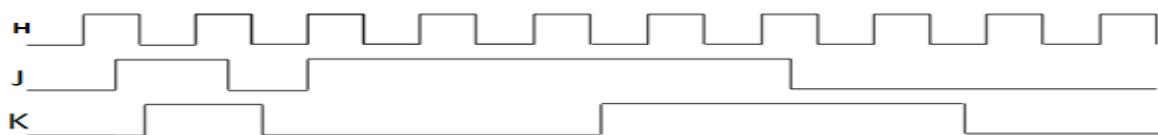
Exercice 2

Soient les 2 bascules JK suivantes :

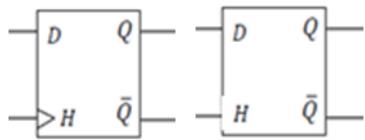


Déterminer La forme d'onde des sorties Q de ces 2 bascules quand on leur applique les entrées illustrées sur la figure ci-dessous (Q initial=0)

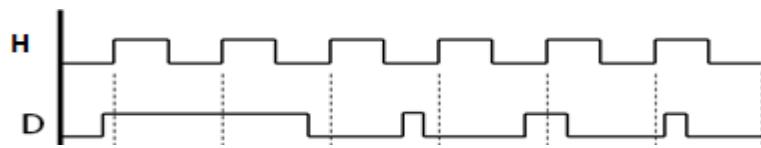
e

**Exercice 3**

Soient les 2 bascules D suivantes :



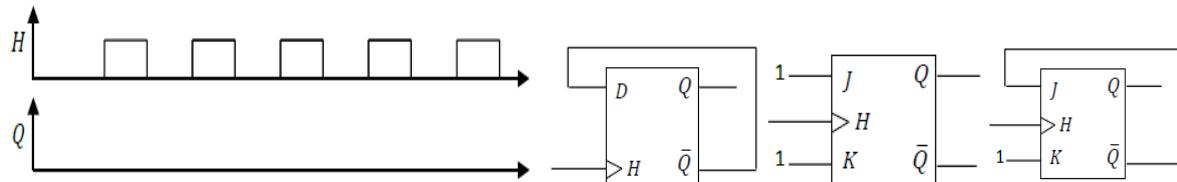
- Après avoir rappelé la table de vérité d'une bascule D, déterminer La forme d'onde des sorties Q de ces 2 bascules quand on leur applique les entrées illustrées sur la figure ci-dessous (Q initial=0)



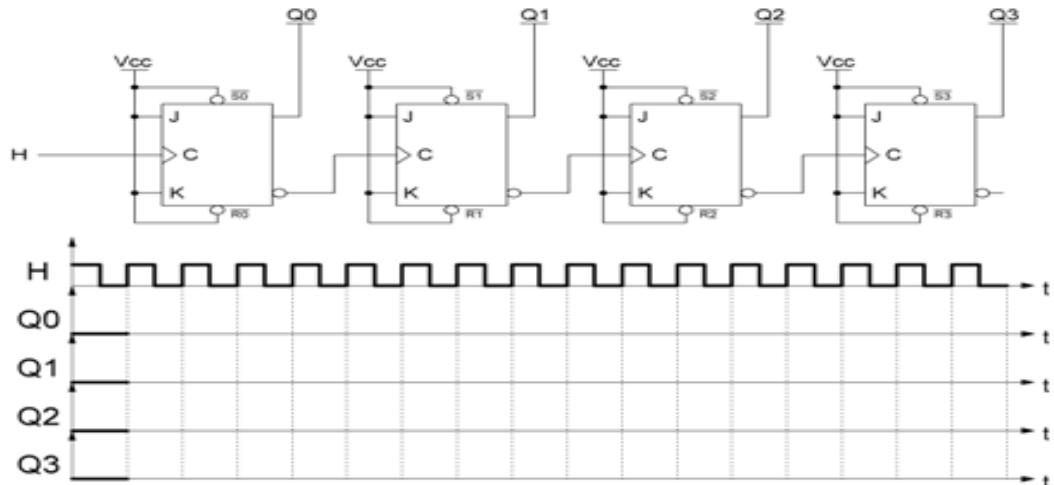
- Comment peut-on réaliser une bascule D à partir d'une bascule JK

Exercice 4

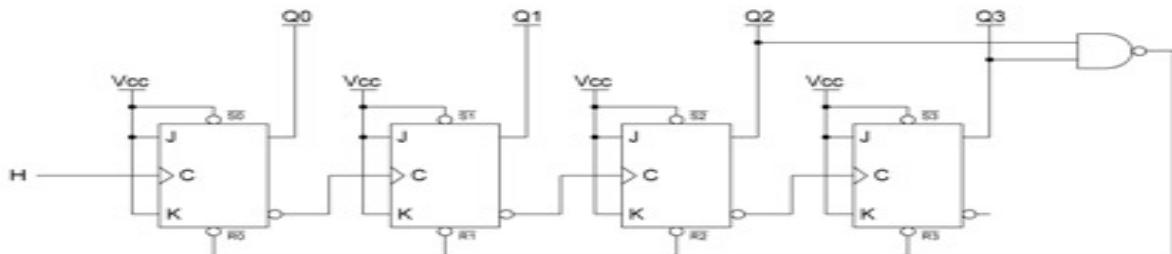
Compléter les chronogrammes pour Chacun des schémas suivants:

**Exercice 5**

- a. A partir du montage suivant, remplissez le chronogramme ci-dessous :

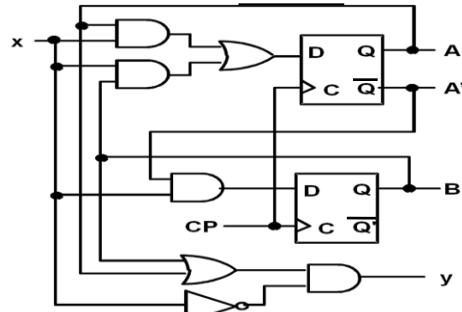


- b. Que réalise ce montage ?
 - c. On modifie légèrement le montage précédent afin d'obtenir la [figure suivante](#). Que réalise ce circuit ?



Exercice 6

Exercice 3 Faire l'analyse du circuit séquentiel suivant :



Exercice 7

Réaliser un compteur synchrone modulo 5 à l'aide de bascules JK actives sur front montant ;

- a. Remplissez la table des transitions d'une bascule JK.

$Q_{(t)}$	$Q_{(t+1)}$	J	K

- b. À l'aide de la table des transitions, remplissez le tableau ci-dessous :

- c. Donnez les équations des entrées J_0, K_0, J_1, K_1, J_2 et K_2 .

d. Dessinez le schéma de câblage.