

I. Circuits de codage**Exercice1**

Concevoir un encodeur octal : il s'agit d'un circuit à 8 entrées e_0, \dots, e_7 et 3 sorties $s_2 s_1 s_0$. Si l'entrée e_i est à 1 et que toutes les autres sont à 0, on veut que les sorties soient telles que $(s_2 s_1 s_0)_2 = i$.

- Complétez la table de vérité suivante, en supposant qu'au plus l'une des entrées e_i peut être activée à la fois

e_0	e_1	e_2	e_3	e_4	e_5	e_6	e_7	s_2	s_1	s_0
.
.
.

- Exprimez les sorties s_2 , s_1 et s_0 en fonction des e_i
- Représentez le circuit logique demandé (vous pouvez utiliser des portes OR à 4 entrées).

Exercice2

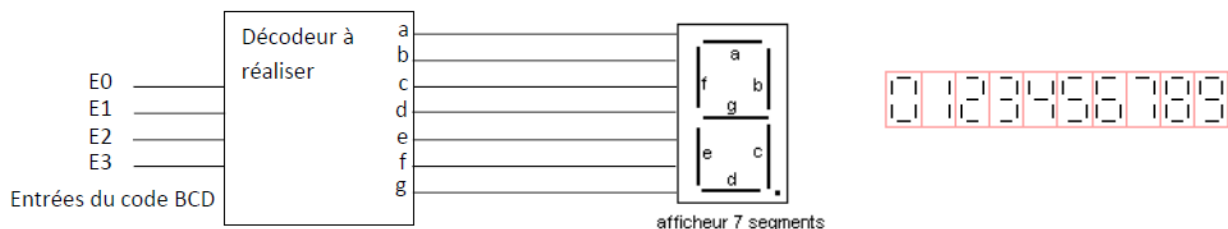
- Faire la synthèse d'un décodeur à 2 entrées, pourvu d'une entrée de validation V autorisant le fonctionnement
- Réaliser la fonction majorité à 3 variables à l'aide d'un décodeur à 3 entrées.

Exercice3

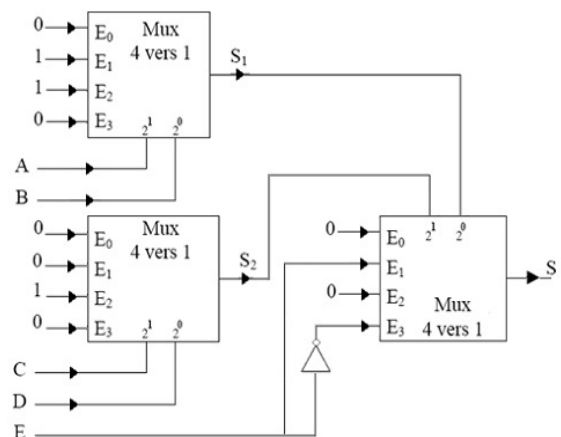
Faire la synthèse d'un transcodeur BCD / Gray

Exercice4

- Dresser la table de vérité du transcodeur **BCD/ 7 segments**. Les sorties seront considérées indéterminées (X) pour les combinaisons d'entrée non valides. Elles valent 1 quand le segment doit être allumé.
- A l'aide du tableau de Karnaugh déterminer les expressions simplifiées des sorties **a** et **d**.
- Proposer un logigramme pour la sortie **a** avec un minimum de portes logiques.

**II. Multiplexeurs – Démultiplexeurs**

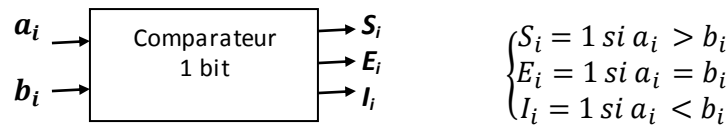
- Réaliser le logigramme d'un multiplexeur à 2 entrées de commande (adresses).
- Réaliser le logigramme d'un démultiplexeur à 2 entrées de commande.
- Réaliser un multiplexeur à 3 entrées de commande à l'aide de 2 multiplexeurs à 2 entrées d'adresse.
- Soit le schéma ci-contre : Donnez l'équation de S en fonction de A , B , C , D , et E .
- A l'aide d'un multiplexeur à 2 entrées d'adresses, réaliser la fonction : $\bar{a}\bar{b}\bar{c} + ab\bar{c} + \bar{a}bc$
- A l'aide d'un multiplexeur à 3 entrées d'adresses, réaliser la fonction **d** de l'exercice précédent (transcodeur **BCD/ 7 segments**)



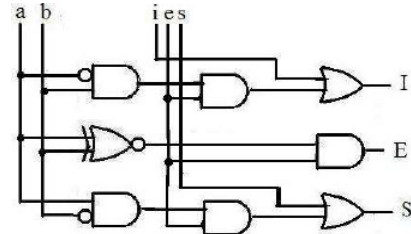
III. Comparateurs - additionneurs

Exercice1

La figure suivante représente un comparateur de deux nombres binaires a_i et b_i à 1 bit

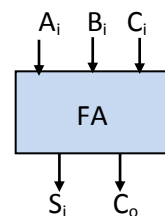


- Effectuer la synthèse de ce circuit logique.
- Vérifier que $a_i \oplus b_i = \bar{a}_i b_i + a_i \bar{b}_i$ et $\bar{a}_i \bar{b}_i = \bar{a}_i b_i$. En déduire le schéma du circuit sans utiliser de porte XOR.
- On prend deux nombres de deux bits chacun en entrée, soit $a_1 a_0$ et $b_1 b_0$. Donner les équations des trois sorties de ce comparateur 2 bits.
- L'objectif est d'obtenir le circuit du comparateur deux bits du c. en utilisant deux comparateurs 1 bit en cascade. On utilise le schéma ci-contre : Donner les équations I, E, S
- Construire un comparateur 2 bits grâce à deux comparateurs 1 bit. En s'inspirant du point d



Exercice2 Additionneur // (TD 2016-2017)

- Faites la synthèse d'un additionneur complet 1-bit (Full Adder), en utilisant uniquement des portes NAND à 2 entrées, 3 entrées et 4 entrées
- Donner le schéma logique d'un additionneur parallèle 4 bits en utilisant les additionneurs complets.
- Calculer le délai de calcul de S_3 et de C_4 ? on prendra comme temps de réponse des portes NAND les valeurs suivantes : $tp_{HL} = tp_{LH} = 10ns$ (valeur typique), $15ns$ (valeur max)
- Comparer les délais calculés, avec les valeurs données pour le circuit 74LS283 (tp_{HL} et tp_{LH} comprises entre 11 et 16ns)



IV. exercices supplémentaires

Exercice1

Un système de surveillance d'un réservoir est composé d'un circuit combinatoire relié à deux capteurs et à un afficheur numérique à sept segments. Le premier capteur met à 1 l'entrée **cb** du circuit lorsque le niveau du liquide est supérieur ou égal à **30cm**, l'entrée est à 0 dans le cas contraire. Le second capteur fait de même avec l'entrée **ch** du circuit pour une hauteur de 250cm. Les sept sorties **a, b, c, d, e, f et g** du circuit correspondent chacune à un des sept segments de l'afficheur. Celui-ci n'affiche rien si le niveau est normal (compris entre **30cm** et **250cm**). Quand le niveau est bas (**inférieur à 30cm**), l'afficheur indique « **b** ». Lorsque le liquide dépasse la hauteur de **250cm**, il affiche « **H** » et en cas d'incohérence des capteurs (**cb = 0 et ch = 1**), c'est « **E** » (Erreur) qui est affiché. Donner un logigramme du circuit combinatoire.

Exercice2

Réaliser un circuit pour mettre en œuvre la fonction logique spécifiée par la table de vérité ci-contre en utilisant un multiplexeur à 8 entrées,

- refaire la question précédente mais avec un multiplexeur à 4 entrées,
- Même chose que précédemment mais avec un décodeur 3 vers 8.

Exercice3

A l'aide d'un multiplexeur à 3 entrées d'adresses, réaliser la fonction :

$$\bar{a}\bar{b}\bar{c}\bar{d} + \bar{a}b\bar{c}\bar{d} + \bar{a}b\bar{c}d + \bar{a}b\bar{c}d + \bar{a}b\bar{c}d + \bar{a}b\bar{c}d + \bar{a}b\bar{c}d + abcd$$

Exercice4

On cherche à analyser des codes binaires sur 4 bits. Un code correct est un code qui contient au plus deux 1 consécutifs. Le but de l'exercice est de concevoir un circuit qui détecte tous les codes corrects (ex : 0100).

- Ecrire la table de vérité de cet analyseur.
- En déduire le circuit correspondant.
- On ajoute comme contrainte que le code ne doit pas contenir de 0 consécutifs (ex : 1011). Reprendre les 2 questions précédentes.

A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0