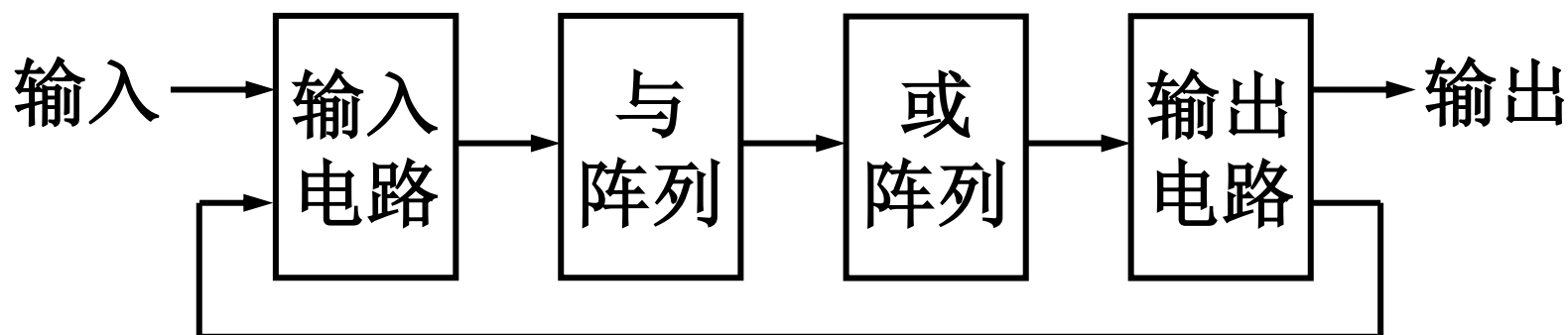


可编程逻辑器件


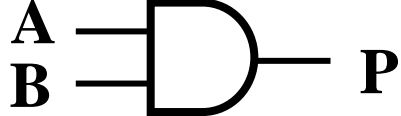
- 可编程逻辑器件（**Programmable Logic Device**，简称**PLD**）是一种可以由用户定义和设置逻辑功能的器件
 - 与中小规模通用逻辑器件相比，具有集成度高、速度快、功耗低、可靠性高等优点
 - 与其他专用集成电路相比，具有产品开发周期短、用户投资风险小、小批量生产成本低等优势
- 按集成度**PLD**可分为
 - 低密度PLD：PROM、PLA、PAL、GAL
 - 高密度PLD：CPLD、FPGA

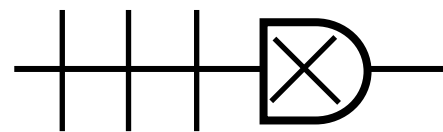
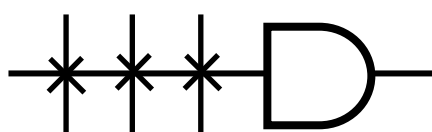
PLD基本结构

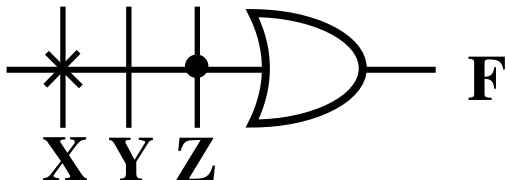
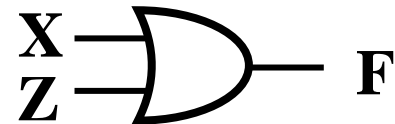


- 输入电路
 - 提供互补输入变量 (原变量和反变量)
- 与阵列
 - 产生逻辑函数所需的乘积项
- 或阵列
 - 选择乘积项，形成与或式，实现逻辑函数
- 输出电路
 - 提供不同的输出方式

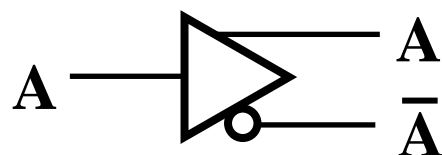
PLD中逻辑符号表示

• 与门:  = 

 = 

• 或门:  = 

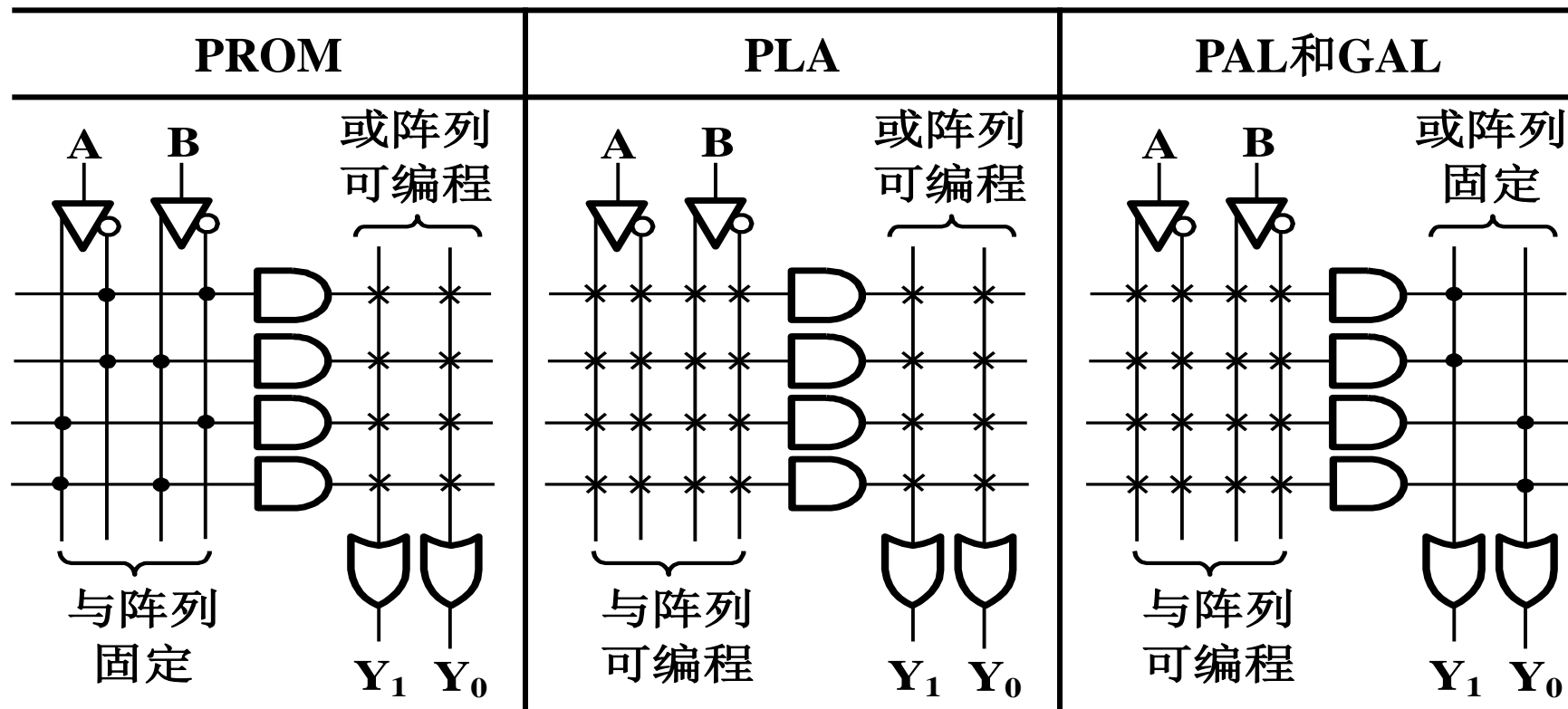
• 互补输入缓冲器:



标记	连接方式
●	固定连接
×	编程连接
空	未连接

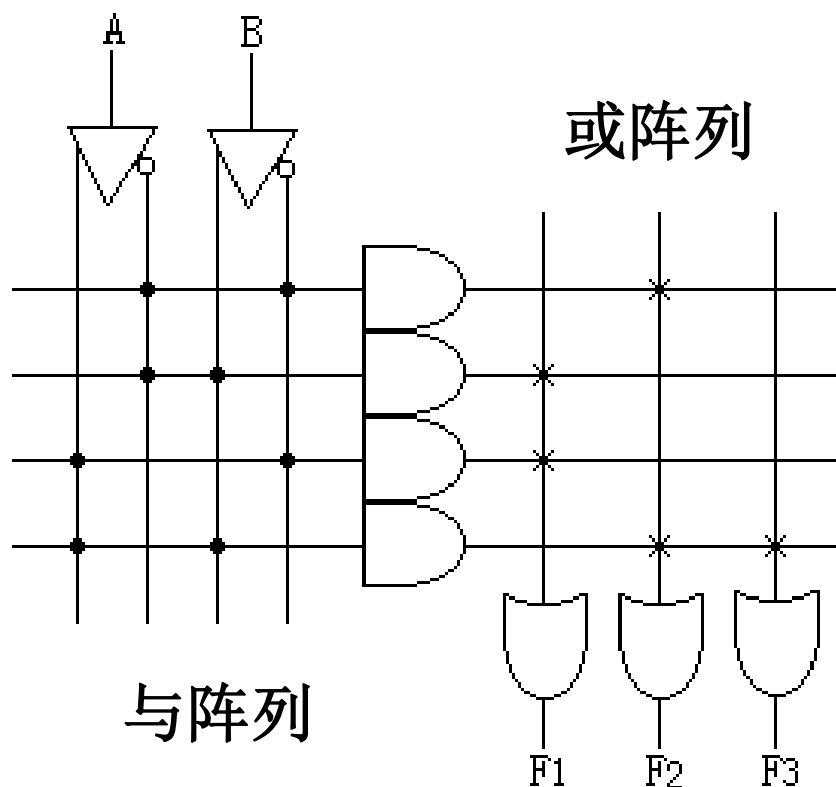
低密度PLD的与、或阵列结构

- PROM: Programmable Read Only Memory, 可编程只读存储器
- PLA: Programmable Logic Array, 可编程逻辑阵列
- PAL: Programmable Array Logic, 可编程阵列逻辑
- GAL: Gate Array Logic, 门阵列逻辑

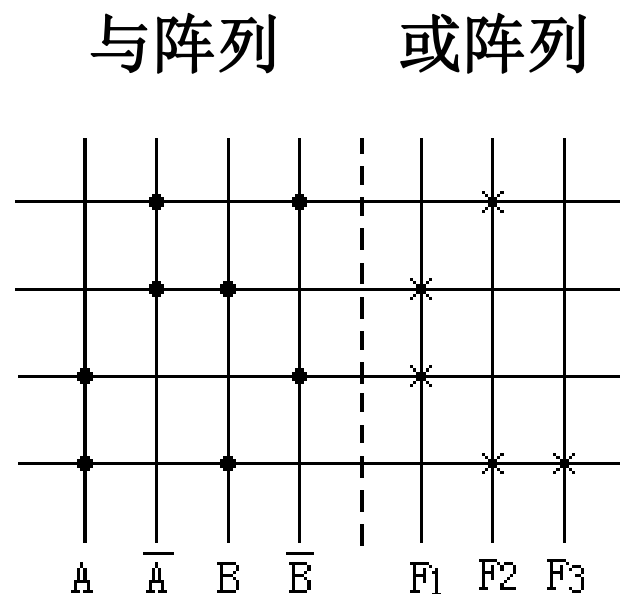


示例—PROM实现组合逻辑

$$F1 = \bar{A} \cdot B + A \cdot \bar{B} \quad F2 = \bar{A} \cdot \bar{B} + A \cdot B \quad F3 = A \cdot B$$

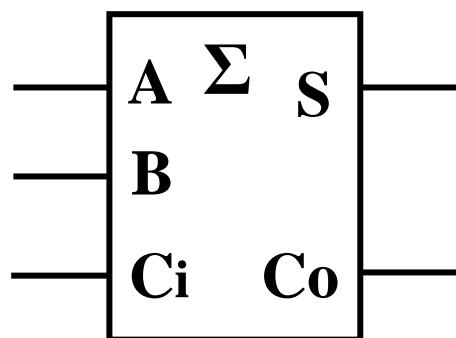


逻辑图



简化逻辑图

示例—PLA实现一位全加器



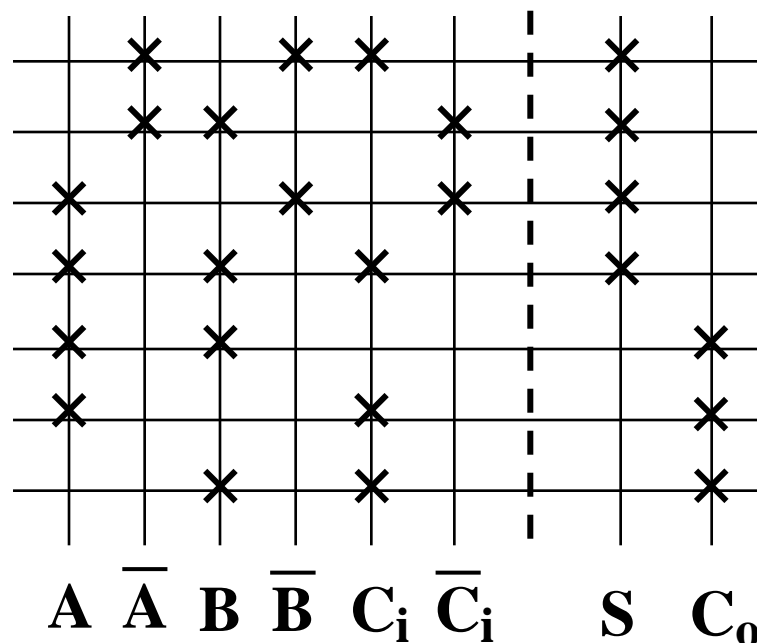
$$C_o = AB + (A \oplus B)C_i$$

$$= AB + AC_i + BC_i$$

$$S = A \oplus B \oplus C_i = \overline{A}\overline{B}C_i + \overline{A}B\overline{C_i} + A\overline{B}\overline{C_i} + ABC_i$$

与阵列

或阵列



示例—PAL实现组合逻辑

$$L_0 = \overline{C}\overline{D} + \overline{A}B\overline{C}D$$

$$L_1 = \overline{B}\overline{C}D + \overline{A}B\overline{C}D + \overline{A}BC$$

$$L_2 = \overline{B}\overline{C}D + \overline{B}C\overline{D}$$

$$\begin{aligned} L_3 &= L_0 + \overline{A}B\overline{C} + \overline{A}BD \\ &= \overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}B\overline{C} + \overline{A}BD \end{aligned}$$

