

Sayısal Sistemler-H12CD2

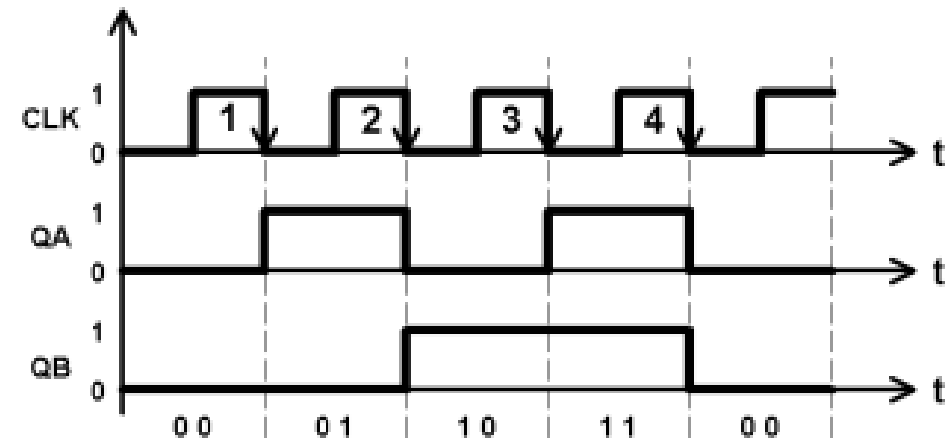
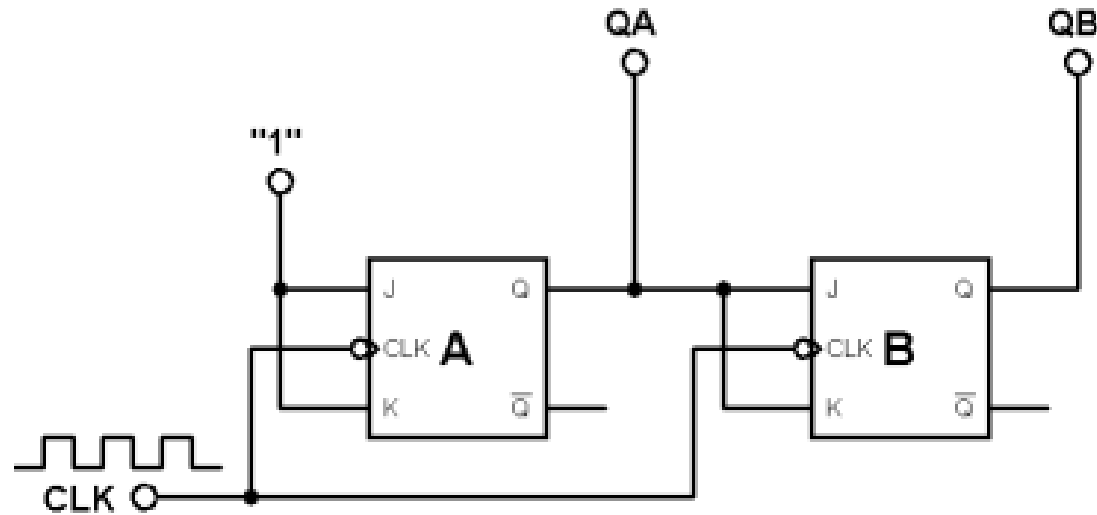
Sayıcı Tasarımı-2

Dr. Meriç Çetin
versiyon041220

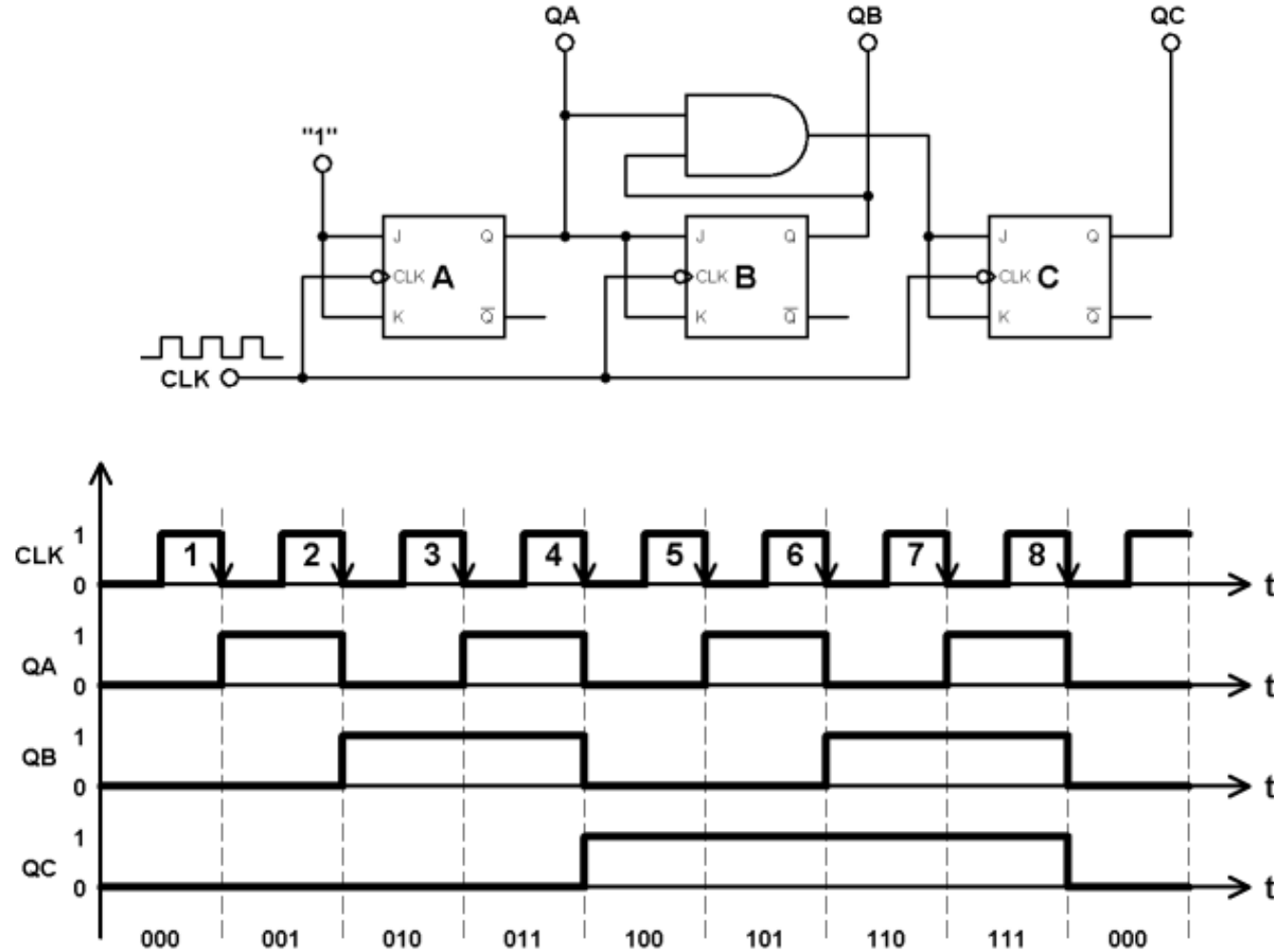
Sayıcı Türleri

- Tetikleme işaretinin uygulanış şekline göre sayıcılar
 - Asenkron veya
 - **Senkron sayıcılar**
- Sayma yönüne göre sayıcılar
 - Yukarı sayıcılar,
 - Aşağı sayıcılar veya
 - Aşağı/yukarı sayıcılar
- Sayma kodlamasına göre sayıcılar
 - İkili sayıcılar,
 - BCD sayıcılar ve
 - Mod sayıcılar şeklinde idi.

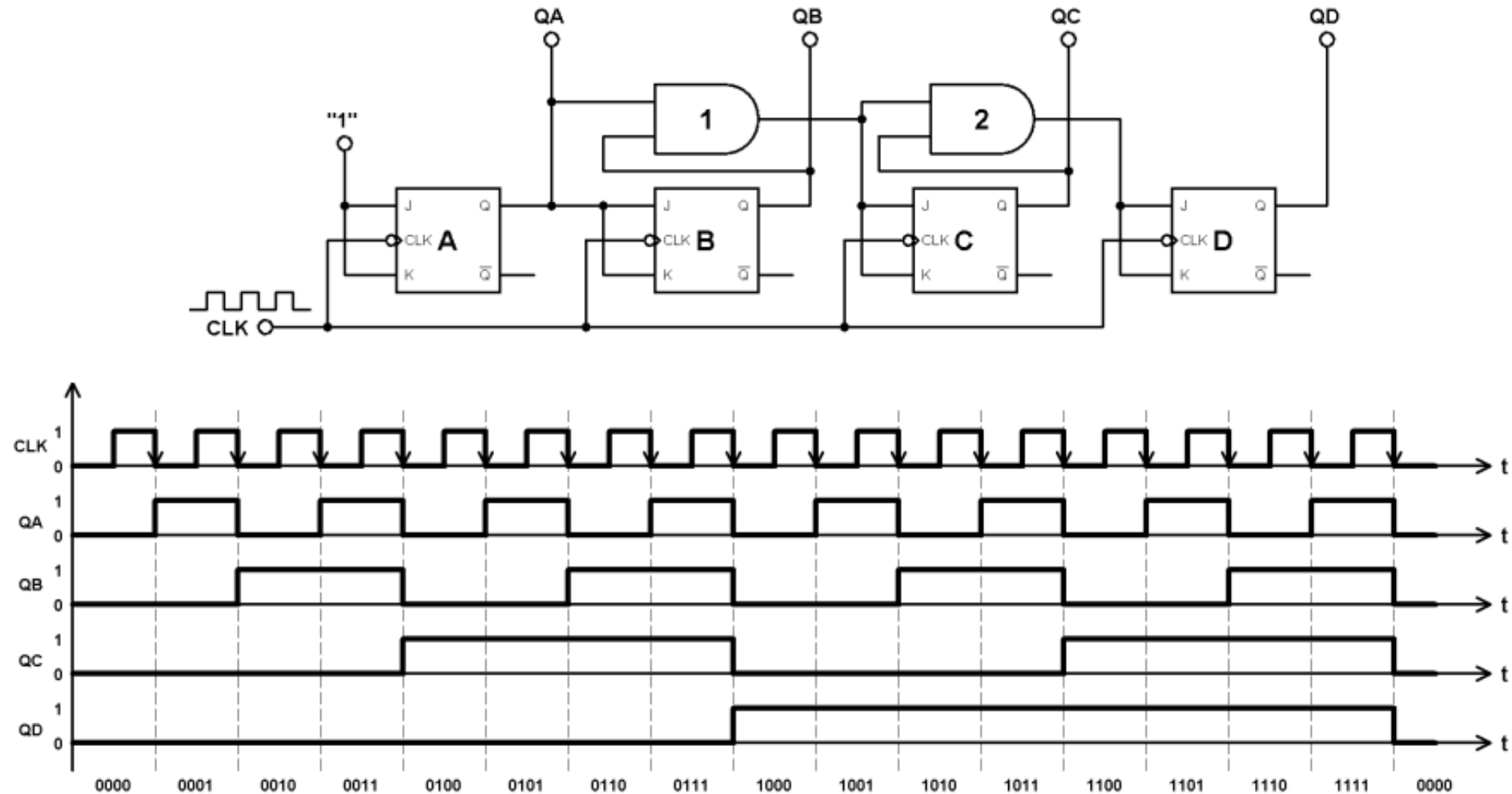
İki bit Senkron Yukarı Sayıcı



Üç bit Senkron Yukarı Sayıcı



Dört bit Senkron Yukarı Sayıcı



Karma Senkron Sayıcı Tasarımı

- J-K türü flip-flop'ları kullanarak
 - **1-3-5-7-0-2-4-6-1**
 - şeklinde sayan 3 bitlik bir sayıcı tasarlayınız.
- Öncelikle durum geçiş tablosunu hazırlayalım



Karma Senkron Sayıcı Tasarımı

CLOCK	FLİP FLOP ÇIKIŞLARI		FLİP FLOP ÇIKIŞ DEĞİŞİMLERİ			FLİP FLOP GİRİŞLERİ					
	MEVCUT DURUM $Q_{(t)}$	SONRAKİ DURUM $Q_{(t+1)}$	Q_C	Q_B	Q_A	J_C	K_C	J_B	K_B	J_A	K_A
BAŞ.	0 0 1	0 1 1	$0 \rightarrow 0$	$0 \rightarrow 1$	$1 \rightarrow 1$	0	X	1	X	X	0
1	0 1 1	1 0 1	$0 \rightarrow 1$	$1 \rightarrow 0$	$1 \rightarrow 1$	1	X	X	1	X	0
2	1 0 1	1 1 1	$1 \rightarrow 1$	$0 \rightarrow 1$	$1 \rightarrow 1$	X	0	1	X	X	0
3	1 1 1	0 0 0	$1 \rightarrow 0$	$1 \rightarrow 0$	$1 \rightarrow 0$	X	1	X	1	X	1
4	0 0 0	0 1 0	$0 \rightarrow 0$	$0 \rightarrow 1$	$0 \rightarrow 0$	0	X	1	X	0	X
5	0 1 0	1 0 0	$0 \rightarrow 1$	$1 \rightarrow 0$	$0 \rightarrow 0$	1	X	X	1	0	X
6	1 0 0	1 1 0	$1 \rightarrow 1$	$0 \rightarrow 1$	$0 \rightarrow 0$	X	0	1	X	0	X
7	1 1 0	0 0 1	$1 \rightarrow 0$	$1 \rightarrow 0$	$0 \rightarrow 1$	X	1	X	1	1	X
8	0 0 1	0 1 1									

Karma Senkron Sayıcı Tasarımı

KARMA SENKRON SAYICI TASARIMI - 1 – 3 – 5 – 7 – 0 – 2 – 4 – 6

Her bir FF girişi için bulunan değerleri karno haritasına yerleştirilim.

Karno haritasında boş kalan kutucuklar 'X' olarak kabul edilir.

ÇIKIŞ DURUMU	FLİP FLOP GİRİŞLERİ					
	J_C	K_C	J_B	K_B	J_A	K_A
1	0	X	1	X	X	0
3	1	X	X	1	X	0
5	X	0	1	X	X	0
7	X	1	X	1	X	1
0	0	X	1	X	0	X
2	1	X	X	1	0	X
4	X	0	1	X	0	X
6	X	1	X	1	1	X
1						

BA				
C	00	01	11	10
0	0	0	1	1
1	X	X	X	X

$$J_C = B$$

BA				
C	00	01	11	10
0	X	X	X	X
1	0	0	1	1

$$K_C = B$$

BA				
C	00	01	11	10
0	1	1	X	X
1	1	1	X	X

$$J_B = 1$$

BA				
C	00	01	11	10
0	X	X	1	1
1	X	X	1	1

$$K_B = 1$$

BA				
C	00	01	11	10
0	0	X	X	0
1	0	X	X	1

$$J_A = CB$$

BA				
C	00	01	11	10
0	X	0	0	X
1	X	0	1	X

$$K_A = CB$$

Karma Senkron Sayıcı Tasarımı

KARMA SENKRON SAYICI TASARIMI – 1 – 3 – 5 – 7 – 0 – 2 – 4 – 6 – 1

- Karno haritasında yapılan sadeleştirme sonucunda elde edilen FF giriş fonksiyonları içi gerekli bağlantılar yapıldığında aşağıdaki devre elde edilir.
- Devrenin çalışmaya '1' den başlayacağı düşünüldüğünde $(001)_2$ olarak kurulması sağlanmalıdır.

$$J_A = CB$$

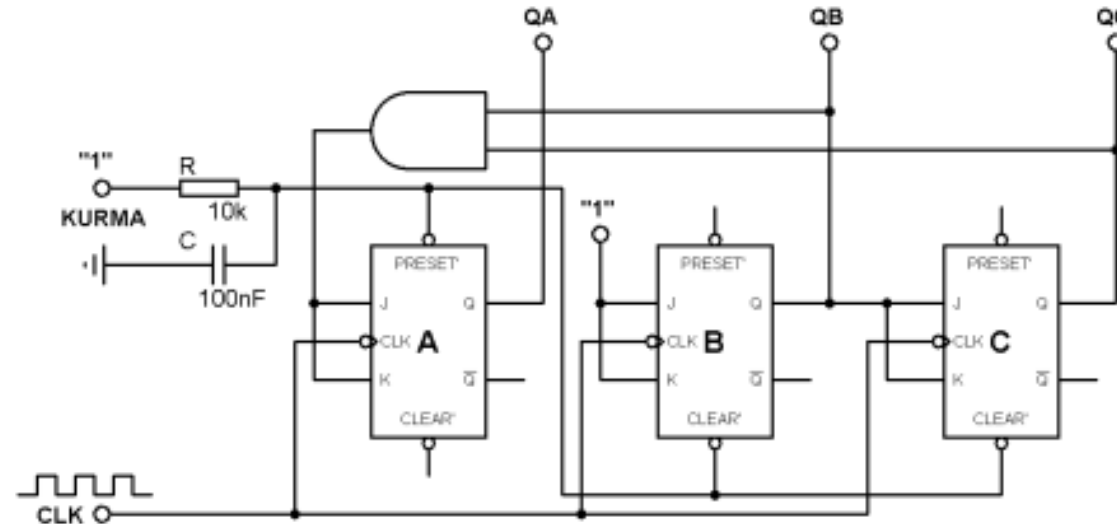
$$K_A = CB$$

$$J_B = 1$$

$$K_B = 1$$

$$J_C = B$$

$$K_C = B$$



Başka bir karma senkron sayıcı örneği

Karma Senkron Sayıcı Tasarımı

- J-K türü flip-flop'ları kullanarak
 - **1-3-7-10-2-9-12-4-1**
 - şeklinde sayan 4 bitlik bir sayıcı tasarlayınız.
- Öncelikle durum geçiş tablosunu hazırlayalım



Karma Senkron Sayıcı Tasarımı

- 1-3-7-10-2-9-12-4-1

CLOCK	FLİP FLOP ÇIKIŞLARI		FLİP FLOP ÇIKIŞ DEĞİŞİMLERİ				FLİP FLOP GİRİŞLERİ							
	MEVCUT DURUM $Q_{(t)}$	SONRAKİ DURUM $Q_{(t+1)}$	Q_D	Q_C	Q_B	Q_A	J_D	K_D	J_C	K_C	J_B	K_B	J_A	K_A
BAŞ.	0001	0011	$0 \rightarrow 0$	$0 \rightarrow 0$	$0 \rightarrow 1$	$1 \rightarrow 1$	0	X	0	X	1	X	X	0
1	0011	0111	$0 \rightarrow 0$	$0 \rightarrow 1$	$1 \rightarrow 1$	$1 \rightarrow 1$	0	X	1	X	X	0	X	0
2	0111	1010	$0 \rightarrow 1$	$1 \rightarrow 0$	$1 \rightarrow 1$	$1 \rightarrow 0$	1	X	X	1	X	0	X	1
3	1010	0010	$1 \rightarrow 0$	$0 \rightarrow 0$	$1 \rightarrow 1$	$0 \rightarrow 0$	X	1	0	X	X	0	0	X
4	0010	1001	$0 \rightarrow 1$	$0 \rightarrow 0$	$1 \rightarrow 0$	$0 \rightarrow 1$	1	X	0	X	X	1	1	X
5	1001	1100	$1 \rightarrow 1$	$0 \rightarrow 1$	$0 \rightarrow 0$	$1 \rightarrow 0$	X	0	1	X	0	X	X	1
6	1100	0100	$1 \rightarrow 0$	$1 \rightarrow 1$	$0 \rightarrow 0$	$0 \rightarrow 0$	X	1	X	0	0	X	0	X
7	0100	0001	$0 \rightarrow 0$	$1 \rightarrow 0$	$0 \rightarrow 0$	$0 \rightarrow 1$	0	X	X	1	0	X	1	X
8	0001	0011												

Karma Senkron Sayıcı Tasarımı

- KARMA SENKRON SAYICI TASARIMI – 1 – 3 – 7 – 10 – 2 – 9 – 12 – 4 – 1**

- ✓ Her bir FF girişi için bulunan değerleri karno haritasına yerleştirelim.
- ✓ Karno haritasında boş kalan kutucuklar 'X' olarak kabul edilir.

SA DC	00	01	11	10
00		0	0	1
01	0		1	
11	X			
10		X		X

$$J_D = CB + B\bar{A}$$

SA DC	00	01	11	10
00		X	X	X
01	X		X	
11	1			
10		0		1

$$K_D = D\bar{A}$$

SA DC	00	01	11	10
00		0	1	0
01	X		X	
11	X			
10		1		0

$$J_C = D\bar{B} + BA$$

SA DC	00	01	11	10
00		X	X	X
01	1		1	
11	0			
10		X		X

$$K_C = \bar{D}$$

SA DC	00	01	11	10
00		1	X	X
01	0		X	
11	0			
10		0		X

$$J_B = \bar{D}A$$

SA DC	00	01	11	10
00		X	0	1
01	X		0	
11	X			
10		X		0

$$K_B = \bar{D}\bar{A}$$

SA DC	00	01	11	10
00		X	X	1
01	1		X	
11	0			
10		X		0

$$J_A = \bar{D}$$

SA DC	00	01	11	10
00		0	0	X
01	X		1	
11	X			
10		1		X

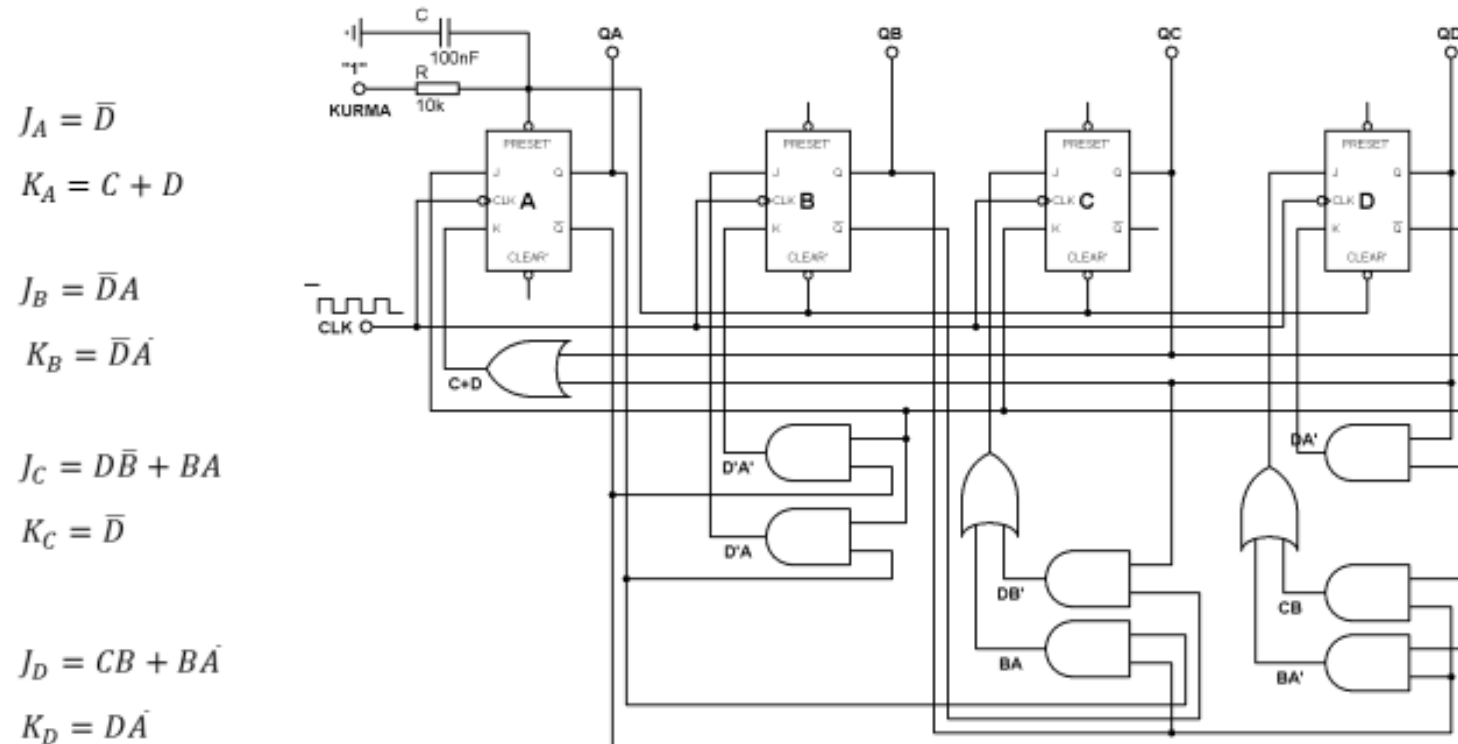
$$K_A = C + D$$

Karma Senkron Sayıcı Tasarımı

KARMA SENKRON SAYICI TASARIMI – 1 – 3 – 7 – 10 – 2 – 9 – 12 – 4 – 1

Karno haritasında yapılan sadeleştirme sonucunda elde edilen FF giriş fonksiyonları içi gerekli bağlantılar yapıldığında aşağıdaki devre elde edilir.

Devrenin çalışmaya '1' den başlayacağı düşünüldüğünde $(0001)_2$ olarak kurulması sağlanmalıdır.



Sayıcı Türleri

- Tetikleme işaretinin uygulanış şekline göre sayıcılar
 - **Asenkron sayıcılar**
 - Senkron sayıcılar
- Sayma yönüne göre sayıcılar
 - Yukarı sayıcılar,
 - Aşağı sayıcılar veya
 - Aşağı/yukarı sayıcılar
- Sayma kodlamasına göre sayıcılar
 - İkili sayıcılar,
 - BCD sayıcılar ve
 - Mod sayıcılar şeklinde idi.

Tetikleme sinyaline göre;

- **Asenkron sayıcılarda** sayma işlemi için kullanılan tetikleme sinyali ilk flip-flop'a uygulanır. İlk flip-flop'un Q veya Q' çıkışından alınan sinyal ile daha sonraki flip-flop tetiklenir. Asenkron sayıcılarda flip-flop'lar birbirini tetiklerler.
- **Senkron sayıcılarda**, tetikleme sinyalleri sayıcıyı oluşturan bütün flip-flop'lara tek bir hattan aynı anda uygulanır. Bu durumda devrede bulunan tüm flip-flop'lar birlikte tetiklenir.

Asenkron Sayıcılar

Asenkron Sayıcılar

- Asenkron sayıcılarda flip-flop'ların saat darbeleri direk olarak bir önceki flip-flop'un çıkışından elde edilir. Yani, Bir flip-flop çıkışının onu takip eden flip-flop girişini tetiklemek için kullanıldığı sayıcılar, 'asenكرون sayıcılar' olarak adlandırılır.
- Bu tür sayıcılarda J-K ve T türü flip-flop'lar kullanılır.
- Devrede yükselen kenar ya da alçalan kenar tetiklemeli flip-flop olması önemlidir.
- Asenkron sayıcıların önemli eksikliklerinden birisi, flip-flop çıkışlarının aynı anda elde edilememesidir. Buna yayılım gecikmesi de denir. Bu durum çalışma hızını etkiler.
 - Örneğin; 5 adet seri bağlı flip-flop'un kullanıldığı bir sayıcıda her bir flip-flop yayılım gecikmesi 10ns ise, devrede bulunan 5. flip-flop'un konum değiştirmesi için " $5 \times 10\text{ns} = 50\text{ns}$ "lik bir zamanın geçmesi gerekir.
- Asenkron sayıcıları, yukarı ve aşağı asenkron sayıcılar olarak sınıflandırmak mümkündür.

Asenkron Yukarı Sayıcı

ASENKRON YUKARI SAYICI

Asenkron yukarı sayıcı, devredeki ilk FF'den başlayarak, FF çıkışının bir sonraki FF'nin tetikleme girişine dizi şeklinde bağlanmasıyla elde edilir.

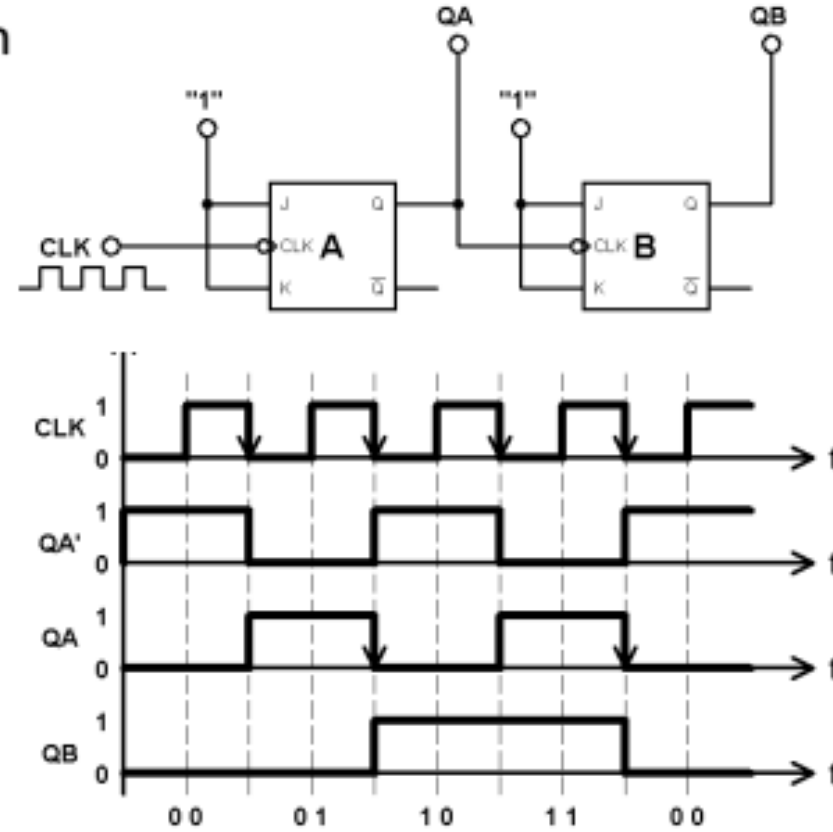
Girişlerinde $J=K=1$ sinyali bulunan FF'ler tetikleme sinyali ile durumu 1'den 0'a veya 0'dan 1'e değişir.

İlk tetikleme sinyalini alan FF en düşük değerlikli olanıdır.

Bu durumda A FF'si, gelen tetikleme sinyalinin düşen kenarı ile durum değiştirir ve Q_A çıkışı '1' olur.

İkinci gelen tetikleme sinyali, A FF'sinin durumunu 1'den 0'a değiştirir.

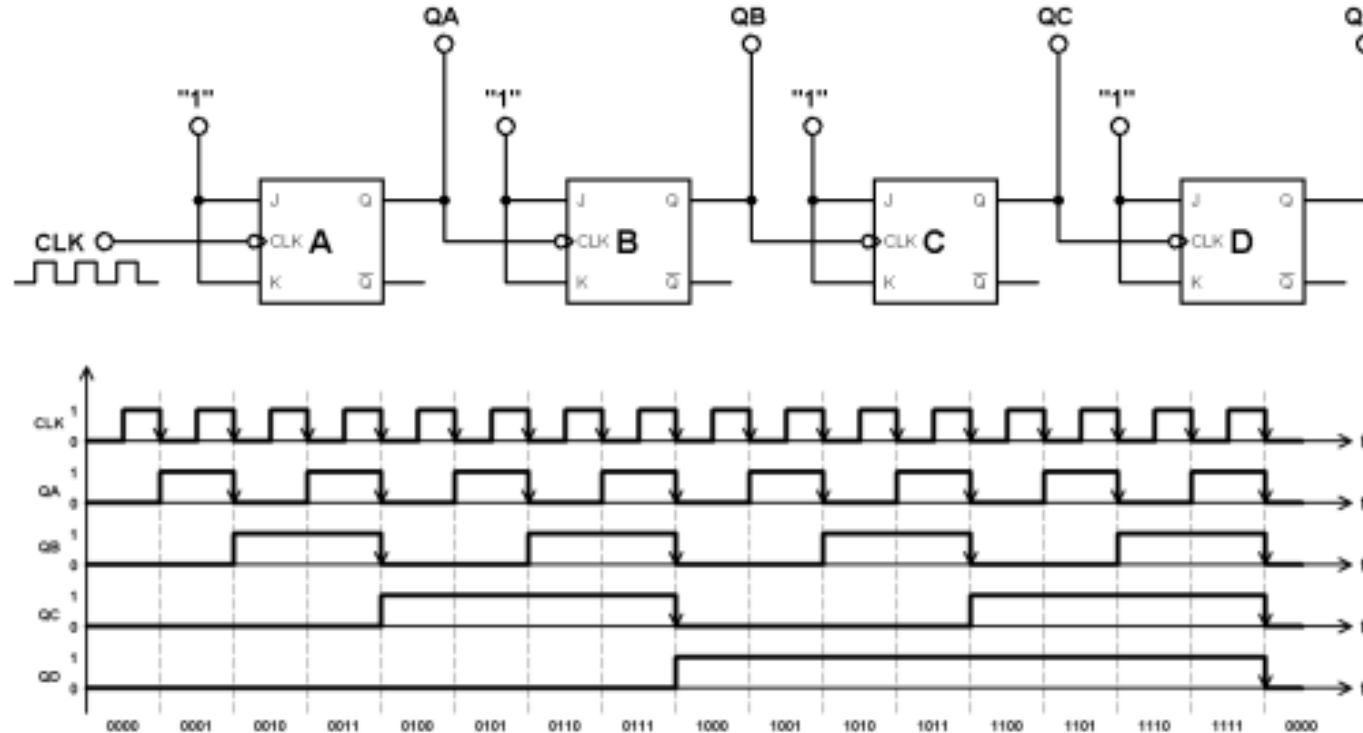
Bu anda A FF'sinin Q_A çıkışının bağlı olduğu B FF'si tetiklenir ve Q_B çıkışı '1' değerini alır.



CLOCK	Q_B	Q_A
BAŞLANGIÇ	0	0
1	0	1
2	1	0
3	1	1
4	0	0

4 BİT ASENKRON YUKARI SAYICI

- Sayma işleminde ne kadar farklı durum elde edilecekse ona göre FF sayısı belirlenir.
- 4 bit asenkron sayıcı devresinde $2^4 = 16$ durum gözlenir.
- Asenkron sayıcı devresinde sadece sıralı sayma işlemi gerçekleştirilir.
- Devrede Q_A en düşük değerlikli, Q_D en yüksek değerlikli çıkış bitini temsil eder.



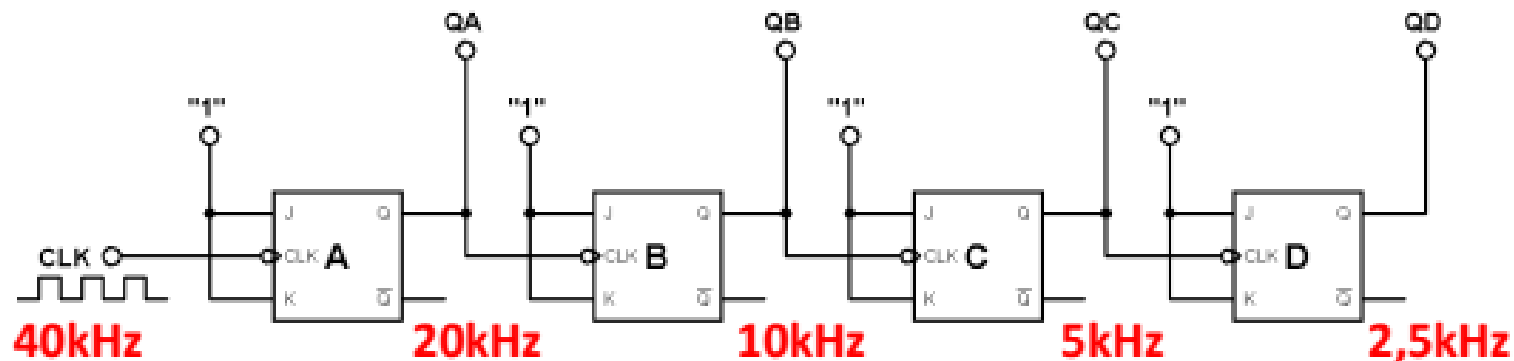
4 BİT ASENKRON YUKARI SAYICI

Çıkış dalga şekilleri incelendiğinde her bir FF çıkışındaki sinyalin frekansının, girişindeki sinyalin frekansının yarısı olduğu görülür.

Bu durum, FF'nin frekans bölücü olarak kullanılabileceğini gösterir.

4 adet FF bulunan bir sayıcıda girişten uygulanan sinyal 16'ya bölünerek son FF çıkışından elde edilir.

Bu tanım ile, 40 KHz'lik bir tetikleme palsı uygulanan 4 kademeli bir sayıcı devresinde; 1. FF'nin çıkışında 20 KHz, 2. FF'nin çıkışında 10 KHz, 3. FF'nin çıkışında 5 KHz, 4. FF'nin çıkışında ise 2.5 KHz'lik bir sinyal elde edilir. En son FF çıkışında, tetikleme palsı 16'yabölünmüş olur.



SIFIRLAMA VE ÖN KURMALI ASENKRON YUKARI SAYICI

Bazı durumlarda sayıcının doğrudan sıfırlanması veya istenilen bir değerden başlaması istenebilir.

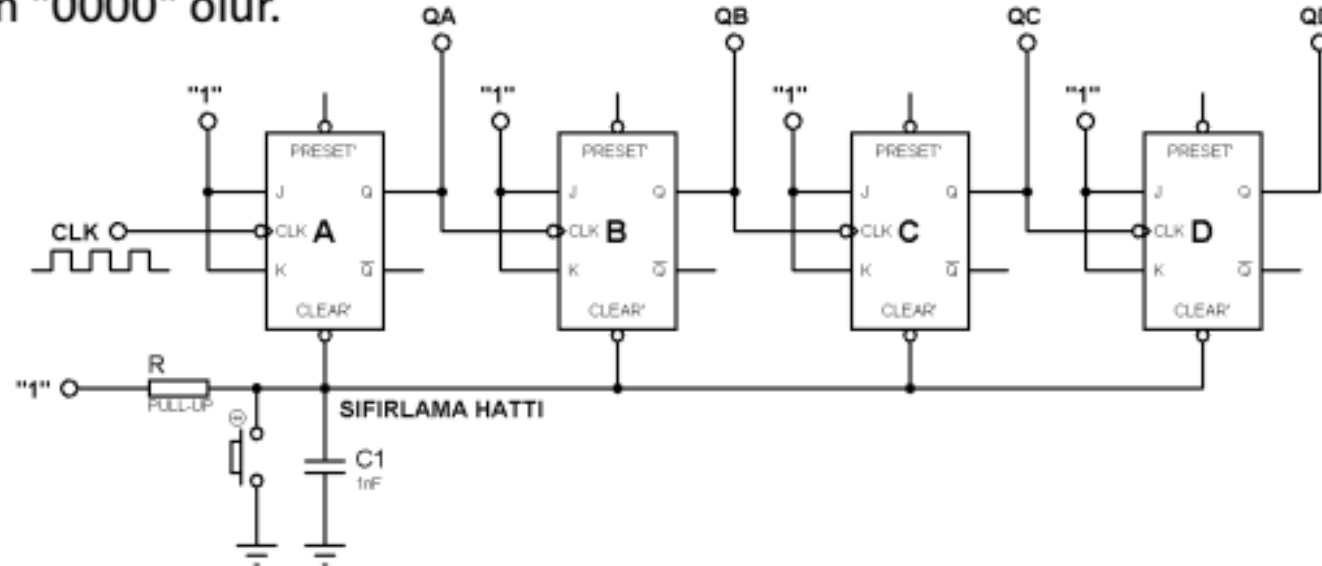
Bunun için flip floplarda asenkron girişlerden faydalanılır.

Asenkron girişler, ön kurma (PRESET) ve sıfırlama (CLEAR), Lojik 0 aktif giriş özelliğine sahiptir.

Tüm FF'lerin CLEAR girişleri birleştirilerek bir sıfırlama hattı oluşturulur.

Bu hatta bir direnç ve kondansatör şeklindeki gibi bağlanır.

Butona basıldığında, FF'lerin tetikleme ve J-K girişlerine bakılmaksızın çıkış değeri doğrudan "0000" olur.



Asenkron Aşağı Sayıcı

ASENKRON AŞAĞI SAYICI

Asenkron aşağı sayıcı, devresinde clock sinyali en düşük değerlikli FF'un tetikleme girişine bağlanır.

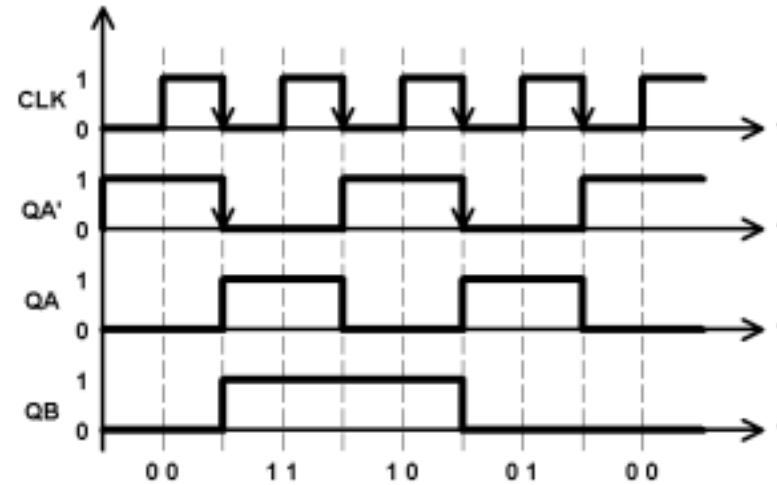
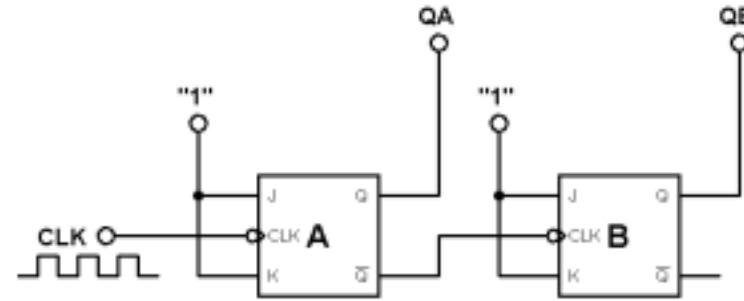
Diğer FF'ların tetikleme girişlerinin kendinden önceki FF'un Q' çıkışına bağlanır.

Girişlerinde J=K=1 sinyali bulunan FF'ler tetikleme sinyali ile durumu 1'den 0'a veya 0'dan 1'e değişir.

Bu durumda A FF'si, gelen tetikleme sinyalinin düşen kenarı ile durum değiştirir ve Q_A çıkışı '1' olur.

Q_A çıkışının 0'dan 1'e yükselmesi, Q_A' çıkışının 1'den 0'a düşmesi anlamına gelir.

Bu durumda B FF'si de tetiklenerek konum değiştirir ve $Q_B = 1$ olur.



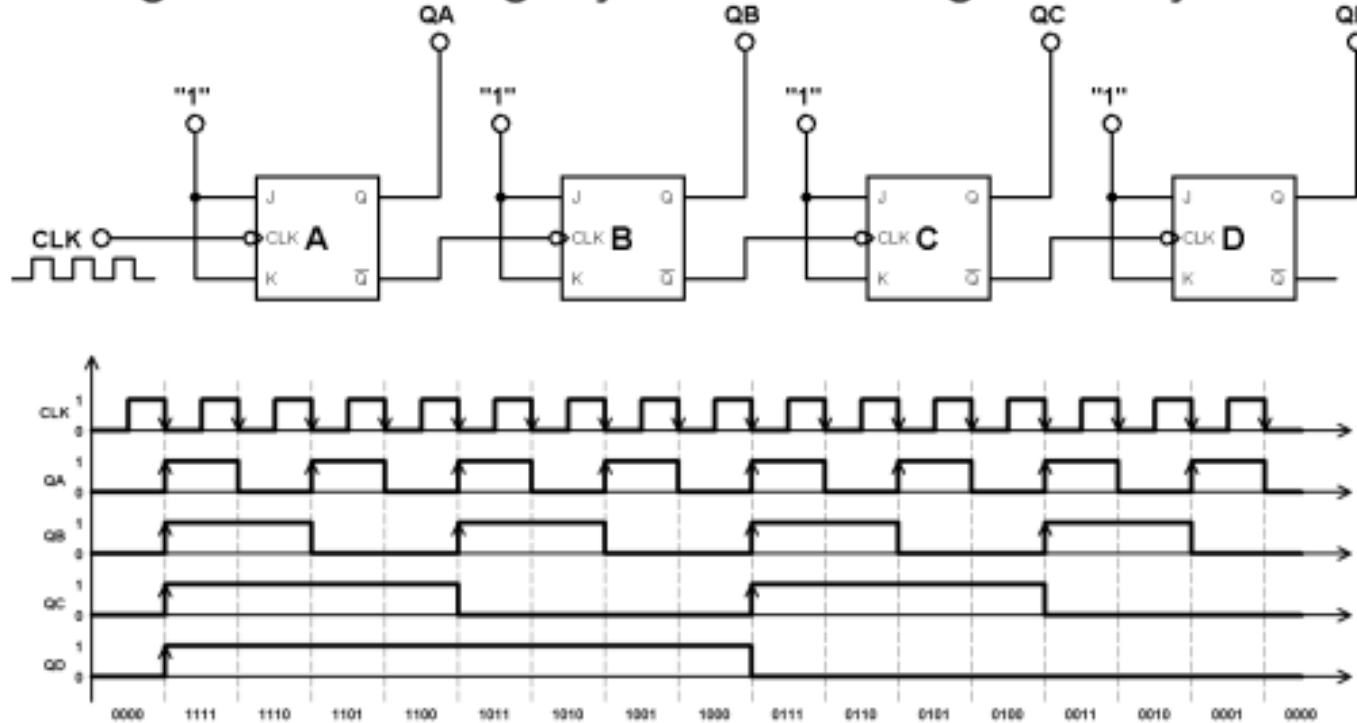
CLOCK	Q_B	Q_A
BAŞLANGIÇ	0	0
1	1	1
2	1	0
3	0	1
4	0	0

4 BİT ASENKRON AŞAĞI SAYICI

Sadece en düşük değerlikli FF, tetikleme sinyalinin clock'undüşen kenarında tetiklenir.

Diğer FF'ların tetikleme girişleri kendinden önceki FF'un Q' çıkışına bağlanır.
FF'ların Q' çıkışlarının düşen kenarda olması, Q çıkışlarının yükselen kenarda olması anlamına gelir.

Bu durum grafik üzerinde ilgili işaretlemeler ile gösterilmiştir.



MODLU ASENKRON SAYICI

Asenkron sayıcılarla, n adet flip floptan oluşan devrede 2^n değerine kadar sayma işlemi gerçekleştirilebilir.

Bu durumda, sayıcı devresi uygulanan tetikleme sinyaline bağlı olarak 2^n değişik durum alabilir.

Bir sayıcının bu şekilde tekrar yapmadan sayabildiği sayı miktarına, '**sayıcının modu**' denir.

Örneğin; Mod-8 sayıcı 7'ye, Mod-10 sayıcısı 9'a kadar sayar ve tekrar 0'a döner. 2^n değeri dışında sayma isteniyorsa, sayıcı tasarımında değişiklikler yapılması gerekir.

Bu şekildeki bir saymayı gerçekleştirmek için gerekli işlem; sayılması istenen en son sayıyı tespit ederek, bu sayıdan sonra devreyi başlangıç noktasına döndürmektir. Bu işlem '**sıfırlama**' olarak isimlendirilir.

FF'lerin aldıkları durumlar ve kapı devreleri kullanılarak, FF'lerin sıfırlama girişleri yardımı ile sayıcı devresindeki sıfırlama işlemi gerçekleştirilir.

MOD6 ASENKRON SAYICI TASARIMI

Devreye enerji uygulandığında $Q_C Q_B Q_A$ çıkışlarında sırasıyla aşağıdaki tabloda verilen değerler elde edilir.

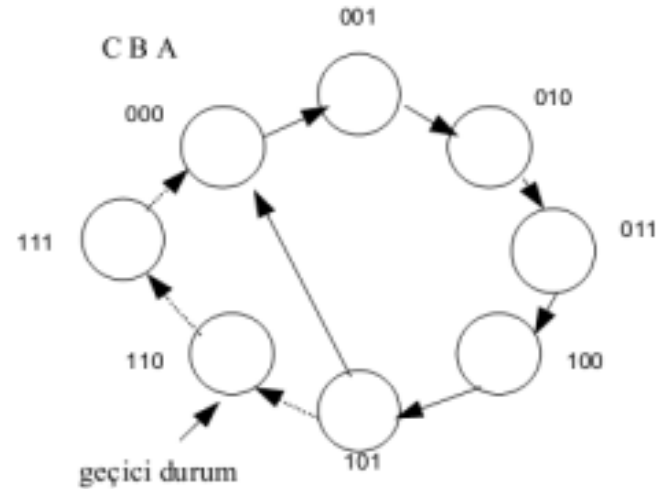
FF çıkışları '110' değerini gördüğü anda oluşturulan bir lojik devre ile tüm FF'ların sıfırlanması sağlanmalıdır.

Bu durumda '101' çıkış değerlerinden sonra tetikleme ile '110' elde edilir.

Fakat asenkron girişler sayesinde bu değer gözle görülmeden nanosaniyeler süresi içerisinde sayıcı doğrudan '000' değerine döner.

CLOCK	Q_C	Q_B	Q_A
BAŞLANGIÇ	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
6	0	0	0

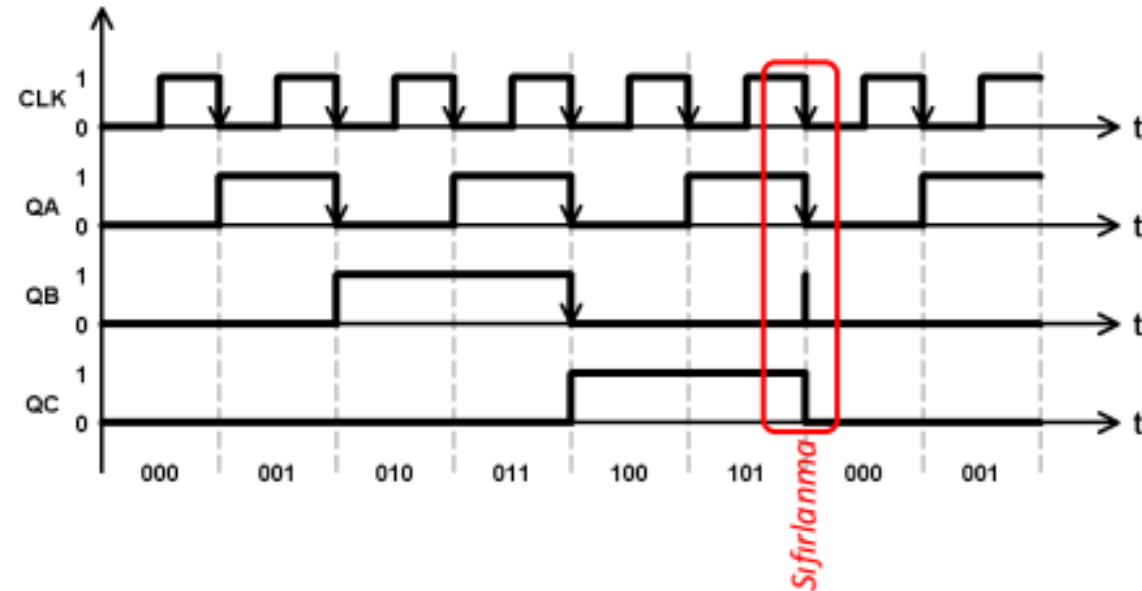
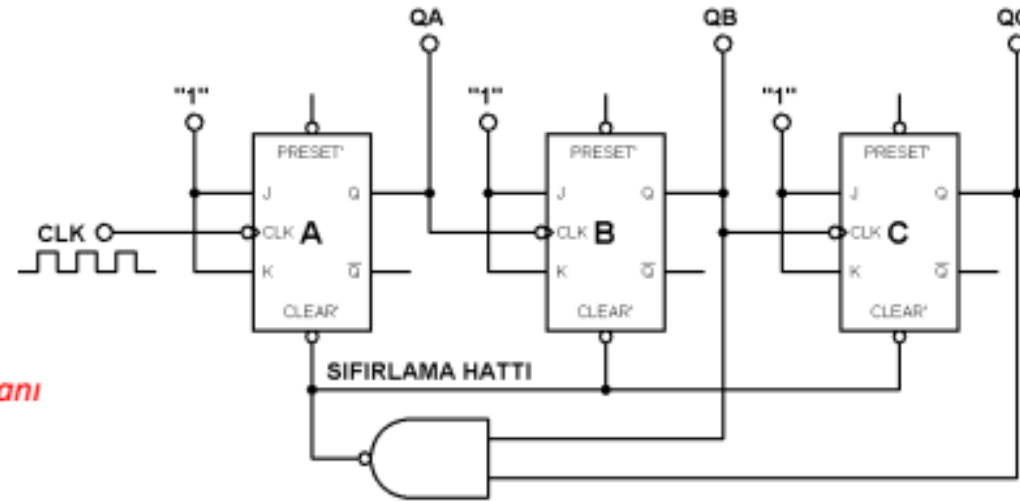
Sıfırlanma anı (Geçici durum)



MOD6 ASENKRON SAYICI TASARIMI

CLOCK	Q_C	Q_B	Q_A
BAŞLANGIÇ	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
6	0	0	0

Sıfırlanma anı



ASENKRON BCD SAYICI TASARIMI

0 - 9 arasındaki sayıları sayarak tekrar başa dönen MOD-10'lu sayıcılar, '**onluk sayıcılar**' veya '**BCD sayıcılar**' olarak isimlendirilir.

4 adet FF'a ihtiyaç duyulur.

Devreye enerji uygulandığında $Q_D Q_C Q_B Q_A$ çıkışlarında sırasıyla aşağıdaki tabloda verilen değerler elde edilir.

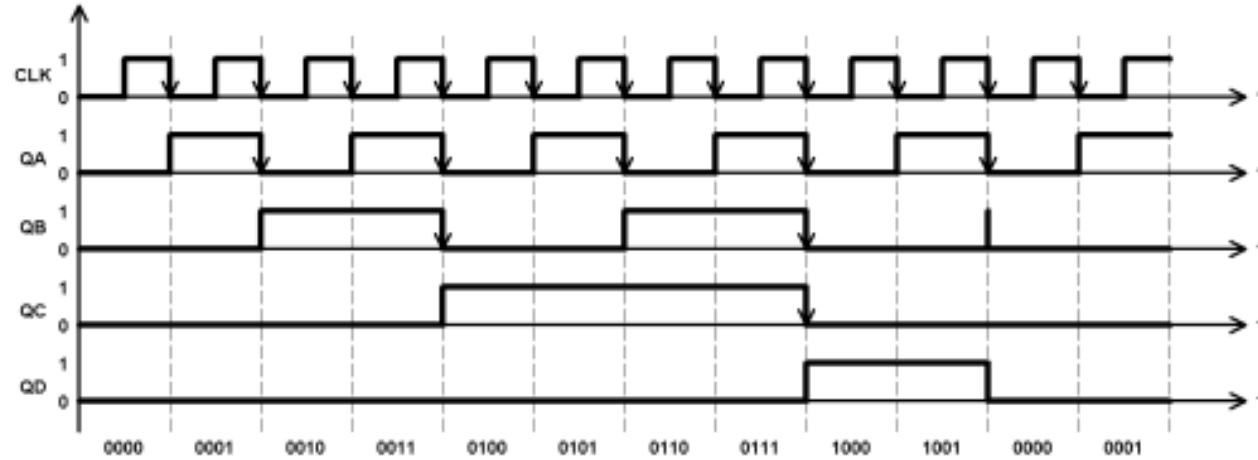
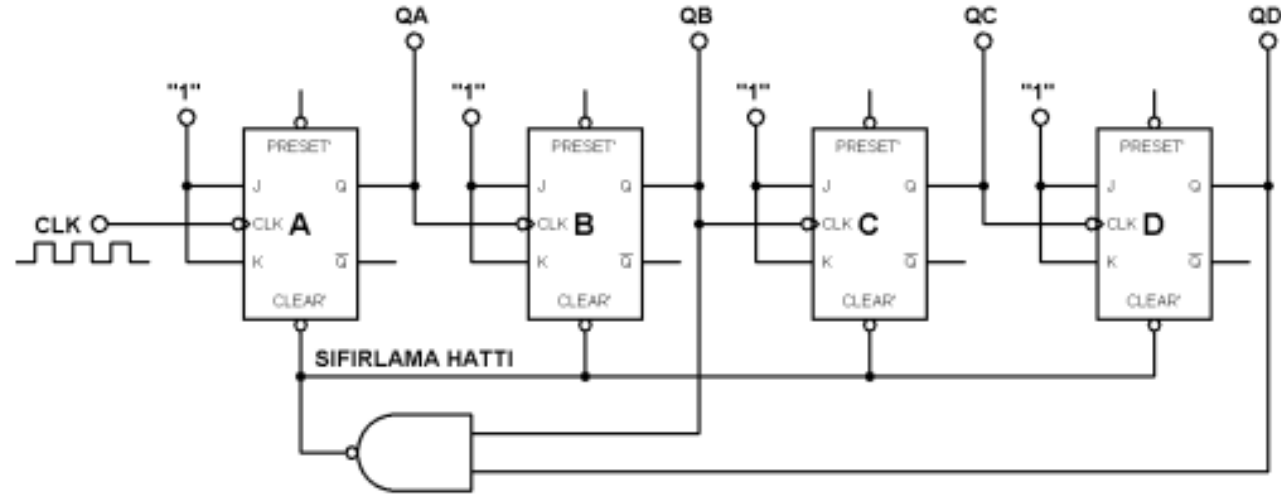
FF çıkışları '1010' değerini gördüğü anda oluşturulan bir lojik devre ile tüm FF'ların sıfırlanması sağlanmalıdır.

CLOCK	Q_D	Q_C	Q_B	Q_A
BAŞ.	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
10	0	0	0	0

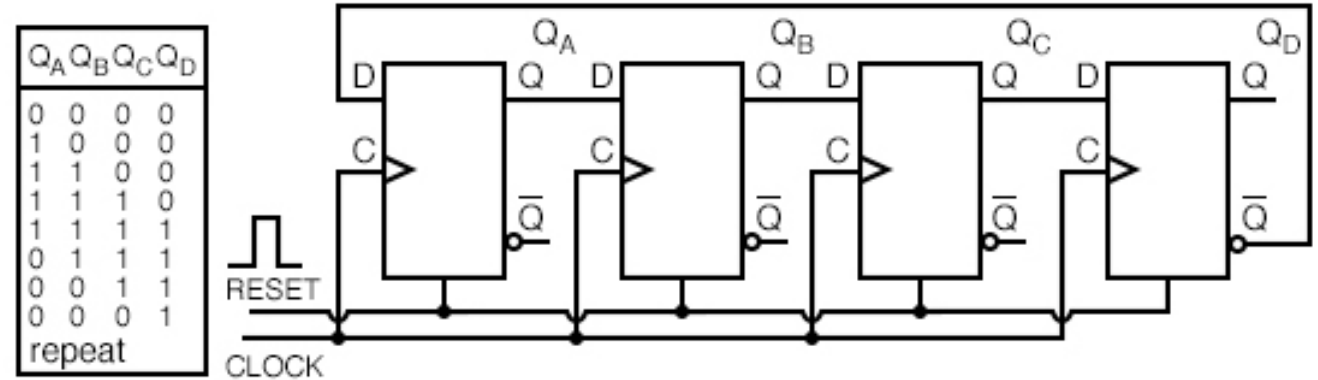
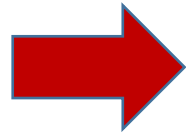
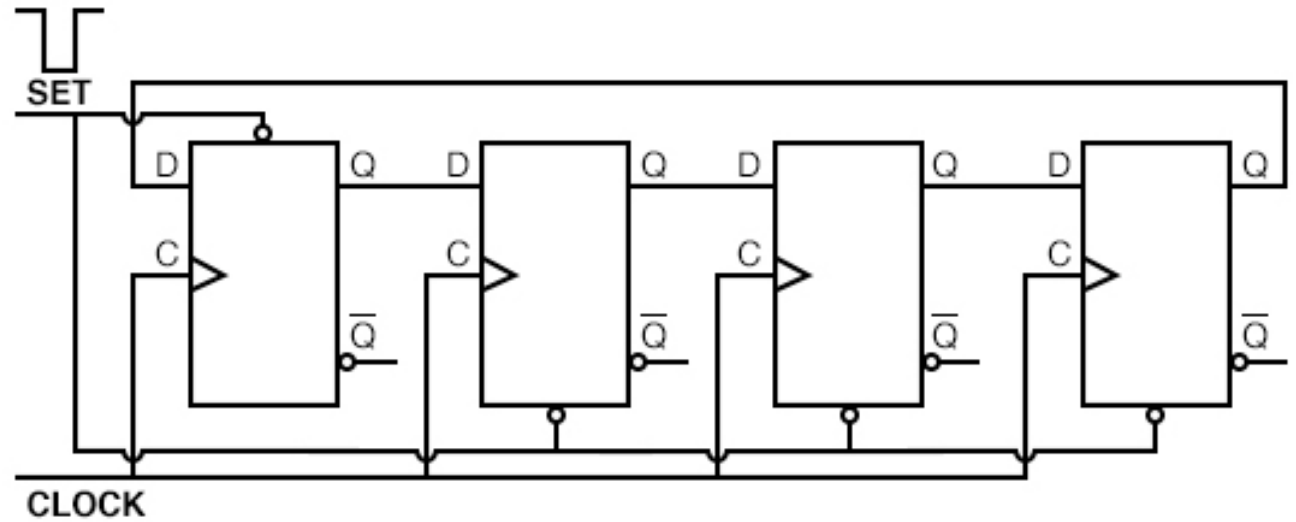
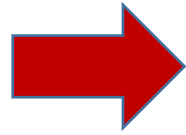
Sıfırlanma anı (Geçici durum)

• ASENKRON BCD SAYICI TASARIMI

CLOCK	Q _D	Q _C	Q _B	Q _A
BAŞ.	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
10	0	0	0	0



Halka (Ring) Sayıcılar



Johnson counter (note the \bar{Q}_D to D_A feedback connection)