

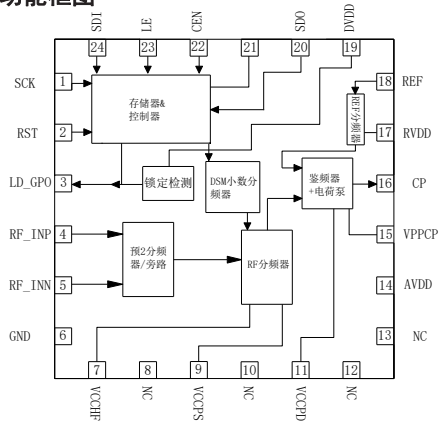
性能特点

- 频率范围
整数模式：0.2~26GHz
小数模式：0.2~18GHz
- 归一化底噪：
整数模式：-235dBc/Hz
小数模式：-225dBc/Hz
- 最高鉴相频率：
整数模式：300MHz
小数模式：125MHz
- 3.3V供电
- QFN24 4*4的封装形式

典型应用

- 无线基础设施
- 点对点无线电
- 点对多无线电
- 测试设备和仪器

功能框图



概述

SIPL219SP4为一款集成整数N频和小数N分频锁相环, 支持0.2~26GHz射频带宽输入, 最高鉴相频率300MHz (整数模式)/125MHz (小数模式)。

内部集成参考分频器、鉴相器、电荷泵、反馈分频器及delta-sigma小数分频调制器模块。

电性能表 (TA=+25°C, VCC=VCC2=3.3V)

测试参数	描述	单位	指标参数		
			最小值	典型值	最大值
REF参数					
REF频率范围	输入正弦波	MHz	10		500
输入功率范围		dBm	-5		11
R分频器比			1		16383
鉴相频率范围	整数模式	MHz	1		300
	小数模式	MHz	5		125
RF参数					
射频频率范围	整数模式	GHz	0.2		26
	小数模式	GHz	0.2		18
射频反馈功率	整数模式	dBm	-15		10
	小数模式	dBm	-15		10
N分频比	整数模式		16		32767
	小数模式		23		32767
电荷泵参数					
最小CP电流		mA		0.03	
最大CP电流		mA		7.6	
CP漏电流		mA		TBD	
基本功能参数					
电源电流	3.3V	mA		130	
关断电流		mA		11	

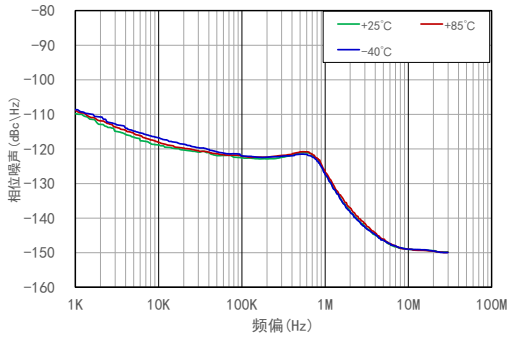


电性能表

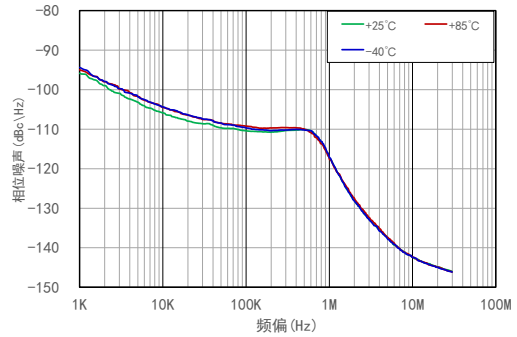
测试参数		描述	单位	指标参数		
				最小值	典型值	最大值
PLL闭环参数						
归一化底噪		整数模式, PD=100MHz, VCO=10GHz	dBc/Hz		-235	
		小数模式, PD=100MHz, VCO=10.001GHz	dBc/Hz		-225	
相位噪声	相位噪声@1kHz	PD=100MHz, Pin=10dBm, Fout=10GHz 整数模式	dBc/Hz		-96	
	相位噪声@10kHz		dBc/Hz		-106	
	相位噪声@100kHz		dBc/Hz		-110	
	相位噪声@1MHz		dBc/Hz		-118	
	相位噪声@10MHz	VCO型号: S1V100SP4	dBc/Hz		-142	
相位噪声	相位噪声@1kHz	PD=100MHz, Pin=10dBm, Fout=10.001GHz 小数模式	dBc/Hz		-95	
	相位噪声@10kHz		dBc/Hz		-103	
	相位噪声@100kHz		dBc/Hz		-106	
	相位噪声@1MHz		dBc/Hz		-119	
	相位噪声@10MHz	VCO型号: S1V100SP4	dBc/Hz		-140	
杂散	整数边界杂散	REF=100MHz, RF=10.00001GHz	dBc/Hz		-45	
	鉴相杂散	REF=100MHz, RF=10GHz	dBc/Hz		-95	
锁定检测功能		锁定后拉高（锁定输出电压：2.8V~VDD，失锁输出电压：GND~0.4V）				

测试曲线(整数模式 PRF=0dBm PREF=10dBm PD=100MHz 环路带宽=600KHz)

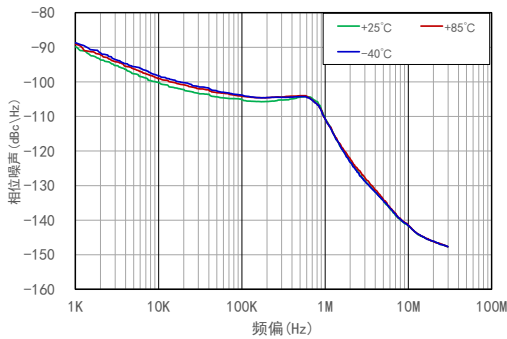
相位噪声 VS 频偏 (Fout=2GHz)



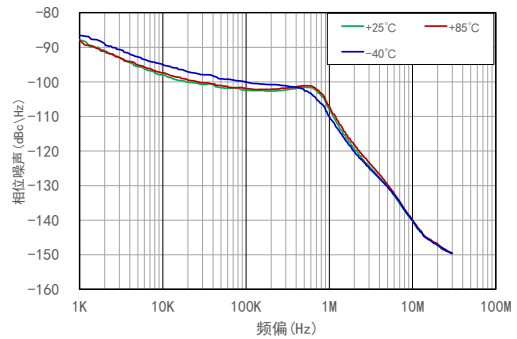
相位噪声 VS 频偏 (Fout=10GHz)



相位噪声 VS 频偏 (Fout=20GHz)

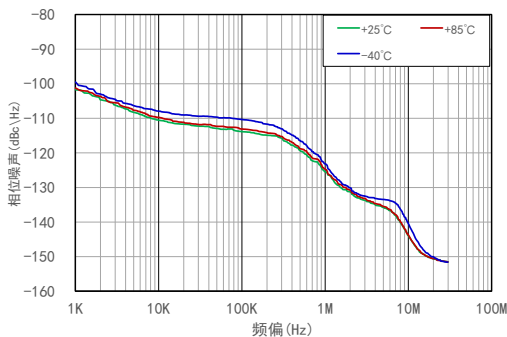


相位噪声 VS 频偏 (Fout=26GHz)

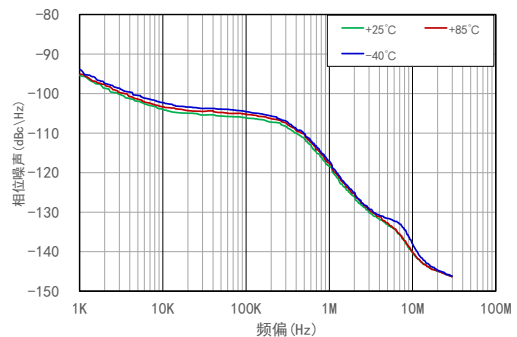


测试曲线(小数模式 PRF=0dBm PREF=10dBm PD=100MHz 环路带宽=300KHz)

相位噪声 VS 频偏 (Fout=5.001GHz)



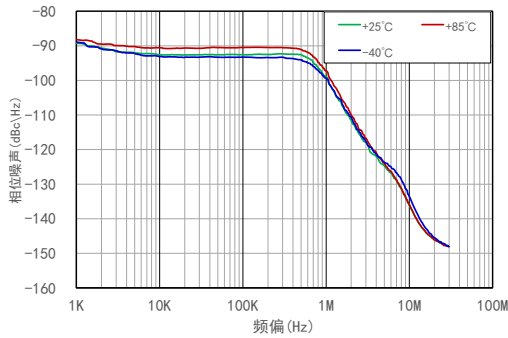
相位噪声 VS 频偏 (Fout=10.001GHz)





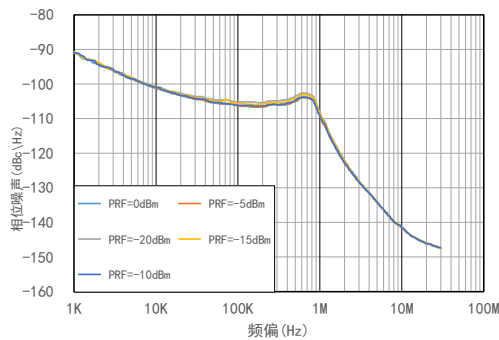
测试曲线(小数模式 PRF=0dBm PREF=10dBm PD=100MHz)

相位噪声 VS 频偏 (Fout=18.001GHz)



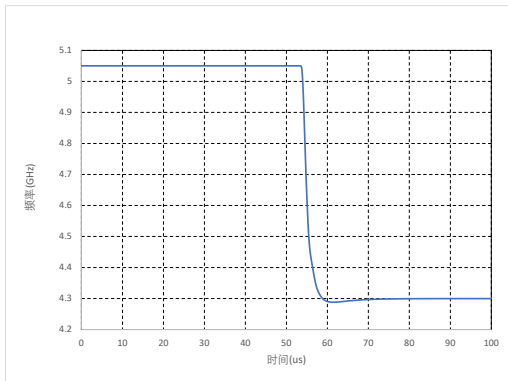
测试曲线(整数模式 PREF=10dBm PD=100MHz 环路带宽=900KHz)

相位噪声 VS 频偏 (Fout=20GHz)

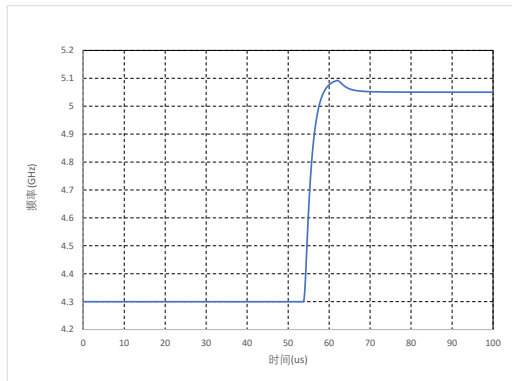


频率切换时间

频率切换 VS 时间 (PD=10MHz)

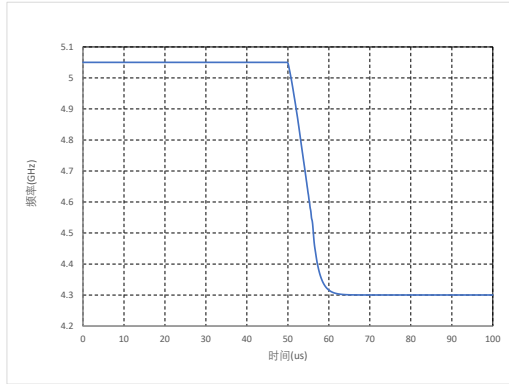


频率切换 VS 时间 (PD=10MHz)

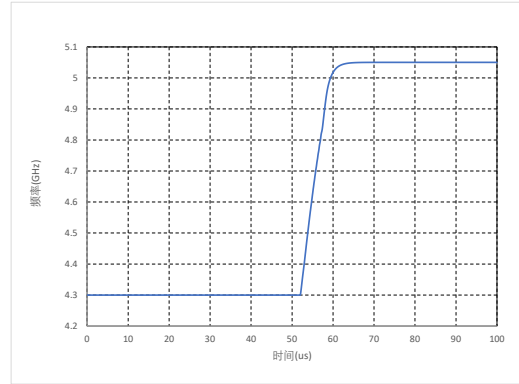


频率切换时间

频率切换 VS 时间 (PD=100MHz)



频率切换 VS 时间 (PD=100MHz)



绝对最大额定值

RF输入功率	+13dBm
VCC/VCC2	3.6V
存储温度	-65°C~+150°C
工作温度	-40°C~+85°C
ESD (HBM)	TBD

SIPL

锁相环和频综

封装信息

型号	封装材料	焊盘镀层	MSL等级 ^[1]	封装标识 ^[2]	环保要求
SIPL219SP4	绿色树脂化合物	NiPdAuAg	MSL 3	S219 XXXXX	符合RoHS

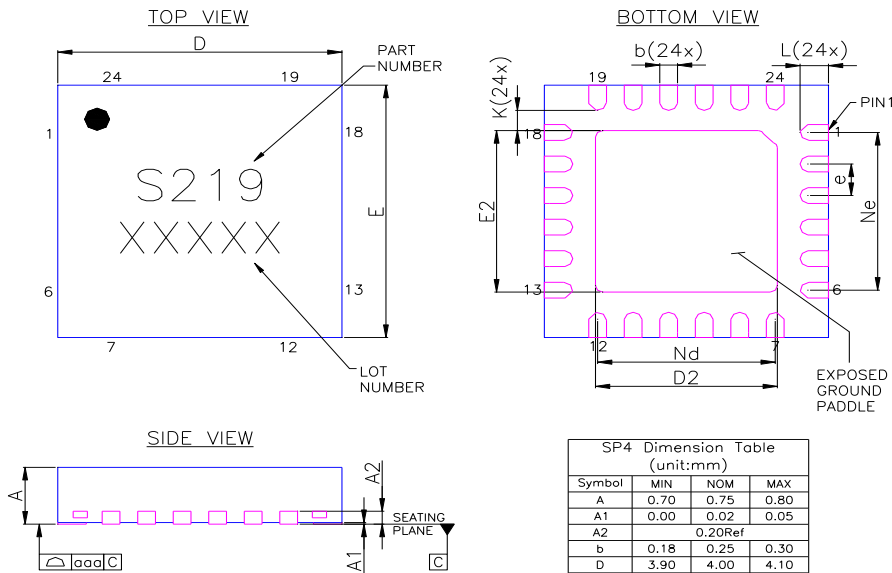
^[1] 最高回流焊温度260°C

^[2] XXXXX为批号

引脚定义

PIN号	名称	描述
1	CLK	SPI串行时钟输入, 3.3/1.8V TTL电平。
2	RST	寄存器复位端口, 内部集成80kΩ下拉, 3.3/1.8V TTL电平
3	LD_GPO	LD输出端口, 也可作为内部部分信号的选通输出端口
4、5	RF_INP/RF_INN	RF差分输入端口
6	GND	射频地
7	VCCHF	RF分频器模拟电路3.3V电源端口
9	VCCPS	RF分频器数字电路3.3V电源端口
11	VCCPD	鉴相器模块3.3V电源端口
14	AVDD	基准电压3.3V端口
15	VPPCP	电荷泵模块3.3V电源端口
16	CP	电荷泵输出端口
17	RVDD	参考分频器模块3.3V电源端口
18	REF	参考信号输入端口
19	DVDD	LD、GPO模块3.3V电源端口
20	SDO	SPI串行输出端口
21	VccDIG	数字模块3.3V电源端口
22	CEN	芯片使能端口, 内部集成80kΩ上拉, 3.3/1.8V TTL电平。
23	LE	SPI串-并转换控制信号, 上升沿触发, 内部集成80kΩ下拉, 3.3/1.8V TTL电平
24	SDI	SPI串行数据输入, 3.3/1.8V TTL电平。
8, 10, 12, 13	NC	悬空
DAP	GND	芯片地

封装装配图



说明:

- 单位: mm
- 引线框架材料: 铜合金
- 封装表面翘曲: $\leq 0.05\text{mm}$
- 所有接地引脚请连接PCB射频地

SPI控制说明

一. 功能描述

- 支持 HMC 模式和 OPEN 模式；
- 支持 3 线只写模式和 4 线读写模式；（sclk, sen, sdi, sdo）
- HMC 模式和 OPEN 模式下的寄存器访问地址均为 6 比特，地址范围为 00h~3Fh；寄存器自身均为 24 比特，未定义部分均作为保留位处理；
- 支持异常处理。
 - HMC 模式下读写操作需要 SEN 信号一直为高，若 SEN 信号在读写操作过程中出现拉低，则读写状态机进入初始状态，等待下一次读写操作。
 - 若写入地址未定义的寄存器，则从机忽略该操作；
 - 若要读取地址未定义的寄存器或者寄存器位未定义，则从机默认返回的寄存器值为全零

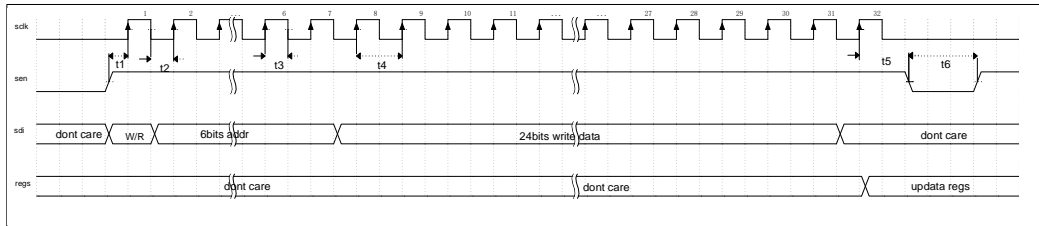
二. 时序描述

hmc模式

hmc模式：sen上升沿先于sclk上升沿出现。

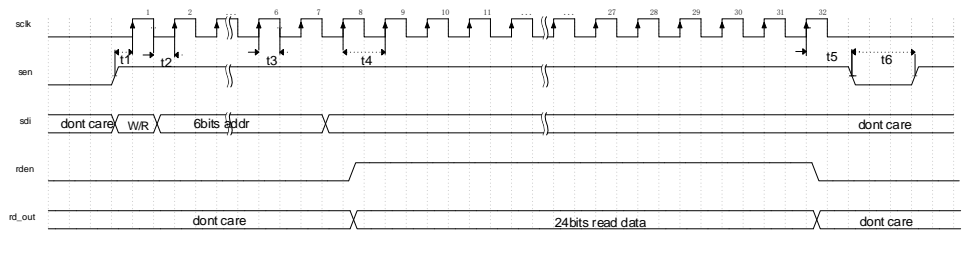
hmc模式：1个读写控制位，6bit的地址位，24bit的数据位。

模式	参数	描述	min	type	max	单位
hmc	t1	sen上升沿至sclk建立时间		10		ns
	t2	sclk低电平持续时间		10		ns
	t3	sclk高电平持续时间		10		ns
	t4	sclk频率		50		MHz
	t5	sclk上升沿至sen下降沿		15		ns
	t6	sen低电平保持时间		20		ns
open	t1	sclk上升沿至sen建立时间		10		ns
	t2	sclk低电平持续时间		10		ns
	t3	sdi数据建立时间		12		ns
	t4	sclk频率		50		MHz
	t5	sen高电平保持时间		10		ns
	t6	sclk到sen锁定数据时间		20		ns



写状态：

- 1: sclk第一个上升沿写入读写控制位；(1 sclk cycle)
- 2: sclk上升沿写入6位地址位，MSB优先；(2~7 sclk cycle)
- 3: sclk上升沿写入24位的数据，MSB优先；(8~31 sclk cycle)
- 4: 第32个上升沿将数据写入相应的寄存器中；(32 sclk cycle)
- 5: 经过最小延迟时间 t_5 ，sen清零，一次写周期完成。



SPI控制说明

读状态：

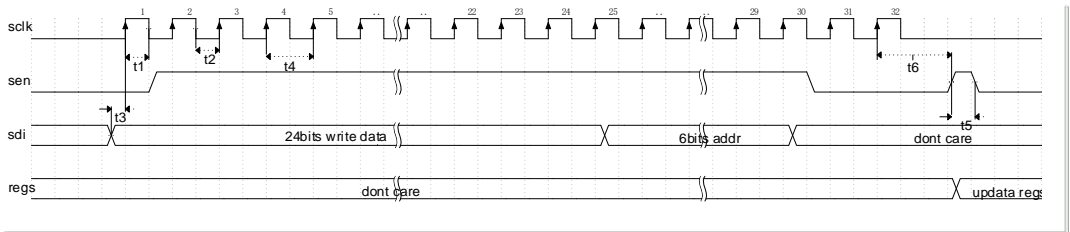
- 1: sclk第一个上升沿写入读写控制位。(1 sclk cycle)
- 2: sclk上升沿写入6位地址位。(2~7 sclk cycle)
- 3: sclk上升沿读出相应寄存器的值(8~31 sclk cycle)
- 4: 经过最小延迟时间 t_s , sen清零, 一次写周期完成。

open模式

open模式: sclk上升沿先于sen上升沿出现。

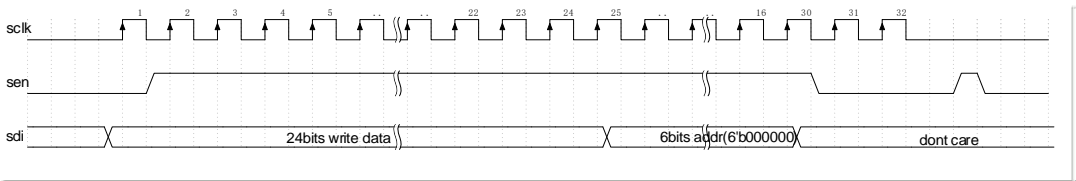
open模式: 24bit数据位, 6bit地址位。

写状态：

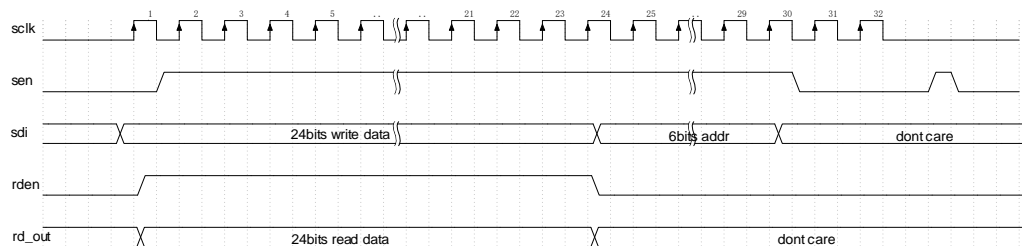


- 1: 在sclk上升沿写入24bit数据; (1~24 sclk cycle)
- 2: 在sclk上升沿写入6bit地址; (25~30 sclk cycle)
- 3: 在第32个上升沿之后置位sen;
- 4: 在sen上升沿更新对应的寄存器。

读状态：



open读寄存器1阶段



open读寄存器2阶段

- 一阶段: 根据open模式的写状态写寄存器reg00; (地址: 6' b000000)。
- 二阶段: 1: sen清零。开始读状态的第二周期;
2: 根据读状态的第一周期的地址 (寄存器00h[5:0]所示地址的数据) 放在rd_out 上。

SPI控制说明

三. 寄存器表

名字	地址	命名	功能	位号 bit	读写	默认值 default-dec	描述
读地址寄存器	00	read_address	SPI读数据时的地址	4:0	RW	0	仅在SPI为open模式下使用，写入需要读取的寄存器的地址，并在SD0读取该地址对应的寄存器中的数据
全局关断控制寄存器	01	PD_ALL	全局关断控制	0	RW	0	0: 全局正常工作 1: 全局关断
		PD_REF	开关参考通道	1	RW	0	1: 强制关断参考通道
		PD_RF	开关反馈分频	2	RW	0	1: 强制关断反馈分频
		PD_PFD	开关鉴频鉴相器PFD	3	RW	0	1: 强制关断PFD
		PD_CP	开关电荷泵CP	4	RW	0	1: 强制关断电荷泵
		PD_BIAS	开关电荷泵偏置电流	5	RW	0	1: 强制关断电荷泵偏置电流
		PD_LD	开关锁定检测	6	RW	0	1: 强制关断锁定检测
		BLK_UVLO	屏蔽UVLO信号	7	RW	0	0: 关闭上电复位时的欠压锁存功能 1: 开启欠压锁存
		RESET	复位寄存器	8	RW	0	复位所有状态机和寄存器到默认值 0: 正常工作 1: 复位
参考分频寄存器	02	rdiv	参考分频比	13:0	RW	1	分频比1——16383 ($2^{14}-1$)
		Reserved	保留位	14	RW	0	保留位
		RST_REF	重置参考分频	15	RW	0	重置参考分频器，高有效
		en_ref2div	参考信号到数字使能	16	RW	1	参考信号到数字使能，高有效
整数分频寄存器	03	intg	反馈分频比	14:0	RW	100	整数模式：分频比16~32767 ($2^{15}-1$)
		pd_rst_div	复位反馈分频	21	RW	0	复位反馈分频，高有效
小数分频寄存器	04	frac	小数分频比	23:0	RW	100	设置小数分频比NUM[23:0]

SIPL

锁相环和频综

SPI控制说明

名字	地址	命名	功能	位号 bit	读写	默认值 default-dec	描述
小数分 频控制 寄存器	06	n_reset_ds m	复位小数分频	0	RW	1	初始复位信号，低电平复位
		dsm_en	开关小数分频	1	RW	1	0: 关闭小数分频 1: 开启小数分频
		mash2_en	mash模式的阶 数	4	RW	0	0: 三阶mash 1: 二阶mash
		int_en	开关整数模式	5	RW	0	0: 小数模式 1: 整数模式（小数分频失效）
		dither_en	开关抖动	6	RW	0	0: 无抖动 1: 自抖动或LFSR抖动
		dith- er_type	LFSR抖动模式	7	RW	1	仅当dither_en=1有效: 0: LFSR抖动 1: 自抖动
		mash_seed_ en	mash初始状态 使能	8	RW	0	0: 初始状态为默认值0 1: 初始状态可通过mash_seed设置
		NDiv_Clk_t o_dig_en	反馈分频到数 字的时钟使能	9	RW	1	0: 关断 1: 使能
		NDiv_Clk_p hase	反馈分频到数 字时钟相位控 制	10	RW	0	0: 同相 1: 反相
		Ndiv_Clk_d elay	反馈分频到数 字时钟延时控 制	12:11	RW	0	00: 延时1 10: 延时2 11: 延时3
小数分 频seedA	07	mash_seed	小数分频初始 状态	23:0	RW	0	mash_seed[23:0]
锁定检 测及总 并口输 出寄存 器	09	LD_window	数字LD判定窗 口大小	2:0	RW	0	数字LD判定窗口大小: 000: 2ns 001: 5.5ns 010: 11ns 011: 21ns 100: 30ns 101: 58ns 110: 114ns 111: 224ns
		LD_wincnt	数字LD窗口判 定计数值	4:3	RW	0	PFD在窗口内的次数达到该设定值 后LD判定有效: 00: 64 01: 256 10: 1024 11: 4096
		LD_MODE	LD工作模式	5	RW	0	LD工作模式: 0: 数字LD模式（PFD延时窗口模 式） 1: 模拟LD模式（PFD占空比模式）

SPI控制说明

名字	地址	命名	功能	位号 bit	读写	默认值 default-dec	描述
锁定检测及总并口输出寄存器	09	LD_DCC	模拟LD占空比判定范围	10:8	RW	0	LD占空比判定范围: 000: 10% 001: 15% 010: 20% 011: 25% 100: 30% 101: 35% 110: 40% 111: 45%
		GPO	全局并口输出	19:16	RW	0	LD_GPO_OUT引脚输出的模拟输出选择: 0000: 未连接NC 0001: 参考分频REF_DIV 0010: 反馈分频RF_DIV 0011: 电荷泵UP 0100: 电荷泵DN 0101: 调谐电压VCP_mir1 0110: 调谐电压VCP_mir2 0111: 欠压锁存VUVLO 1000 - 1111: 未连接NC
		GPO_EN	开关GPO	23	RW	0	0: 关断GPO, 采用LD模式 1: 关断LD, 采用GPO模式
鉴频鉴相器和电荷泵寄存器 A	10	PD_tdelay	设置PFD重置延时	1:0	RW	0	PFD重置延时: 00: 0.6ns 01: 1ns 10: 1.4ns 11: 1.8ns
		POL_INV	设置PFD极性	2	RW	1	PFD极性控制: 0: 极性正 1: 极性反
		Reverse	保留位	4:3	RW	0	保留位
		FUP_CP	强制使能PFD的UP输出	5	RW	0	仅在PFD关断下有效 0: 强制关断PFD的UP输出 1: 强制使能PFD的UP输出
		FDN_CP	强制使能PFD的DN输出	6	RW	0	仅在PFD关断下有效 0: 强制关断PFD的DN输出 1: 强制使能PFD的DN输出
		Reverse	保留位	7	RW	0	保留位
		CPGup	CP增益电流UP控制字	15:8	RW	255	CP增益电流UP控制字 (30uA/bit): 电流计算: 30uA*CPGup CPGup范围: 0-255
		CPGdn	CP增益电流DN控制字	23:16	RW	255	CP增益电流DN控制字 (30uA/bit): 电流计算: 30uA*CPGdn CPGdn范围: 0-255

SPI控制说明

名字	地址	命名	功能	位号 bit	读写	默认值 default-dec	描述
鉴频 鉴相器 和 电荷 泵寄 存器B	11	CPOS_current	CP补偿电流 控制字	6:0	RW	0	CP补偿电流DN控制字 (7.5uA/bit): 电流计算: 7.5uA*CPOS_current CPOS_current范围: 0-127
		CPOS_UP_EN	开关CP的UP 补偿电流	8	RW	0	0: 开启CP的UP补偿电流 1: 关断CP的UP补偿电流
		CPOS_DN_EN	开关CP的DN 补偿电流	9	RW	0	0: 开启CP的DN补偿电流 1: 关断CP的DN补偿电流
		reseved	保留位	10	RW	0	
		Ndiv BIAS	反馈分频电 流调节	13:11	RW	2	000: 电流最小 001: 电流+5% 010: 电流+10%

评估板电路图

#	Designator	Comment	Description	Footprint	Manufacturer	Part Number	SOB	Quantity
1	IPC81	PCB	Printed Circuit Board		SI_Core	EVAL-SIPL6SP4-A	Y	1
2	C1, C2, C3, C4, C5, C6, C7, C8, C13, C14	10u	Capacitor	0805, 0805_4	TDK	C2012X5R1E106K125AB	Y	10
3	C9, C10, C11, C12, C15, C17, C18, C19, C20, C28	4.7u	Capacitor	0805	TDK	C2012X5R1E479K125AB	Y	10
4	C16	NC	Capacitor	0402	Murata	GRM155R71H104KE14D	N	1
5	C21	470p	Capacitor	0402	Murata	GCM1555C1H471JA16D	Y	1
6	C22, C23, C31, C43, C44, C45, C46, C47	10p	Capacitor	0402	Murata	GRM1555C1H100FA01D	Y	8
7	C24, C27, C30, C36, C38, C39, C42, C48	100n	Capacitor	0402	Murata	GRM155R71H104KE14D	Y	9
8	C25, C33, C49	10n	Capacitor	0402	Murata	GRM155R71H103JA88D	Y	3
9	C26	47n	Capacitor	0402	Murata	GRM155R71C473KA01D	Y	1
10	C29	47n	Capacitor	0402	Murata	GRM155R71E473JA88D	Y	1
11	C32	220p	Capacitor	0402	Murata	GCM155R71H221JA37D	Y	1
12	C34	NC	Capacitor	0402	Murata	GCM155R71H222JA37D	Y	1
13	C37, R16	0R	Capacitor, Resistor	0402	Yageo	RC0402JR-070RL	Y	2
14	C40	100p	Capacitor	0402	Murata	GRM1555C1H101FA01D	Y	1
15	C41	4.7u	Capacitor	0402	TDK	C1005X5R1A479K050BC	Y	1
16	C50	1n	Capacitor	0402	Murata	GRM1555C1H102JA01D	Y	1
17	C51	NC	Capacitor	0402	Murata	GRM1555C1H102JA01D	N	1
18	D1	Red	LED	0603D	IWE	1500605S75003	Y	1
19	E1, E2, E3	NC	EMI Filter	NFM18C	Murata	NFM18C223R1C3	N	3
20	FB1, FB2, FB3, FB5	471	470R	0402	Murata	BLM158D4715H1	Y	4
21	FB4	0R	Resistor	0603	Yageo	RC0603JR-070RL	Y	1
22	J1, J2, J3, J5	SMA-K	RF Connector	SMA_40G, SMA_DC	傲文	D560B12E01-023	Y	4
23	J4	USB IDT	Header, 5-Pin, Dual row	IDC2.54-10		DC3-10P	Y	1
24	MH1, MH2, MH3, MH4	702932000		702932000	IWE	702932000	Y	4
25	R1, R2, R3, R9	33k	Resistor	0402	Yageo	RC0402FR-0733KL	Y	4
26	R4, R5	100k	Resistor	0402	Yageo	RC0402FR-07100KL	Y	2
27	R6	NC	Resistor	0402	Yageo	RC0402FR-07100RL	N	1
28	R7, R8, R26	NC	Resistor	0402	Yageo	RC0402JR-070RL	N	3
29	R10	NC	Resistor	0402	Yageo	RC0402FR-07300RL	N	1
30	R11	43k	Resistor	0402		RC0402FR-0743KL	Y	1
31	R12, R14	220R	Resistor	0402	Yageo	RC0402JR-07220RL	Y	2
32	R13	2.7k	Resistor	0402		RC0402FR-072K7L	Y	1
33	R15	10R	Resistor	0402	Yageo	RC0402JR-0710RL	Y	1
34	R17	5.1k	Resistor	0402	Yageo	RC0402FR-075K1L	Y	1
35	R18	10k	Resistor	0402	Yageo	RC0402FR-0710KL	Y	1
36	R19	NC	Resistor	0402	Yageo	RC0402FR-07100RL	N	1
37	R20, R21, R22, R23, R24	200R	Resistor	0402	Yageo	RC0402FR-07200RL	N	5
38	R25	2k	Resistor	0603	Yageo	RC0603FR-072KL	Y	1
39	TP1, TP5, TP10	Red	Test Point	Keystone5005	Keystone	Keystone5005	Y	3
40	TP2, TP3, TP4, TP6, TP9	White	Test Point	Keystone5002	Keystone	Keystone5002	N	5
41	TP7, TP8	Black	Test Point	Keystone5006	Keystone	Keystone5006	Y	2
42	TP11, TP12, TP13, TP14, TP15, TP16, TP17, TP18, TP19, TP20	White	Test Point	Keystone5002	Keystone	Keystone5002	Y	10
43	U1, U2, U3, U4, U5	LT3045IDD	LDO	DFN10	ADI	LT3045IDD	Y	5
44	U6	TPS7A4901	PLDO for RF, 150mA output	SON-8	TI	TPS7A4901DRBR	Y	1
45	U7	OPA211AIDGKT	Operational Amplifier	SOP8-1	TI	OPA211AIDGKR	Y	1
46	U8	SV022SP4	VCO	SP4	SI_Core	SV022SP4	Y	1
47	U9	SIPL219SP4	PLL	SP4	SI_Core	SPL219SP4	Y	1
48	U10	SIPS121SP4	Power Splitter/Combiner	SP4	SI_Core	SPS121SP4	Y	1

评估板电路图

