

**Michael Alexandre Costa**

**Memórias Transacionais**

Trabalho Individual apresentado ao Programa de Pós-Graduação em Computação da Universidade Federal de Pelotas, como requisito parcial à obtenção do título de Mestre em Ciência da Computação

Orientador: Prof. Dr. André Rauber Du Bois  
Coorientador: Prof. Dr. Mauricio Lima Pilla

Pelotas, 2018

## RESUMO

COSTA, Michael Alexandre. **Memórias Transacionais**. 2018. 15 f. Trabalho Individual (Mestrado em Ciência da Computação) – Programa de Pós-Graduação em Computação, Centro de Desenvolvimento Tecnológico, Universidade Federal de Pelotas, Pelotas, 2018.

...

**Palavras-Chave:** memória transacional; numa; uma; escalonamento

## ABSTRACT

COSTA, Michael Alexandre. **Transaccional Memory**. 2018. 15 f. Trabalho Individual (Mestrado em Ciência da Computação) – Programa de Pós-Graduação em Computação, Centro de Desenvolvimento Tecnológico, Universidade Federal de Pelotas, Pelotas, 2018.

...

**Keywords:** transaccional memory; numa; uma; scheduler

## **LISTA DE FIGURAS**

## **LISTA DE TABELAS**

## **LISTA DE ABREVIATURAS E SIGLAS**

SMP	Symmetric Multi-Processor
NUMA	Non-Uniform Memory Access
SIMD	Single Instruction Multiple Data
SPMD	Single Program Multiple Data
ABNT	Associação Brasileira de Normas Técnicas

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO . . . . .</b>	<b>7</b>
<b>1.1</b>	<b>Uma subseção . . . . .</b>	<b>7</b>
<b>2</b>	<b>MEMÓRIA TRANSACIONAL . . . . .</b>	<b>8</b>
<b>3</b>	<b>ESCALONAMENTO DE TRANSAÇÕES . . . . .</b>	<b>9</b>
<b>4</b>	<b>ESCALONADORES NUMA . . . . .</b>	<b>10</b>
<b>5</b>	<b>ESCALONAMENTO DE TRANSAÇÕES APLICADO À NUMA . . . . .</b>	<b>11</b>
<b>6</b>	<b>DISCUSSÕES . . . . .</b>	<b>12</b>
<b>7</b>	<b>CONCLUSÃO . . . . .</b>	<b>13</b>
	<b>REFERÊNCIAS . . . . .</b>	<b>14</b>
	<b>ANEXO A UM ANEXO . . . . .</b>	<b>15</b>

# **1 INTRODUÇÃO**

...

## **1.1 Uma subseção**

...



## 2 MEMÓRIA TRANSACIONAL

Memória Transacional, ou *Transactional Memory* (TM), é uma classe de mecanismos de sincronização que fornece uma execução atômica e isolada de alterações em um conjunto de dados compartilhados. Estas estão sendo desenvolvidas para que no futuro tornem-se o principal meio de fazer a sincronização em um programa concorrente, substituindo a sincronização baseada em *locks* (MORESHET; BAHAR; HERLIHY, 2006). As TMs podem ser implementadas em *software* (STM), em *hardware* (HTM) ou ainda em uma versão híbrida de *hardware* e *software*.

Na programação utilizando STMs, todo o acesso à memória compartilhada é realizado dentro de transações e todas as transações são executadas atomicamente em relação a transações concorrentes.

A principal vantagem na programação usando STM é que o programador apenas delimita as seções críticas e não é necessário preocupar-se com a aquisição e liberação de *locks*. Os *locks*, quando utilizados de forma incorreta, podem levar a problemas como *deadlocks* (BANDEIRA, 2010).

### **3 ESCALONAMENTO DE TRANSAÇÕES**

...

## **4 ESCALONADORES NUMA**

...

## **5 ESCALONAMENTO DE TRANSAÇÕES APLICADO À NUMA**

...

## 6 DISCUSSÕES

...

## **7 CONCLUSÃO**

...

## REFERÊNCIAS

BANDEIRA, R. de Leão. **Compilador para a linguagem CMTJava**. 2010. Trabalho de Conclusão de Curso (Bacharelado em Ciência da Computação) — Universidade Federal de Pelotas.

MORESHET, T.; BAHAR, R. I.; HERLIHY, M. Energy-Aware Microprocessor Synchronization: Transactional Memory vs. Locks. In: WORKSHOP ON MEMORY PERFORMANCE ISSUES, 2006. **Proceedings...** [S.l.: s.n.], 2006.

## **ANEXO A   UM ANEXO**

...