# Simulateur de processeur

## Projet de prog5 L3 Informatique

## I) Organisation

### A) Le travail en équipe

Le groupe est composée de :

- Vizzini Jeremy
- · Finiel Jérémie
- Souchet Julie
- Heckmann Victor.

Dès le premier jour, nous avons partagé nos informations personnelles et nous avons pris la décision d'utiliser Git et Github pour partager notre code. Nous avons fait le choix de ne pas travailler à distance mais de se rencontrer chaque jour dans les bâtiments de la fac pour pouvoir plus facilement se parler.

#### B) Organisation des taches

Le travail a été globalement réparti par fichiers :

- arm\_instruction.c: tous
- arm\_data\_processing.c : Julie
- arm\_branch\_others.c : Jérémie
- arm\_load\_store.c & memory.c & arm\_exception.c : Jérémy
- tests pour toutes les instructions : Victor

Lors du déboggage , nous avons cependant amené à travailler en dehors de nos taches respectives.

## II) Structure du code

#### A) Organisations des fichiers

Nous avons suivi le squelette fourni. Nous avons ni enlevé ni rajouté de fichier. Certains fichiers fournis comme arm\_core.c, arm\_constants.c ont comme même été modifié pour certains ajouts (ajout des exceptions, fonctions d'accès facilités pour l'accès aux flags, nouvelles constantes, etc)

## B) Fonctionnalités ajoutées

Fichiers	Ajouts
arm_branch_others	Branchements B, BL     MRS, MSR
arm_constant	<ul><li>Constantes registres (PC, LR, SP)</li><li>Bits de CPSR (E, T,)</li><li>NO_EXCEPTION</li></ul>
arm_core.c	<ul><li>Fonctions d'accès aux flags</li><li>Prise en charge des exceptions</li></ul>
arm_data_processing	AND, EOR, SUB, RSB, ADD, ADC, SBC, RSC, TST, TEQ, CMP, CMN, ORR, MOV, BIC, MVN
arm_exception	Traitements des exceptions
arm_instruction	<ul> <li>Exception UNDEFINED_INSTRUCTION</li> <li>Traitement du champ de conditions</li> <li>Redirection des instructions vers les fichiers correspondants</li> </ul>
arm_load_store	• LDR / STR {S/B/T/D/H/ SH} • LDM / STM {1, 2, 3}
memory	• lecture/écriture {byte/half/word}
util	Macros de manipulation bits à bits

#### C) Ecriture des tests

Les tests ne sont pas automatisés et nous avons écrit des fichiers exemples pour chaque instruction (et leurs variantes).

Voici la liste des fichiers tests:

- example1.s
- example2.s
- example3.s
- example4.s
- exampleB\_BL.s
- exampleHandler.s
- exampleLDM\_STM.s
- exampleLDRB.s
- exampleLDRH.s
- exampleLDR.s
- exampleLDRSH\_LDRSB\_LDRD \_STRD.s

- exampleMOV\_MVN.s
- exampleMRS.s
- exampleMSR.s
- example\_operations\_bin.s
- example\_operations.s
- exampleSTRB.s
- exampleSTRH.s
- exampleSTR.s
- exampleTST\_TEQ\_CMP\_CMN.s

## III) Journal des taches

Jour:	Taches effectués :
1	<ul> <li>Prise en main de Git</li> <li>Prise en main de la structure fournie</li> <li>memory.c: implementation des accès mémoire</li> </ul>
2	<ul> <li>Création de tests pour les load et store</li> <li>arm_instruction.c : Décodage en vérifiant les conditions</li> <li>arm_branch_others.c : B, BL et MRS</li> <li>arm_data_processing.c : Début du décodage des valeurs immédiates</li> </ul>
3	<ul> <li>Suite et fin des tests pour les load et store</li> <li>Nettoyage du git avec .gitignore</li> <li>arm_load_store.c: Debut de l'implementation de LDR / STR</li> <li>arm_data_processing.c: Ajout du calcul de la 2nde opérande</li> <li>arm_branch_others: Implémentation de MSR</li> </ul>
4	<ul> <li>Création de tests pour les branchements</li> <li>arm_load_store.c: Implémentation de LDR/STR {B, T}</li> <li>arm_data_processing.c: ajout de la maj des flags</li> </ul>
5	<ul> <li>Intégration et première compilation et essais</li> <li>Correction des bugs à l'aide des tests précédemment écrits</li> <li>arm_load_store.c : factorisation du code</li> </ul>
6	<ul> <li>Ecriture de tests et correction des bugs</li> <li>Ecriture d'un script pour faciliter l'exécution des tests</li> <li>Lecture de la documentation pour les exceptions</li> </ul>
7	<ul> <li>Ecriture de tests et correction des bugs</li> <li>Création de tests pour les exceptions</li> <li>arm_exception.c : Implémentation des exceptions</li> </ul>
8	Fin des tests de toutes les instructions et validation
9	<ul> <li>Création de programme de test pour la soutenance</li> <li>Ecriture du compte rendu final</li> </ul>
10	Contrôle écrit et soutenance