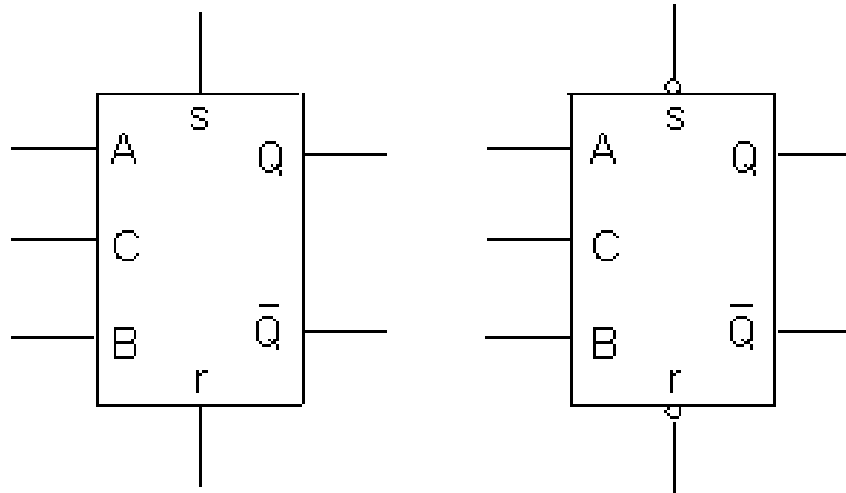


PRZERZUTNIKI:

1. Należą do grupy bloków *sekwencyjnych*,
2. podstawowe układy *pamiętające*

Zapamiętywanie wartości wybranych zmiennych binarnych, jak również sekwencji tych wartości odbywa się w układach zwanych *elementami pamięci*. Elementami tymi w technice cyfrowej są wszelkiego rodzaju *przerzutniki* występujące oddzielnie lub w zespołach, połączone w *rejestry*, *liczniki* lub *bloki pamięci*.

PODZIAŁ PRZERZUTNIKÓW



Dwa podstawowe rodzaje wejść informacyjnych:

- wejścia *asynchroniczne*, oznaczane małymi literami,
- wejścia *synchroniczne*, oznaczane dużymi literami.

- *Wejścia asynchroniczne* przerzutnika to takie, na których zmiana wartości informacji wywołuje bezpośrednio zmianę wartości zmiennych wyjściowych.

- *Wejścia synchroniczne* przerzutnika używane są do wywołania zmiany wartości zmiennych wyjściowych, ale zmiana ta następuje w takt impulsu synchronizującego, zwanego również impulsem zegarowym (ang. clock) lub taktującym.

Brak impulsu taktującego oznacza, że przerzutnik nie będzie reagował na zmiany wartości zmiennych informacyjnych synchronicznych przerzutnika.

- *Sposób oddziaływania* zmiennych A i B na wartości zmiennych Q jest różny i decyduje on o nazwie *typu przerzutnika*.
- Zmienna s zwana jest zmienną wpisującą (ang. set), czasem ustawiającą (ang. preset).
- Zmienna r zwana jest zmienną zerującą (ang. reset lub clear).
- Na wejście oznaczone literą C – wejście zegarowe wprowadza się impuls taktujący.
- Często część wejść przerzutnika nie jest używana, korzysta się na przykład tylko z wejść synchronicznych lub asynchronicznych.

Gdy o wartości zmiennych wyjściowych przerzutnika decydują *tylko wejścia asynchroniczne* - przerzutnik *asynchroniczny*.

Gdy stan przerzutnika ulega zmianie pod wpływem *impulsu taktującego*, mamy do czynienia z przerzutnikiem *synchronicznym*.

PRZERZUTNIKI ASYNCHRONICZNE

W przerzutnikach asynchronicznych wyróżnia się cztery podstawowe parametry:

- dominujące wejście wpisujące,
- dominujące wejście zerujące,
- aktywny poziom wysoki - H (ustawienie wartości $Q=1$ odbywa się sygnałem $s=1$),
- aktywny poziom niski - L (ustawienie wartości $Q=1$ odbywa się sygnałem $s=0$).

PRZERZUTNIK SR

a)

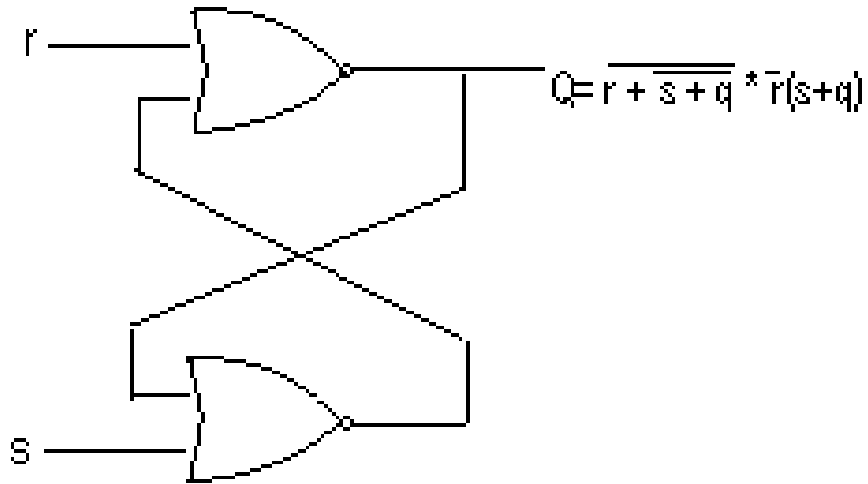
		sr			
		00	01	11	10
q	0	0	0	0	1
	1	1	0	0	1

b)

		sr			
		00	01	11	10
q	0	1	1	0	0
	1	1	1	1	0

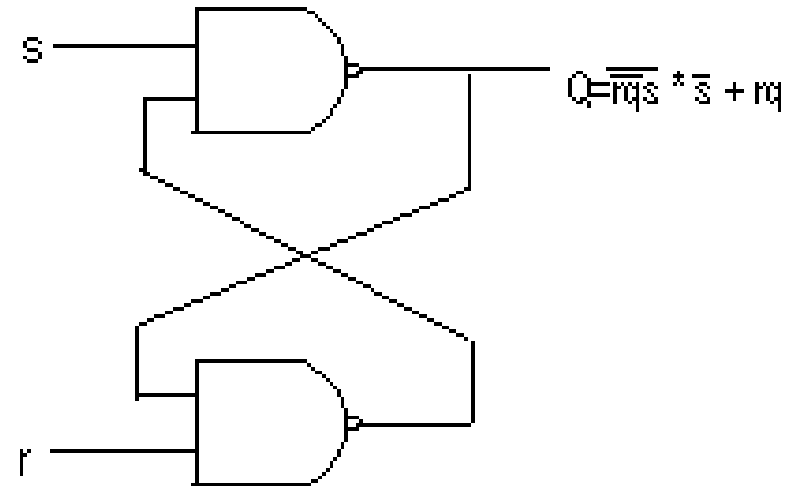
- a) wysoki stan aktywny, dominujące wejście resetujące
- b) niski sygnał aktywny, dominujące wejście wpisujące

a)



$$Q = \overline{r + s + q} = \bar{r}(s + q)$$

b)



$$Q = \overline{\overline{r} \cdot q \cdot s} = \bar{s} + r \cdot q$$

Najczęściej opisu pracy przerzutnika dokonuje się przy pomocy *tablicy przejść*:

s^n r^n Q^{n+1}

0	0	Q^n
0	1	0
1	0	1
1	1	x

Tablica przejść przerzutnika sr
z wysokim sygnałem aktywnym.

Opisuje zależność **wyjścia** Q przerzutnika w chwili **$n+1$** od wartości zmiennych **s i r** w chwili **n** . Stan "nieokreślony" w tablicy oznacza, że wartości zmiennych Q^{n+1} będą zależne od dominacji wybranego wejścia przerzutnika (dominuje s lub r).

PRZERZUTNIKI SYNCHRONICZNE

Zmiana stanu przerzutnika w takt generatora zegarowego

S^n	R^n	Q^{n+1}
0	0	Q^n
0	1	0
1	0	1
1	1	x

J^n	K^n	Q^{n+1}
0	0	Q^n
0	1	0
1	0	1
1	1	$\neg Q^n$

D^n	Q^{n+1}
0	0
1	1

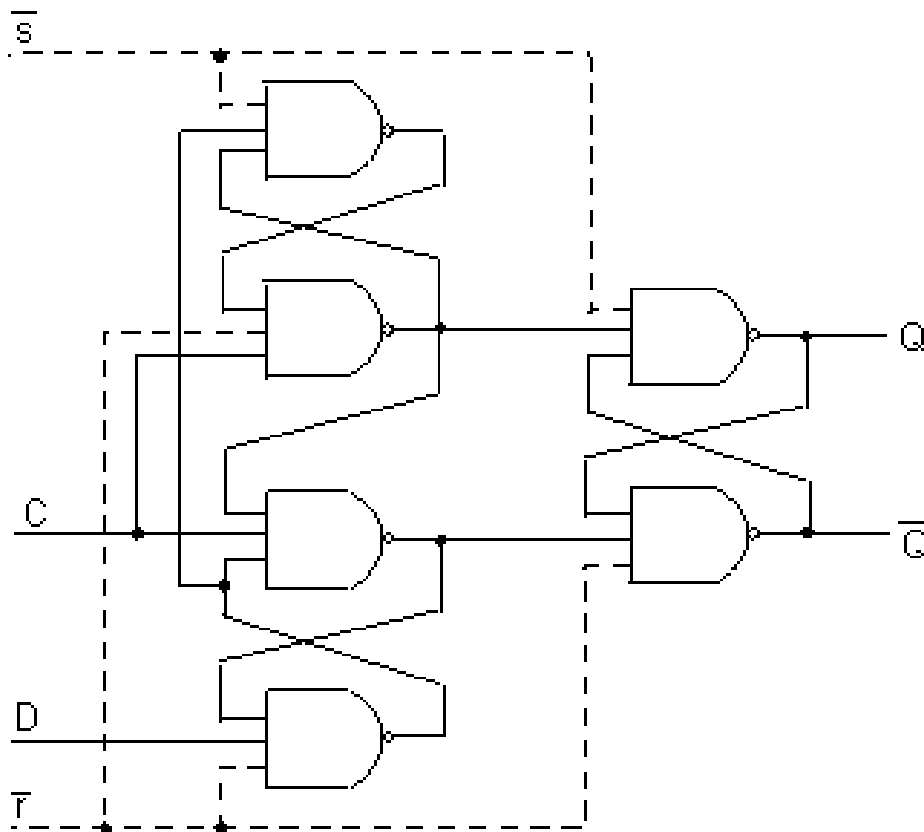
T^n	Q^{n+1}
0	Q^n
1	$\neg Q^n$

*Wyzwalanie
przerzutników
synchronicznych*

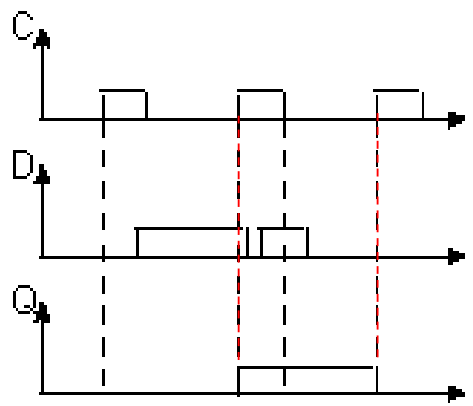
- a) Zboczem impulsu zegarowego,
- b) Dwustopniowo (Master – Slave)

*czasami wyzwalanie
zmiennym prądem
lub szerokością
impulsu zegarowego*

a)



b)



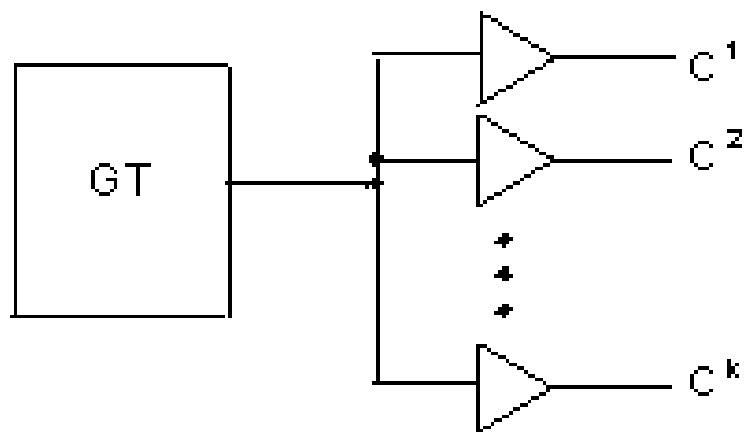
Wejście zegarowe przerzutników stanowi *znaczące obciążenie* dla generatora impulsów taktujących.

W standardzie TTL przyjęto współczynnik obciążalności wyjścia dowolnego elementu równy 10.

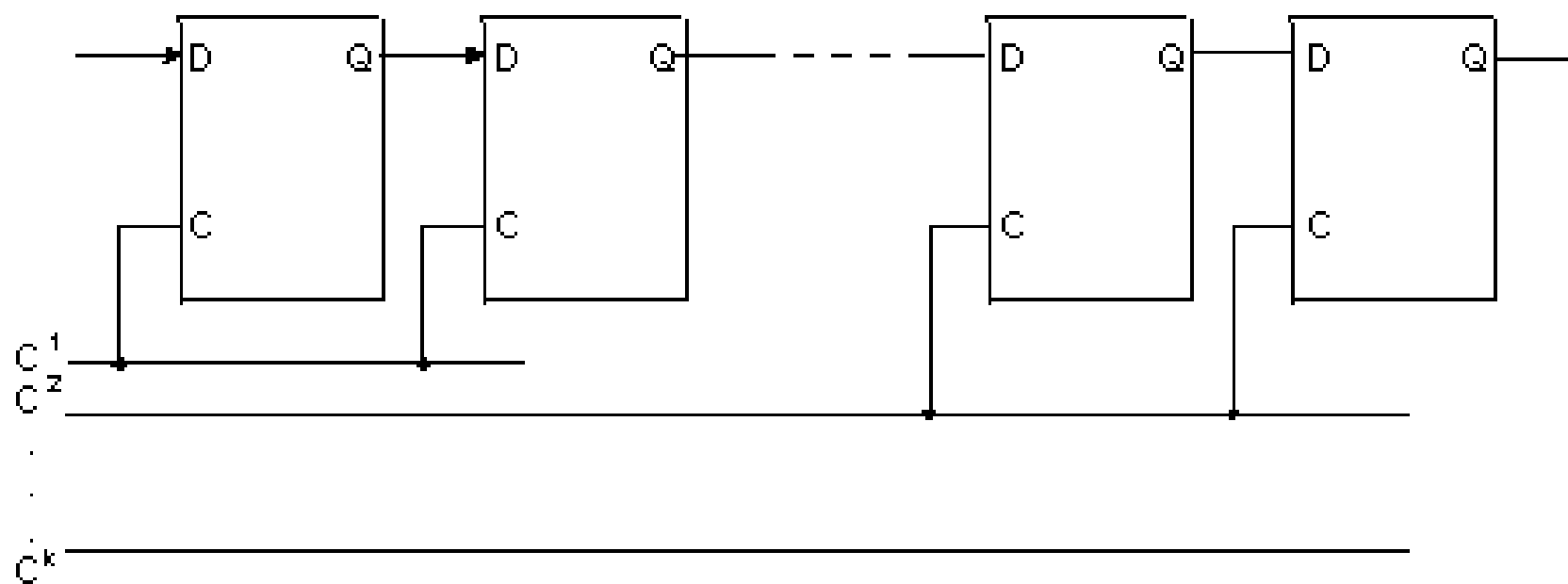
*Wejście zegarowe taktuje jednocześnie dwoma bramkami NAND składającymi się na przerzutnik D. Stąd pobór prądu przez wejście zegarowe jest równy dwóm jednostkom TTL. W innych układach współczynnik ten może być jeszcze większy.

Przykład układu zmniejszającego obciążenie (dla dziesięciu wzmacniaczy TTL, sterowanych standardowym generatorem, sumaryczny współczynnik obciążenia wynosi $10 \cdot 10 = 100$ jednostek).

a)



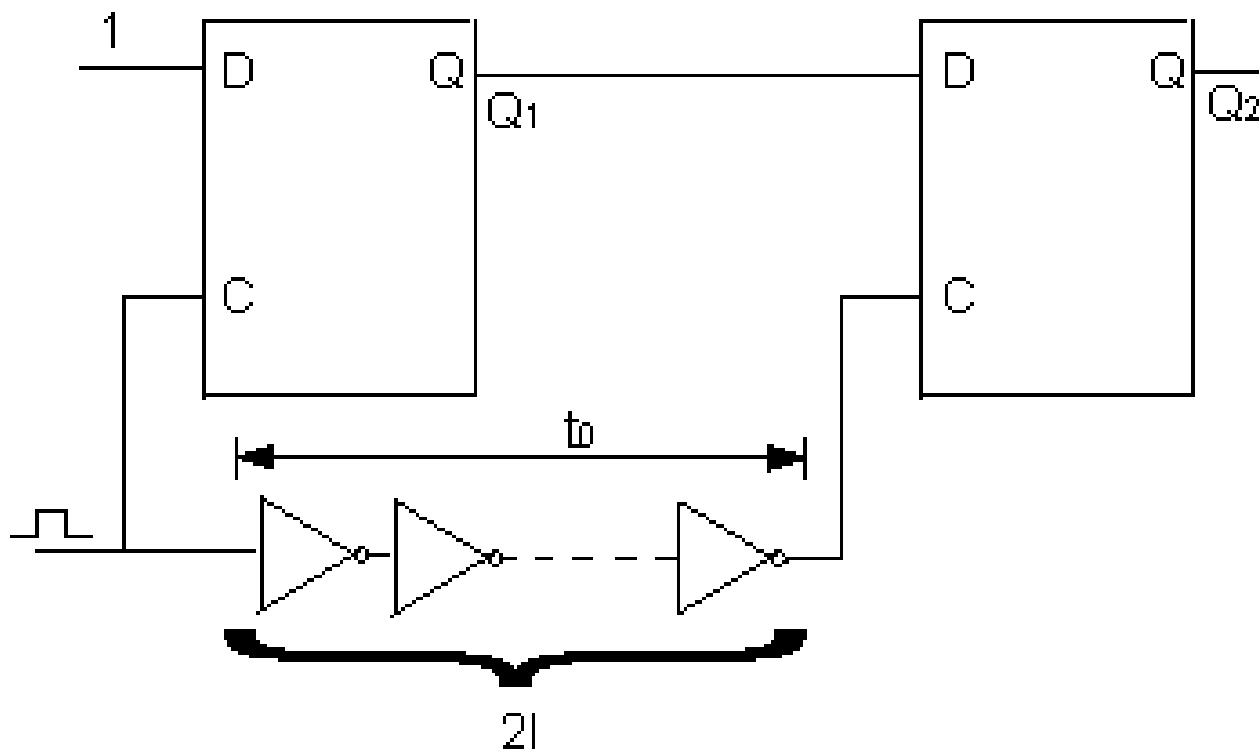
b)



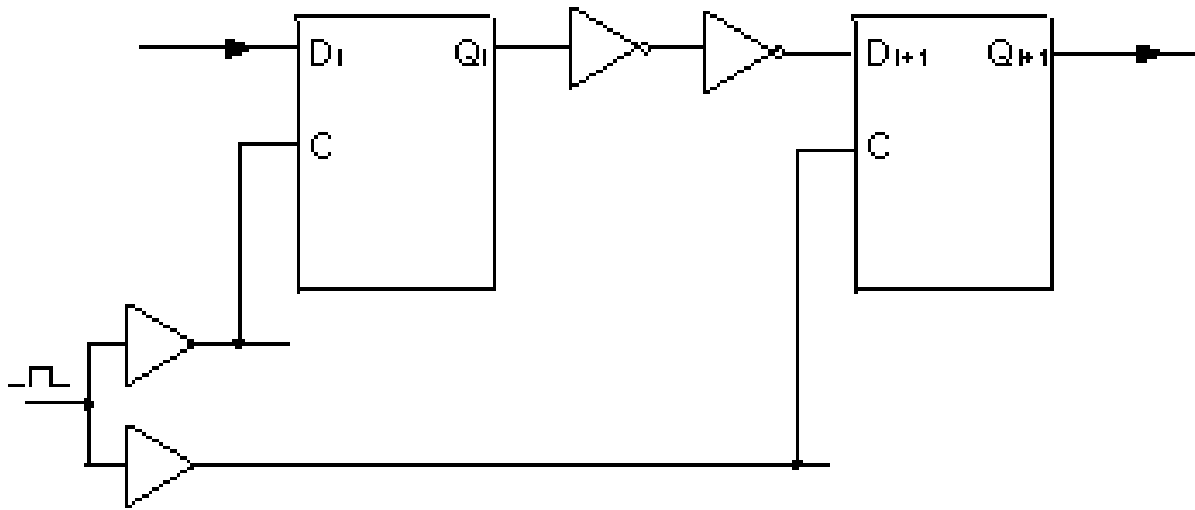
Zmiana poziomu logicznego zmiennej wyjściowej przerzutnika wyzwalanego zboczem impulsu zegarowego następuje po pewnym czasie, zwanym *czasem propagacji*.

Szybkość ta zależy od parametrów elektrycznych bramek wchodzących w skład przerzutnika, jak również od szybkości narastania (opadania) zbocza impulsu taktującego.

Może się więc zdarzyć (szczególnie przy połączeniu szeregowym, że przerzutnik następny będzie miał zmienioną wartość zmiennej informacyjnej w trakcie procesu przepisywania - *błędy czasów propagacji (ang. clock skew)*



Układ pomiarowy do badania skutków przesunięć impulsów zegarowych w czasie: l - liczba inwertorów, t_0 - opóźnienie.



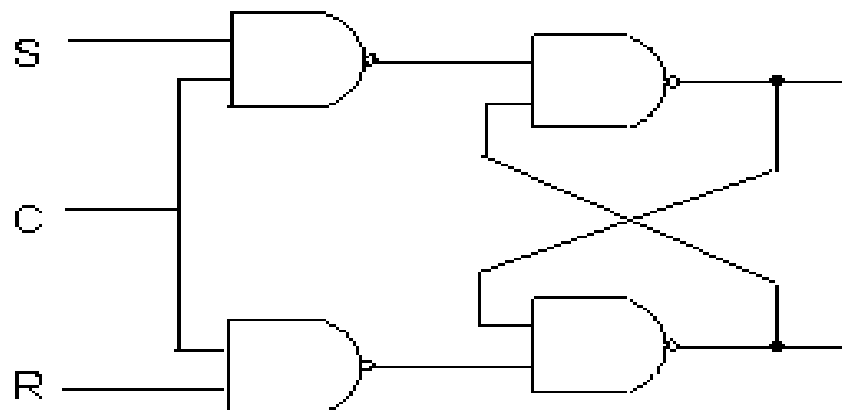
Układ zabezpieczający przed błędem czasów propagacji przerzutników i układów taktujących.

Katalogi (TTL), dopuszczalna wartość "clock skew" wynosi 10 ns.

Unikanie błędów związanych z czasem propagacji -
taktowanie przerzutników dwustopniowo.

Wyzwalanie dwustopniowe (Master – Slave) – *przerz. SR*

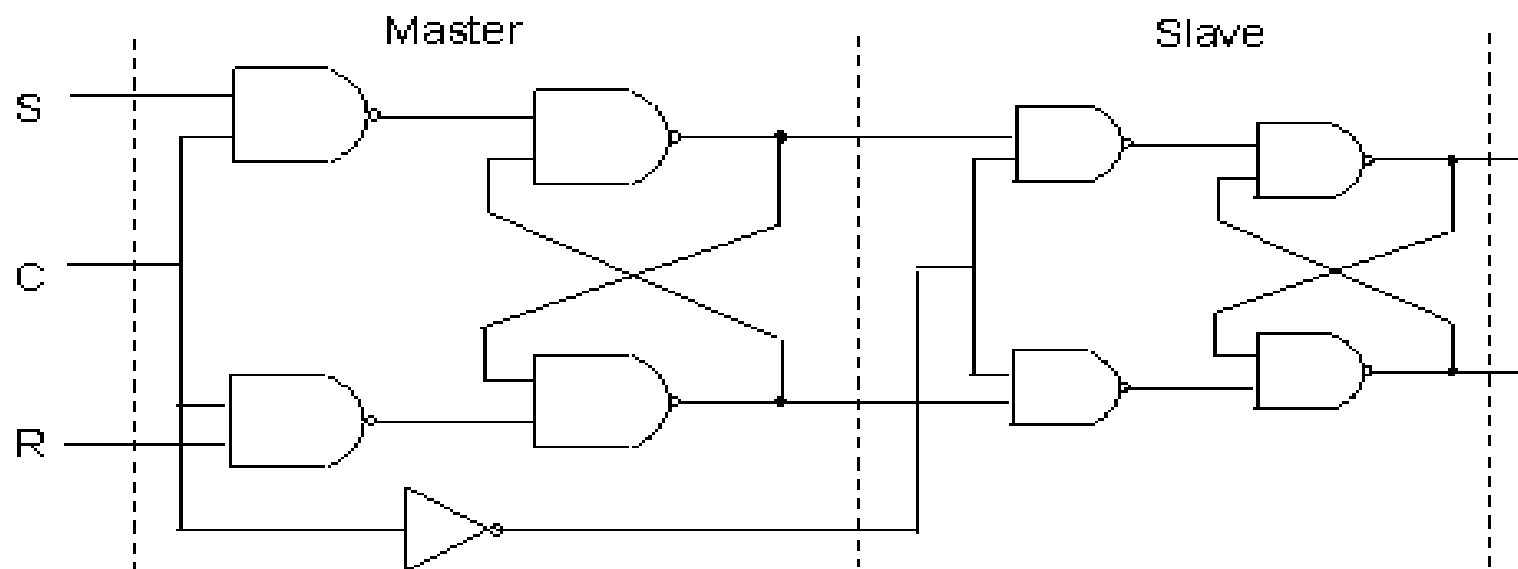
a)



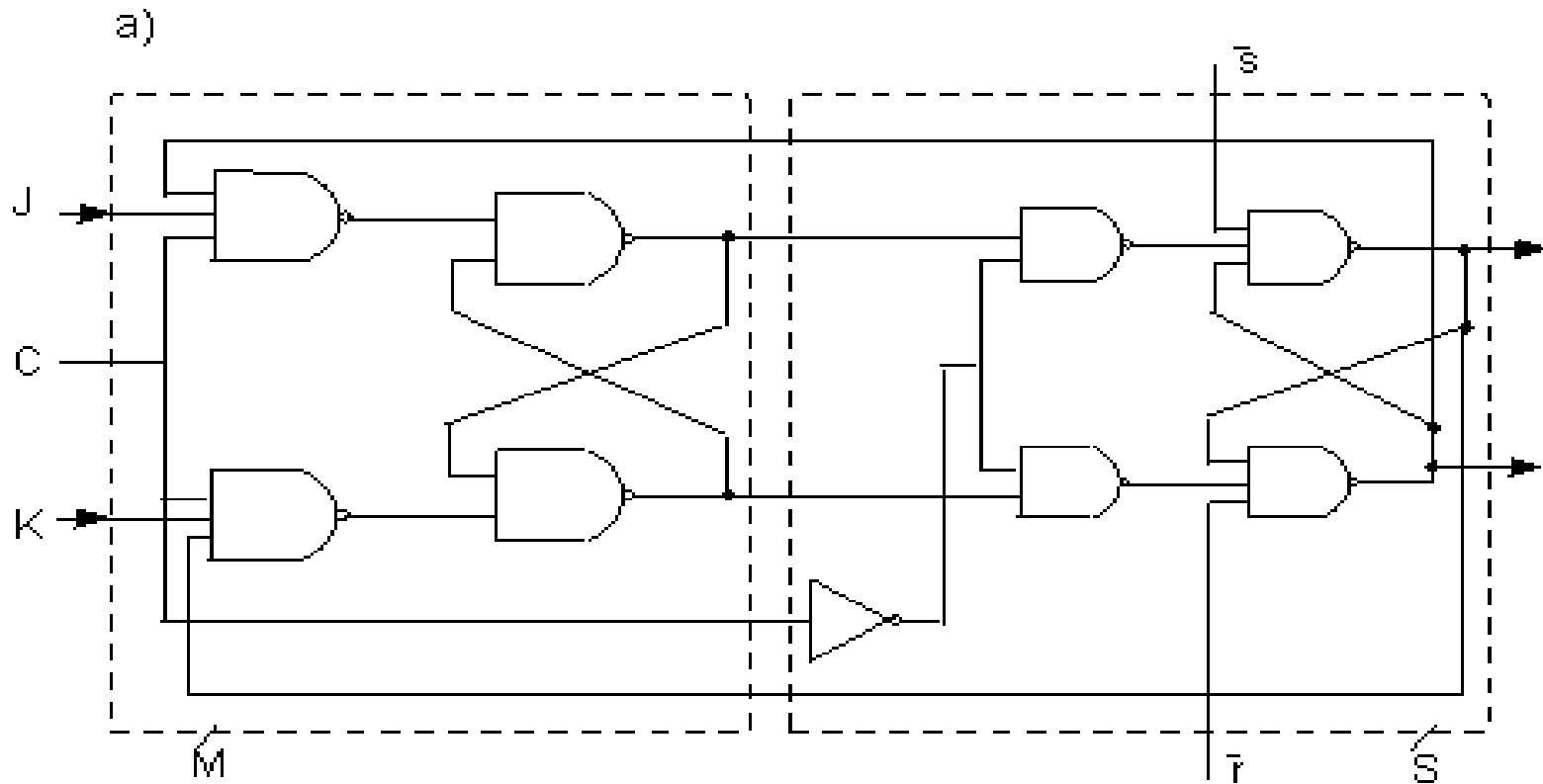
c)

S'	R'	Q^{i+1}
0	0	Q^i
0	1	0
1	0	1
1	1	x

b)

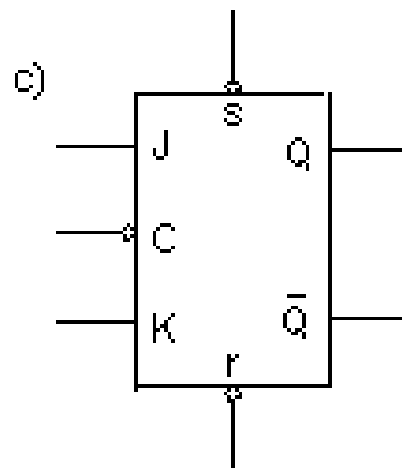
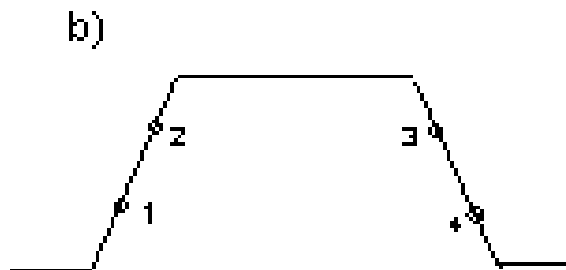


Wyzwalanie dwustopniowe (Master – Slave) – *przerz. JK*

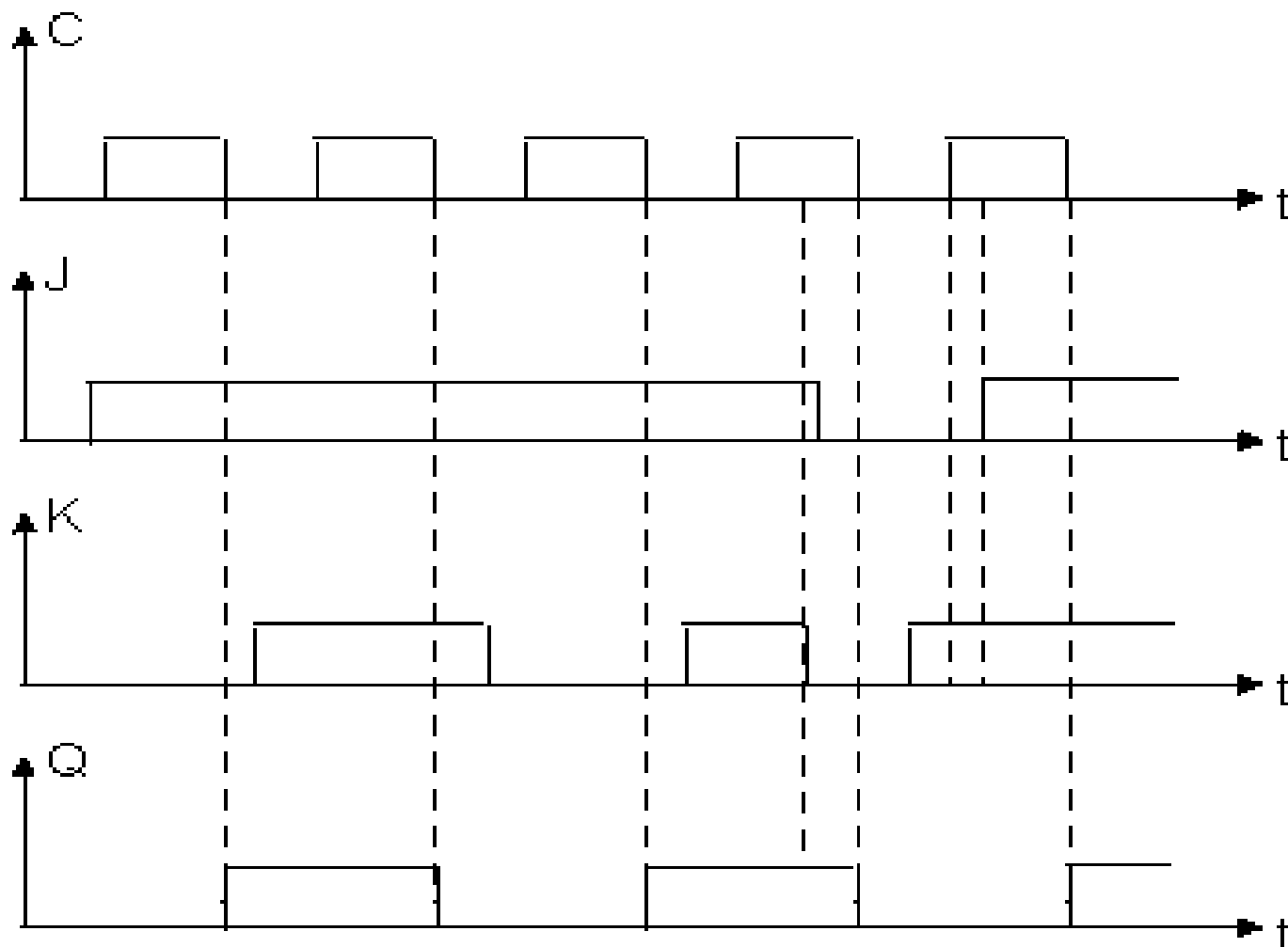


Działanie **rzeczywistego** przerzutnika Master-Slave (JK)

1. Przerwanie połączenia między częścią Master i częścią Slave,
2. Zostają otwarte wejścia bramek dla sygnałów J i K,
3. Następuje zapamiętanie stanu wejść części Master,
4. Przepisanie wartości zmiennych wyjściowych przerzutnika Master do przerzutnika Slave, tzn. na wyjściu układu.

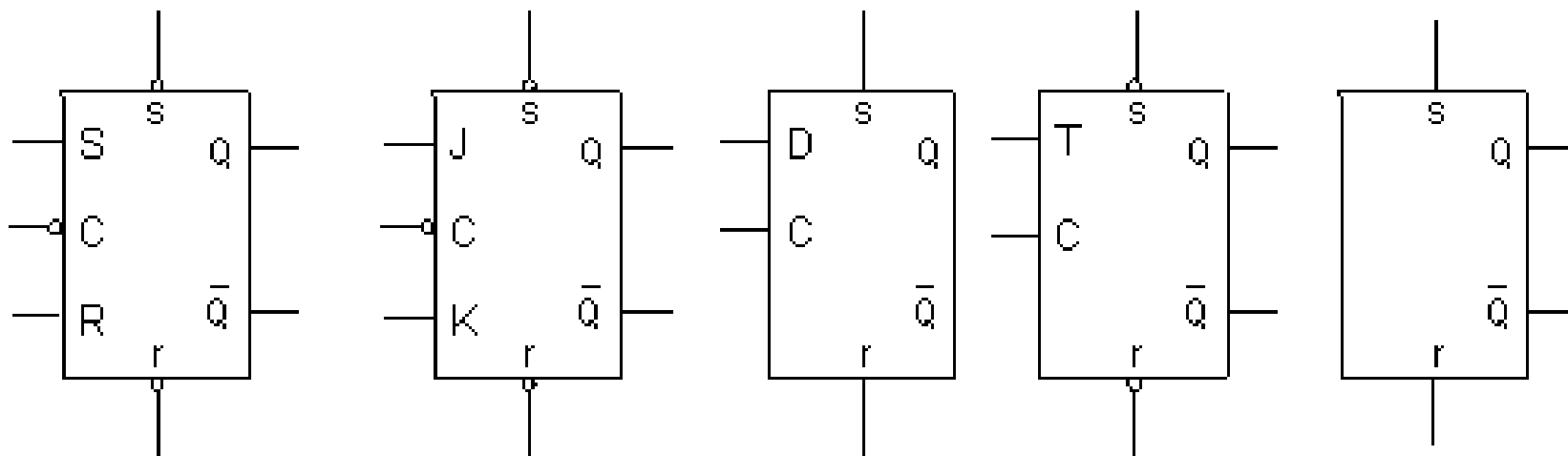


Przebiegi czasowe przerzutnika Master-Slave (JK)



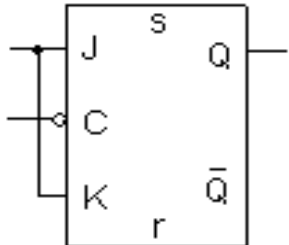
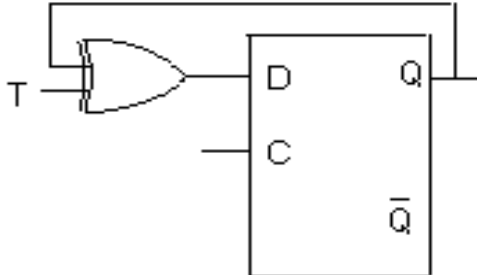
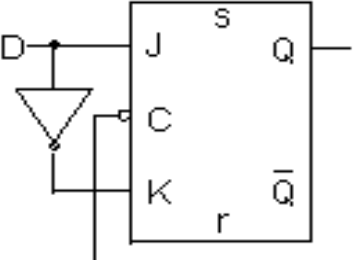


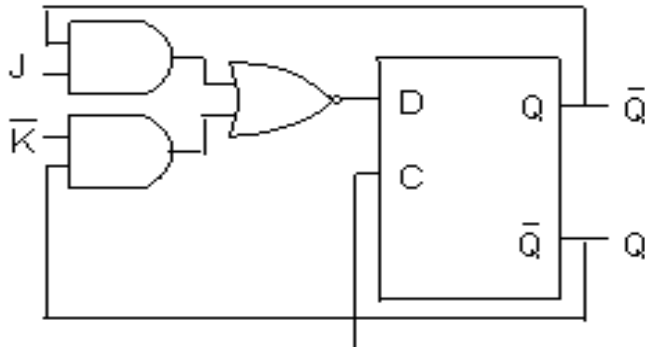
Symbole przerzutników scalonych

synchroniczne

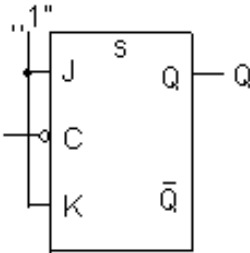
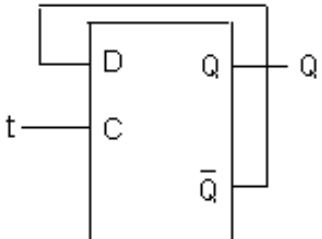
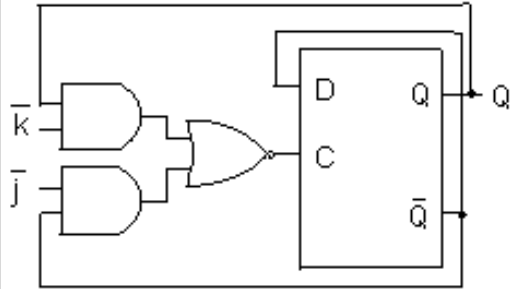
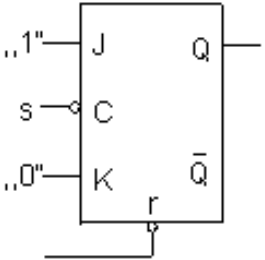
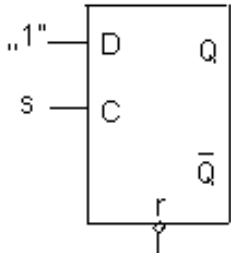


asynchroniczny

Realizacja przerzutników synchronicznych

Przerzutnik wynikowy Przerzutnik wejściowy	JK	D
T		
D		
JK		

*Realizacja przerzutników
asynchronicznych
z przerzutników
synchronicznych.*

Przerzutnik wyjściowy Przerzutnik wynikowy	JK	D
t		
jk	—	
s		
r	