

## Homework 3 Solution

1.
  - a. 包含式层次结构, L1 中数据总是出现在 L2 中。L1 中块缺失, 可以分两种情况: 缺失的块 b0 在 L2 中, 或者缺失的块不在 L2 中。  
缺失的块在 L2 中: L2 将该块 b0 提供给 L1, 相应的 L1 中某块 b1 会被替代。由于两个缓存都采取写回策略, L1 中被替代的块 b1 可能是脏块, 如果是脏块, 将它写入 L2 对应的块 b1  
缺失的块不在 L2 中: L2 需要到内存中取, 取回的块 b0 同时提供给 L1 和 L2。相应的 L1 和 L2 中有块会被替代。L2 中被替代的块 b1 如果也在 L1 中, 那么 L1 中的这一块 b1 需要被置失效。L1 中被替代的块 b2 如果是脏块, 操作同上。
  - b. 互斥式层次结构, L1 中数据绝不出现在 L2 中。L1 中块 b0 缺失, 可以分两种情况: 缺失的块在 L2 中, 或者缺失的块不在 L2 中。  
缺失的块在 L2 中: L2 将该块 b0 提供给 L1, 相应的 L1 中某块 b1 会被替代。互斥式层次结构 L1 中的缓存缺失会导致 L1 和 L2 中的块互换, 即 b1 和 b0 互换。  
缺失的块不在 L2 中: L1 需要到内存中取 b0, 取回的块只提供给 L1。相应的 L1 有块 b1 会被替代。将 L1 被替代的块 b1 写入 L2, L2 也有块 b2 被替代。b2 如果是脏块, 需要写回内存。
  - c. 之前的答案已经说明了对脏块的处理方式

2.  $\text{Time} = \text{休眠总功耗} / \text{待机功耗}$   
即  $(8 \times 10^9 \times 2 \times 2.56 \times 10^{-6}) / (64 \times 1.6) = 400\text{s}$

3. CPU: 1.1 GHz (1.1 CPU cycle / ns), CPI of 1 (不包括访存)

指令构成: 75% 非访存指令 + 20% loads + 5% stores

缺失率: L1 I-cache: 2% ; L1 D-cache: 5%; L2 cache: 20%

L1/L2 传输位宽: 16B

block 大小: L1 I-cache: 32B ; L1 D-cache: 16B; L2 cache: 64B

block 缺失传输次数: L1 I-cache: 2 ; L1 D-cache: 1; L2 cache: 4

写停顿比例: 5%

缺失延迟: L1 I/D-cache: 15ns; L2 cache: 60ns

每个传输周期: L1 I/D-cache:  $1000/266 = 3.75\text{ns}$ ; L2 cache:  $1000/133 = 7.5\text{ns}$

缺失代价: L1 I-cache:  $15 + 2 \times 3.75 = 22.5\text{ns}$  ;

L1 D-cache:  $15 + 3.75 = 18.75\text{ns}$ ;

L2 cache:  $(60 + 4 \times 7.5\text{ns}) = 90\text{ns}$ (1 次访存).

考虑 50%脏块(=0.5 次访存), L2 cache 缺失代价为  $90\text{ns} \times (1 + 50\%) = 135\text{ns}$

计算公式: L1 I/D-cache 缺失率  $\times$  (L1 I/D-cache 缺失代价 + L2 cache 缺失率  $\times$  L2 cache 缺失代价)

a)  $0.02 \times (22.5 + 0.2 \times 135) = 0.99\text{ns}$  (1.09 CPU cycles)

b)  $0.05 \times (18.75 + 0.2 \times 135) = 2.29\text{ns}$  (2.52 CPU cycles)

c)一种情况: write 考虑了 read (b 小问), 然后停顿消除的是 L1 write to L2 (直写法一定写回), 由于 read 的存在 L2 的块一定命中, L2 不需马上写回 Mem (写回法命中时不用写回), 所以总共是  $2.29 + (1 - 0.95) \times 18.75$

另一种情况: 不考虑 read, 计算公式: 写停顿比例 \* (写回 L2 cache 代价 + L2 cache 缺失率 \* 写回 Mem 代价)

若停消为到 L1:  $(1 - 0.95) \times (18.75 + 0.2 \times 135) = 2.29ns (2.52 \text{ CPU cycles})$

若停消为到 L2, 则为  $18.75 + (1 - 0.95) \times 0.2 \times 135$

d)计算公式:  $\text{total CPI} = \text{base CPI} + \text{Inst fetch CPI} + \text{read CPI} + \text{write CPI}$

$1 + 1.09 + 0.2 \times 2.52 + 0.05 \times 2.52 = 2.72 \text{ CPI}$