

AVRJTAG & STK500 二和一 仿真器使用说明书

Ver 1.71a

天安电子科技荣誉出品

(C) CopyRight All Rights Reserved

2006.09.30

AVRJTAG 仿真器使用说明书

首先欢迎您选择使用 AVR JTAG 仿真器。对于具有 JTAG 接口的 AVR Mega 系列单片机来讲，JTAG 片上调试系统是一个完美的工具。

JTAG 接口是一个完全兼容 IEEE1149 标准的 4 线 TAP 控制器。IEEE1149 的制定和发展，为 PCB 的断通测试提供了标准。ATMEL 的 AVRMEGA 系列单片机对此标准进行了扩展。使之可以具有完全的编程能力和完全的实时在线仿真特性，而价格仅是其他仿真系统的一小部分。





本 JTAG 仿真器的特点：

同时完全支持 AVR Studio 3.XX 和 4.XX 版本。

支持所有具有 JTAG 接口的 AVR 系列单片机

完全真实的实现 AVR 单片机的所有的电性能

可以完全实现片内的数字或模拟功能

可以在程序执行过程中实现单步 (step)、连续 (run)、断点 (breakpoint)、变量 (watch)

具有数据或程序空间断点

支持汇编和高级语言开发

PC 机可通过 RS232 串口或 USB 口对目标板进行编程和控制

同时具有串行下载 (ISP) 功能，可以对 AVR 全系列单片机实现下载烧写芯片

针对不同用户可以灵活选择 USB 口或串口通讯的仿真器

可以使用 PC 机的 USB 口直接作为电源，也可以不使用外接电源而直接由目标板供电。

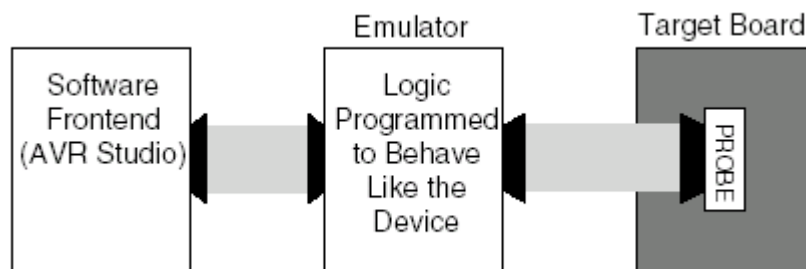
本 JTAG 仿真器的监控软件使用 AVR Studio，由美国 ATMEL 公司免费提供，具体下载和升级信息请访问www.atmel.com。

一、JTAG 片内调试系统的概念：

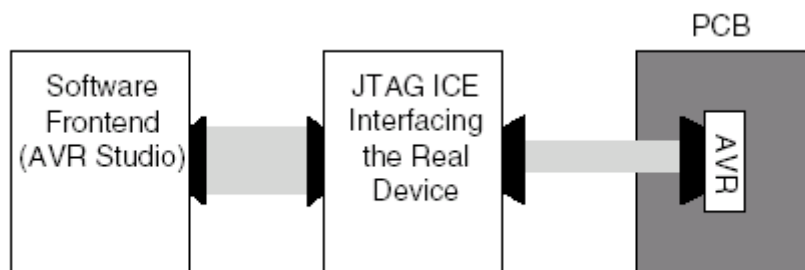
下面将介绍 JTAG 接口的片内调试系统 (On Chip Debug) 的概念以及与其他在线仿真器 (In Circuit Emulator) 有什么区别。

1、仿真器同片内调试系统对比：

在线仿真器是一个用来仿真一个或一组器件特性的设备。例如要仿真 mega32，在线仿真器要通过设定使自己模拟 mega32 的特性。其特性越是接近实际中的 mega32 仿真的效果就好。下面是一个典型在线仿真器的简单框图。



JTAG 仿真器通过不同方法实现。JTAG 仿真器联系的内部片上调试系统存在于目标板的 AVR 处理器上。使用兼容 IEEE1149 标准的 JTAG 接口监视和控制运行中的实际器件，可以这样理解 JTAGICE 的工作，所有具有 JTAG 接口的 AVR 单片机都有一个使用 JTAG 界面的片内调试系统，片内调试系统可以控制器件的运行，就像传统仿真器模拟仿真器件特性一样。JTAG 仿真是控制实际器件的外设和代码执行，下面是一个片内调试系统 OCD 框图：



使用 JTAGICE 可以精确实现器件的时序和电特性。但另一方面，一些传统仿真器可以实现的一些对器件内部资源附加控制，在 JTAGICE 中无法做到。在代码调试过程中，知道一些 JTAG 的操作是必要的。在下面的内容里，将会说明一些注意事项

2、运行模式：

代码完全独立自主地运行不受 JTAGICE 的影响，JTAGICE 会连续检查是否执行到断点，在遇到断点时，OCD 会打断程序运行，并把所有可能需要的信息通过 JTAG 接口由 JTAGICE 传送给 AVR Studio。由于代码独立运行不受 JTAGICE 控制，所以在断点发生前的状态是未知的。

3、停止模式：

在执行到断点时，OCD 会将 CPU 挂起，但 IO 仍在运行。例如在一个 USART 发送过程中发生断点，传统仿真器能把整个系统挂起，发送过程也会停止，而在使用 OCD 时，USART 将继续运行直至整个发送完成。

4、断点：

AVR 的 OCD 具有两类断点：硬断点和软断点。

硬断点：

在 OCD 系统中由四个用于存储程序存储器地址的计数器，他们每个可以存储一个地址。由于 JTAG ICE 要使用一个寄存器存储单步断点，只有三个寄存器的组合可用于硬件断点。由于软件断点要重写整页的 FLASH 数据，在断点经常改变时推荐使用硬件断点。

软断点：

软断点是在 FLASH 中写入一个断点指令，当在 AVR Studio 中发出一个断点指令后，就有一个打断指令写入 FLASH，当程序执行到此处时就会挂起，要继续运行就必须由 OCD 系统发出一个开始指令，一旦开始继续运行，在 FLASH 中的程序运行前，断点指令会重新放置。

5、IO 寄存器：

JTAGICE 在观察 IO 寄存器时的限制：

在 AVR 器件运行到断点时，OCD 系统会读出所有的寄存器内容，而当一些寄存器内容读出后，另一些寄存器的内容就无法读取了（如读 USART 数据寄存器，导致 RXC 清零）特别需要注意事项中列出的所有 JTAGICE 不能访问的 IO 寄存器。

一些 IO 寄存器需要在控制信号后特定的时钟周期内读写。在停止模式时，IO 时钟和外设是继续全速运行的。单步执行过这样的代码时经常无法得到正确的时序。因为在单步操作过程中已经执行过了无数个 IO 时钟周期。要避免错误结果，应该尽量使用宏，函数，或执行到光标的操作。

6、支持的设备：

JTAGICE 支持全部带有 JTAG 接口的 AVR 处理器，ATMEL 公司推出的以下系列：

ATmega16/162/164/165/169, ATmega32/324/325/3250/329/3290, ATmega406, ATmega64/640/644/645/649/6490, ATmega128/1280/1281, ATmega256/2560/2561, AT90CAN128。

ATMEL 未来推出的 AVR 芯片部分亦带 JTAG 接口，只要目标 AVR MCU 带有 JTAG 接口，即可进行 JTAG 仿真调试。

7、STK500 功能支持当前全部 AVR 单片机的编程下载，以及 ATMEL 未来推出的芯片。

二、使用入门

1、打开包装

包装盒内有下列物品：

- 1、JTAGICE 主机和数据通信电缆（1 条）
- 2、9 针 RS232 通信电缆（只针对串口产品）。
- 3、USB 通信电缆
- 4、内有软件和数据手册的随机光盘
- 5、全中文使用说明书（电子版）

系统最低配置：

- 1、486 处理器，操作系统为 WIN95、98、98SE、MW、XP、2000 等。
- 2、16M RAM
- 3、50MB 的硬盘空间
- 4、最高通信速率为 115200BPS 串行口
- 5、至少一个 USB 口

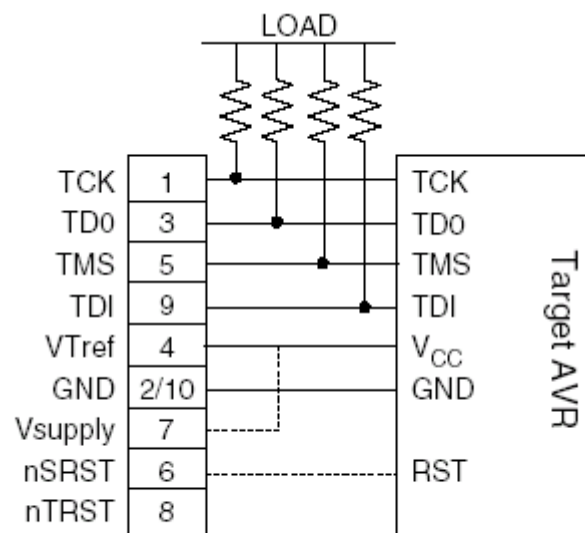
特别注意：面向仿真器的两个通讯口的位置为左边为 ISP 下载口，右边的为 JTAG 口，使用前要确认 10 针数据线插对位置，否则有可能会损坏您的仿真器和目标板。

2、连接 JTAGICE：使用前请检查 10 针数据通信线插在（右边的）JTAG 口上。

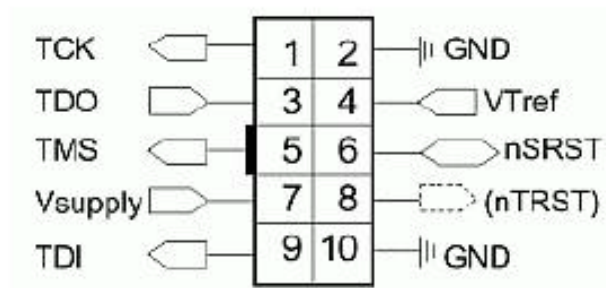
在启动 AVR Studio 之前，必须把 JTAGICE 正确连接在上位 PC 和目标板之间。以确保 AVRStudio 可以完成自动侦测连接情况。

通过 PC 的连接：JTAGICE 采用标准的 RS232 串口通讯。用 RS232 通信电缆将空闲的 PC 串口同 JTAGICE 相连。启动 AVR Studio 就可以自动检测到仿真器。值得注意的是 AVR Studio 不能同其他程序共享串口资源，在打开 AVR Studio 前要关闭其他使用该串口的程序（如 ModeM、IrDA 等）。

JTAGICE 同目标板的连接：最小需要 6 条线与目标板相连，才可以完成仿真任务，他们是：**TCK、TMS、TDO、TDI、Vref、GND**。另外有两条可选的引线 nSRST 和 Vsupply。引脚 nTRST 不接，Vsupply 的功能是由目标板向 JTAGICE 供电（仅对接口部分）。nSRST 的作用是监视目标板的复位线。然而，在仿真过程中不是必须的。如果应用程序对 MCUSR 中 JTD 位进行了编程，JTAG 接口就会关闭，为了使用 JTAGICE 对目标板重新编程。就必须控制复位引脚。下面给出了一个用 6 条线与目标板相连的例子：



JTAG 连接器的引脚



JTAG 信号

PIN	信号	I/O	描述
1	TCK	Output	测试时钟，从 JTAG ICE 到目标 JTAG 端口的时钟信号
2	GND	—	地
3	TDO	Input	测试数据输出，从目标 JTAG 端口到 JTAG ICE 的数据信号
4	Vtref	Input	目标参考电压。VDD：目标板电源电压
5	TMS	Output	测试模式选择，由 JTAG ICE 到目标 JTAG 端口的模式选择信号。
6	nSRST	OUT/Input	由适配器到目标系统复位的开放集电极输出。这个引脚也是适配器的输入，将目标初始化信息上送给 JTAG ICE
7	Vsupply	Input	JTAGICE 的电源电压。
8	nTRST	NC(Output)	不被连接，兼容其他设备（JTAG 端口复位）
9	TDI	Output	从 JTAG ICE 到目标 JTAG 端口的测试数据输入、数据信号。
10	GND	—	地

在上面的例子中。为了避免输出电平配合不当，四条信号线上设计了上拉电阻。注意上拉电阻的取值不能使拉灌电流超出器件的允许值。

注意：JTAGICE 不支持在 JTAG 接口上连有多个器件，每个 JTAG 口只能连接一个器件。
电源连接：

JTAGICE 可以使用 USB 口为自己供电，也可以直接为目标板供电。

当 JTAGICE 同目标板接好后先不要给目标板供电。按照下面的次序进行上电操作，才能保证 JTAGICE 同 PC 和目标板间的通信正常，在进行下面操作之前，请先确认目标板与 JTAG 之间，以及 JTAG 与 PC 机之间正常可靠连接。

- 1、 仿真器的 USB 口和 PC 机的一个 USB 口连接。仿真器的黄色 LED 会闪烁 10 秒，该过程为系统自检和等待外部升级指令，这时不要运行 AVRSTUDIO 软件。可以连接目标板或给目标板供电。
- 2、 打开目标板电源或给目标板供电。仿真器的最下面的红色

LED 会点亮。

3、 启动 AVRStudio 监控软件，进行相应的设备连接。

注意：不同的上电顺序不会造成设备损坏，但可能引起 AVRStudio 与 JTAGICE 间的通信不正常。

LED 说明：（如下图所示）：

最上面的红色 LED 为电源指示。

最下面的红色 LED 为外接电源指示。

其他 LED 为数据通讯指示，有数据通信时，该灯点亮或闪烁。




3、 监控调试软件

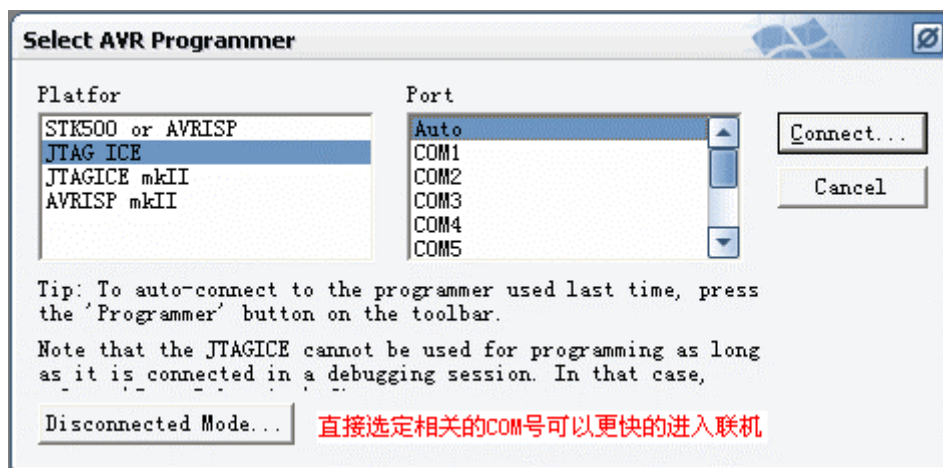
下面包含了所有在 AVR Studio 上使用 OCD 仿真系统时的特殊性能和注意事项：

1、安装 AVR Studio：在所有 AVR 开发过程中，AVR Studio 是一个理想的 IDE 软件，它含有编

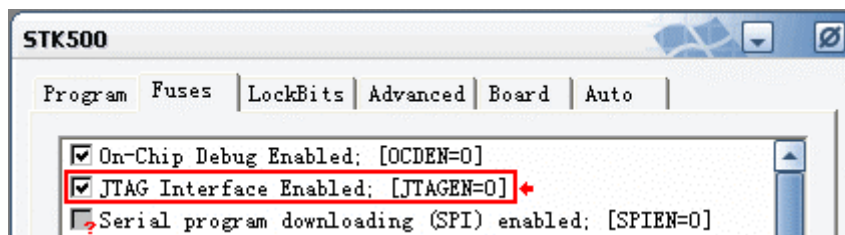
辑器, 汇编器, 调试器和包括 JTAGICE 在内的所有 ATMEL 仿真器的上位软件。在安装 AVRStudio 时将随机提供的光盘放入 CD-ROM 中, 选取 avrstuio4.0x 或 avrstuio3.5x 目录中的 setup.exe 文件, 按照安装向导提示的步骤进行即可。

2、使用 JTAGICE 进行片内调试: 假定读者已经具有如何使用 AVR Studio 的基本知识, 下面主要讨论如何通过 AVRStudio 操作 JTAGICE: 按照上面所说的方法连接系统。在确认仿真器和目标板连接无误并打开电源后, 就可以启动 AVR Studio 连接 JTAG ICE 仿真器了: 联机之前请确保本设备的**最下面的红色 LED 外接电源指示**点亮。可以用 AVR Studio 的 4.0 或更高版本控制 STK500 和 JTAG ICE, 选择 JTAG ICE 和 Auto 或者具体的 COM 端口进行联机, 点击 AVRSTUDIO

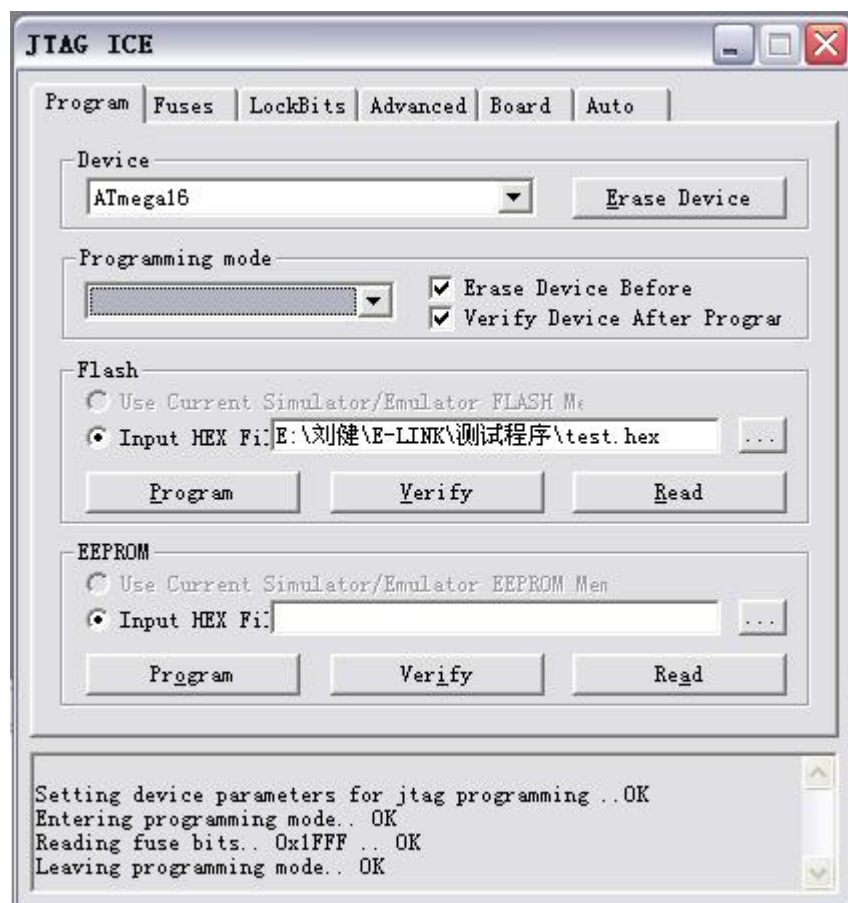
主窗口中的图标  前面标有 Con 的那个图标, 然后按下图选择即可进行 STK500 或者 JTAG 的联机, 由于 avr studio 会记忆用户使用的设备是 STK500ISP 还是 JTAG 并且同时会记忆用户使用的 COM 号, 如果下次和上次使用的是相同的设备并且没有更换 COM 口, 那么下次使用的时候直接点击右边标有 AVR 的那个图标就可以快速进入联机状态; 如果下次和上次使用了不同的设备或不同的 COM 口请使用 Con 图标进行联机。



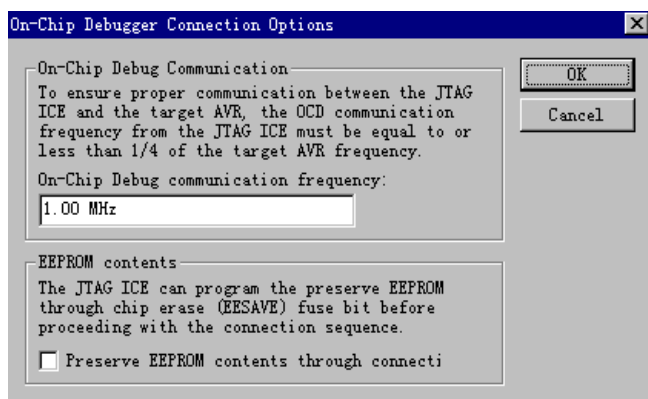
进行 JTAG ICE 联机时请确保目标板上 AVR 芯片选中如下熔丝项: 如下图



下图表示联机成功。



注意：图中最下面的信息窗口中显示的“AVR JTAG ICE On-chip Debug”信息是联机成功的唯一标志。当首次调入用户软件联机时还会出现下图所示窗口，该窗口的出现并不表明联机错，而是提醒用户检查仿真器与用户单片机的通讯频率是否大于 50KHZ 且小于等于用户单片机主频的四分之一，用户可在上述范围内修改。



如果 JTAG 仿真器不能正确连接目标板，请参考下

办法）：

1、TAGICE



真器不能正确连接目标板列原因（括号内是解决

没有连到目标板

AVR 器件上，下图显示信息告诉用户：上位机已检测到 JTAG 仿真器，说明上下位机的通讯是正常的，但用户板电源没接或用户板电源不正常。（检查连接情况特别是目标板是否上电及电压是否正常）。

- 2、如果连机失败而且显示下面窗口中的信息，该信息告诉用户：上位机已检测到 JTAG 仿真器，说明上下位机的通讯是正常的，但上位机未检测到用户板上用户单片机的有效 ID 信息。JTAGICE 可以检测目标板上的电压，当检测到目标板加电后，JTAGICE 就会读出目标板上 AVR 器件的有效 ID。



（首先应该检查是否选择正确的单片机型号，另外判断单片机是否正常工作，晶振是否起振，目标板 AVR 器件的 JTAG 熔丝是否激活，可以使用其他 ISP 工具激活 JTAG 熔丝位比如：使用 AVR ISP 编程器配合 PonyProg2000 软件修改 JTAGEN 位）

- 3、应用程序禁止 MCUSR 中 JTD 位。（如果 RESET 接入了 JTAGICE，可用 JTAGICE 重新编程该配置位，也可以使用 AVR ISP 编程器修改相应的配置位）

在读到正确的 JTAGID 后，根据所读到的器件 JTAGID，AVRStudio 会自动配置 IO 映象和相关的设定。JTAGICE 会读取目标 CPU 的锁定位，如果锁定位已经编程，JTAGICE 在下一步操作时会擦除芯片。

- 4、JTAG ICE 能自动使能目标 CPU 的 OCDEN 位，退出时可以自动禁止该项功能。为确保 JTAG 和目标 CPU 的通信，JTAG 的时钟频率应该小于等于目标晶振频率的 1/4。在芯片擦除前还有一个保持 EEPROM 内容的复选项，一旦擦除完成 JTAGICE 就会释放 RESET 线，随后数据就下载到 FLASH 中，为了提高速度，可以不进行数据检验。

连机成功后显示下面的 JTAG ICE 窗口，如连机失败则显示 STK500 窗口。

run timer mode: 设定定时器是否在单步操作时正常运行

OCD 通讯频率: 选择不超过 1/4 目标 CPU 频率的通讯速率是非常重要的，太快会导致通讯失败，太慢又会增加不必要的延时。

硬件断点: JTAGICE 具有一个与众不同的断点系统，它有 3 个有效的断点寄存器，硬件断点数目是有限的。另外在程序流还可以激活一种特殊的断点，3 个硬件断点寄存器可以用作：

- 1、3 个普通断点
- 2、2 个普通断点和一个数据断点
- 3、一个普通断点和 2 个数据断点
- 4、一个普通断点和一个 Mask 的 SRAM 断点
- 5、一个普通断点和一个 Mask 的 flash 断点

当设定第 4 断点时，AVR Studio 会给出警告信息。

软件断点: 一些 AVR MCU 支持 break 指令，使用 break 指令意味着他将替代 flash 中的实际指令，所以需要对 flash 重新编程。软件断点速度要比硬件的速度慢一些。

AVR Studio 提供三种断点设定方式:

- 1、自动，但硬件断点优先：AVRStudio 会分析断点设定情况，根据规矩决定是**软件断点**还是**硬件断点**。

- 2、只设定硬件断点：只能设三个断点，（默认方式）

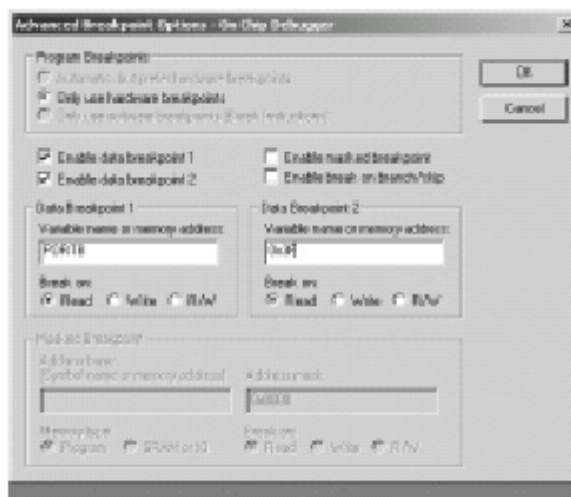
3、只设定软件断点：

普通断点：普通断点可以放在程序代码的任何地方，无论是汇编还是高级语言，AVR 运行过程中遇到断点就会停下来。

数据存储器断点：这这类断点有三种设定方式，即制定 SRAM 单元读，写，或读写。数据存储器断点可以设定在 IO 空间和 SRAM 空间，不能用作寄存器文件中。

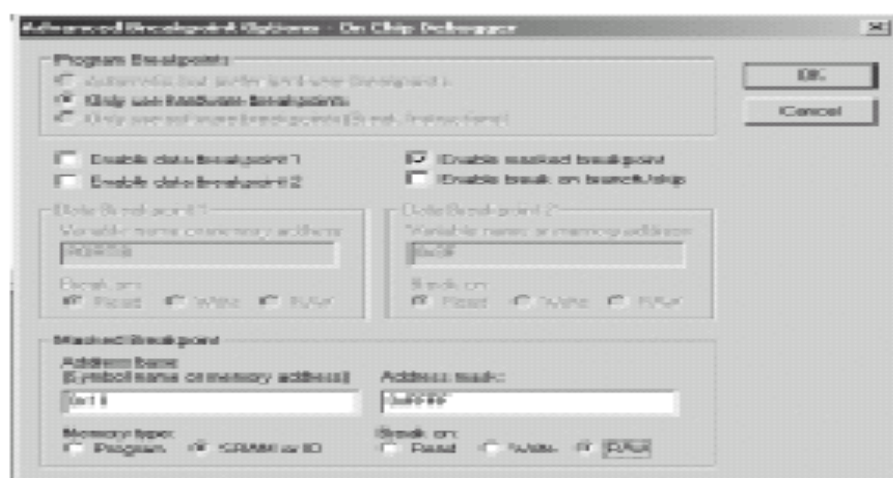
为了使用固定的变量名，要在目标文件中放入变量信息。c 语言编译器和一些汇编器可以做到这一点。随 AVRStudio 一起提供的编译器不支持符号变量

在设定断点后，一旦满足预设的触发条件，程序就会停止。下面是设定数据存储器断点对话框

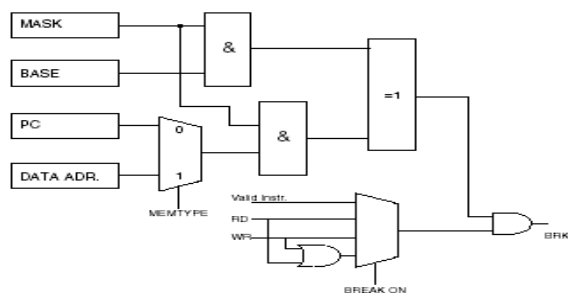


mask 类型断点：断点通过一个基地址寄存器和一个屏蔽寄存器来设定。两个寄存器位与后的结果同程序地址寄存器或数据地址寄存器比较，判断是否满足断点触发条件。如果屏蔽寄存器的某位=0，则此位任何时候都满足触发条件，无论程序地址寄存器或数据地址寄存器相对应位的内容如何。如果屏蔽寄存器的某位=1，则相应的程序地址寄存器或数据地址寄存器数据位的值，必须同基地址寄存器相应位的值相等，才能满足触发条件。下面是 Mask 断点的原理框图和举例表：

设定 mask 型断点的对话框



原理框图



例子

#	Address Base	Address Mask	Break Vectors	# Break Vectors
1	1010 1010 0101 0101	1111 1111 1111 1111	1010 1010 0101 0101	$2^0 = 1$
2	1010 1010 0101 0101	1111 1101 1111 1111	1010 10x0 0101 0101	$2^1 = 2$
3	1010 1010 0101 0101	1111 0000 1111 1111	1010 xxxx 0101 0101	$2^4 = 16$
4	1010 1010 0101 0101	1010 1010 0101 0101	1x1x 1x1x x0x0 x0x0	$2^8 = 256$
5	1010 1010 0101 0101	0000 0000 0000 0000	xxxx xxxx xxxx xxxx	$2^{16} = 65536$

关于处理器窗口: 如定时器, 消耗时间, 跑表使用对于 JTAGICE 是无效的, 这是 OCD 系统本身的特点决定的。

4、其他:

使用 JTAGICE 进行编程操作: JTAGICE 不但可以进行片内调试, 还能为 MCU 烧录程序, JTAGICE 的烧录软件是对 STK 系列烧录程序进行了扩展。编程时一定要注意不要禁止 JTAG Enable 熔丝位。

5、注意事项:

1、 外设的问题: 注意在 OCD 断点处于停止模式时, 只是 CPU 挂起, 大部分设备继续全速运行。但有两个例外的设备:

定时计数器和看门狗, 定时计数器可以通过菜单设定在停止模式时运行还是停止。看门狗会在进入停止模式时挂起。

2、 单步问题: 由于停止模式时, IO 口的继续全速运行使我们应该充分注意其产生的时序误差。

例如: OUT PORTB, 0xAA

IN TEMP, PINB

在正常运行过程中不能等到正常结果, 要在 OUT 和 IN 之间加一个 NOP 延时。而在使用 JTAGICE 单步时, TEMP 始终等于 0xAA, 正是因为单步的延迟口锁存器有足够的时间完成所需要的 IO 操作。

3、 软件断点:

有的 AVR CPU 有断点指令, 可以通过 OCD 设置软件断点。但要考虑到软件断点是向 FLASH 中插入指令, 如果频繁设置或移动断点, 不但缩短 FLASH 寿命, 还会耗费 OCD 的时间。

4、 目标 CPU 复位或掉电:

JTAGICE 在调试过程中掉电, 适配器就会复位和失去通信。假如目标 CPU 掉电或进入 POWER DOWN 模式, 在其重新执行命令前, AVR Studio 不会显示新的状态。

5、 JTAG 相关的熔丝位设定：

两个相关的熔丝位必须激活（AVRStudio 可以自动设定 OCD 位），才能通过 JTAG 进行仿真调试或烧录程序。两个熔丝位在出厂时设为激活状态。如果被禁止就要通过其他的 ISP 工具激活两个熔丝位才能使用 JTAG 接口。

6、 JTAGICE 只允许一个设备在 JTAG 链上

7、 访问 IO 寄存器：

在 AVRStudio 中改变 IO 寄存器的内容在单步或全速运行前不会写到实际的寄存器中。要留意在调试某些寄存器时，对 ADC SPI USART 的影响。


8、 如果 JTAG 界面处于激活状态，相应的引脚不能用于其他功能。

二、 STK500 功能介绍：

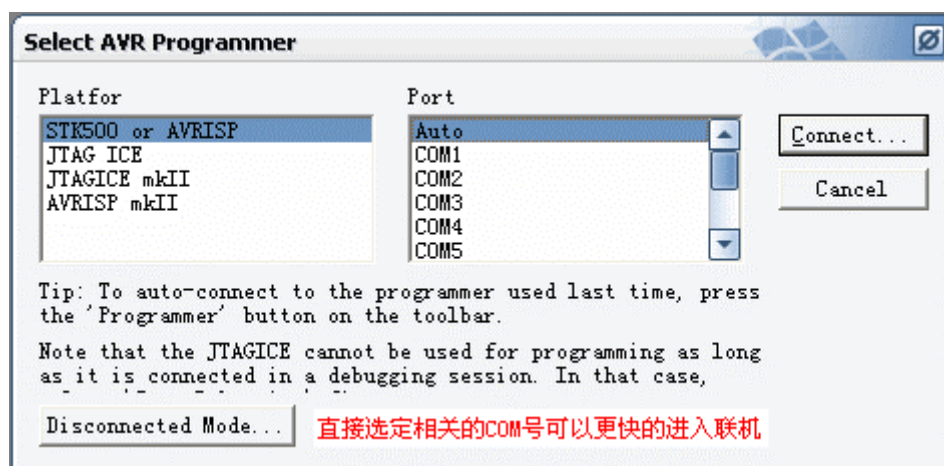
使用前请检查 10 针数据通信线插在（左边的）ISP 下载口上。

目标 AVR 器件的编程：

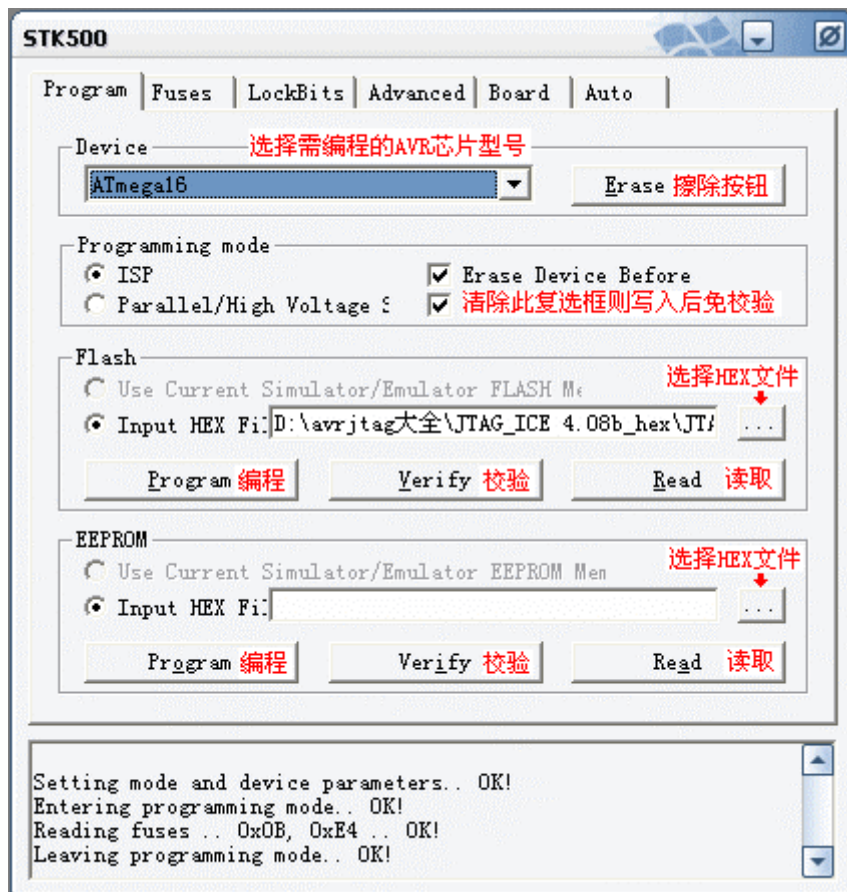
可以用 AVR Studio 的 4.0 或更高版本控制 STK500 和 JTAG ICE，选择 STK500 or AVRISP

和 Auto 或者具体的虚拟串口进行联机，点击 AVRSTUDIO 主窗口中的图标  前面标有 Con 的那个图标，然后按下图选择即可进行 STK500 或者 JTAG 的联机，由于 AVRSTUDIO 会记忆用户使用的设备是 STK500ISP 还是 JTAG 并且同时会记忆用户使用的 COM 号，如果下次和上次使用的是相同的设备并且没有更换 COM 口，那么下次使用的时候直接点击右边标有 AVR 的那个图标就可以快速进入联机状态；如果下次和上次使用了不同的设备或不同的 COM 口请使用 Con 图标进行联机。

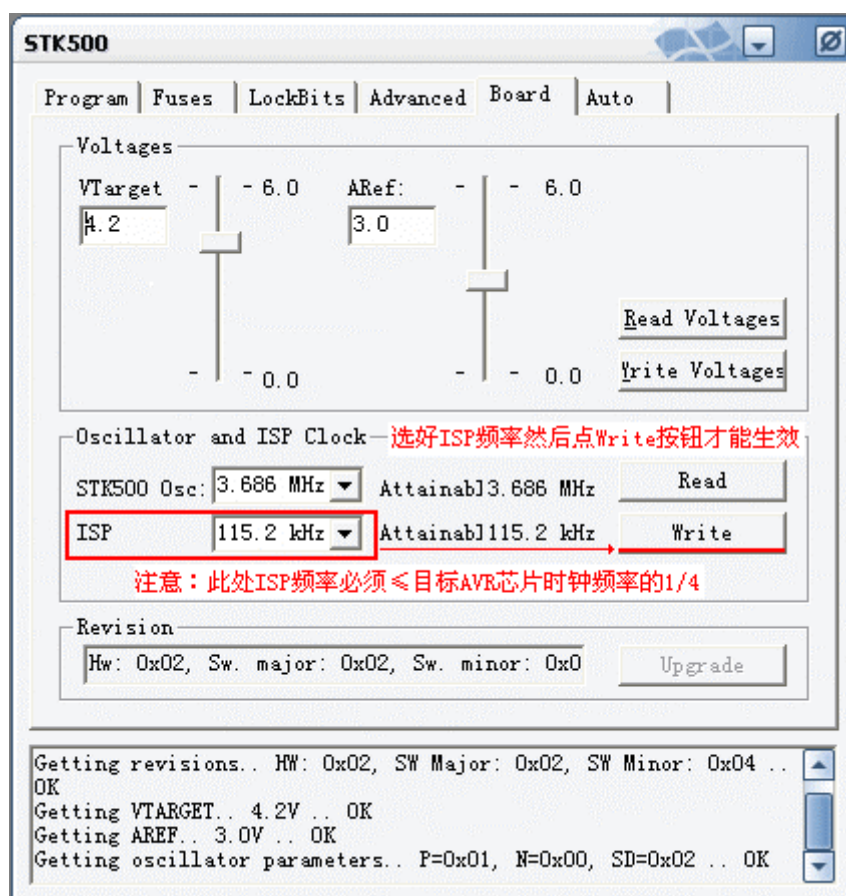
连接 STK500ISP：



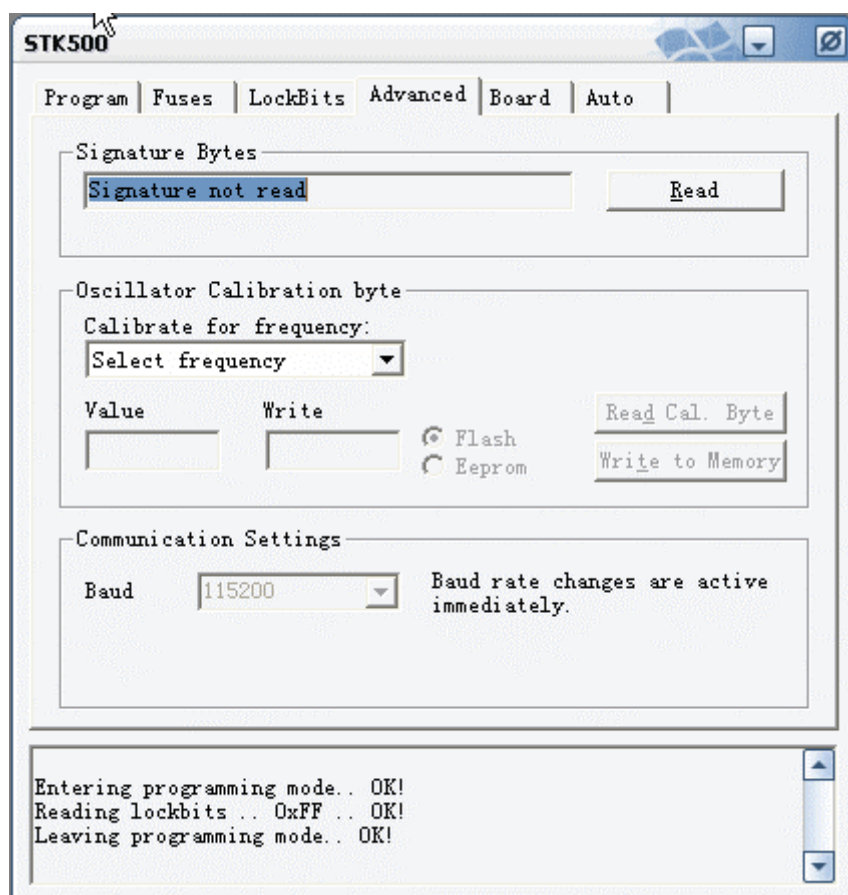
下图是在 AVRSTUDIO 里打开 STK500 program 的联机图片 1，在 ISP 下面有高压编程选项但不可使用，在“program”标签中的下拉菜单中选择 AVR 目标器件，在 Flash 标签的浏览按钮处装载 intel-hex 文件。



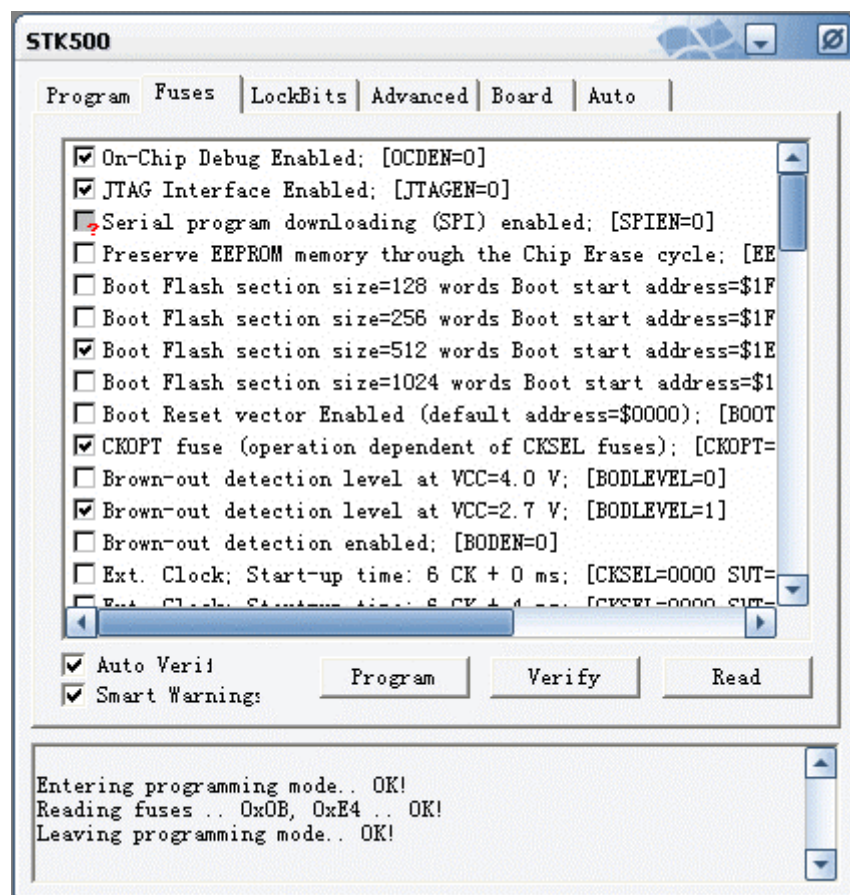
下图是在 avrstudio 里打开 STK500 program 的联机图片 2，有一个 STK500 Osc 选项，它从可编程频率输出端输出一个频率可选为 3.69M 1.84M 1.23M 32.7KHZ 的方波信号，如果你的目标 AVR 不小心将熔丝设成了外部时钟而锁住，这个可编程频率输出端就可以派上用场啦，另外你还可以用 VTarget 测量出目标板或者 STK500 编程器本身的供电电压，另外还有一个 ISP 选项，一般来说其频率必须等于或小于目标单片机运行频率的 1/4，否则不能正常下载。



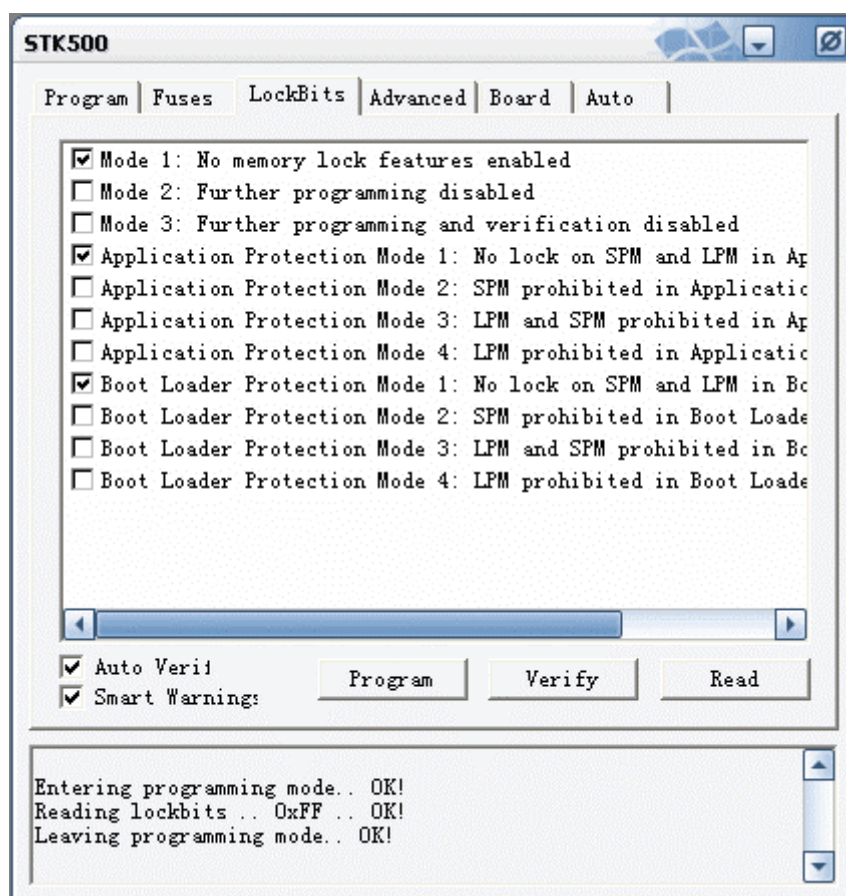
下图是在 avrstudio 里打开 STK500 program 的联机图片，可以读出 AVR 芯片的特征字，还可以对内部 RC 振荡器频率进行校准，校准字可以写入 FLASH 或 EEPROM 里面保存。



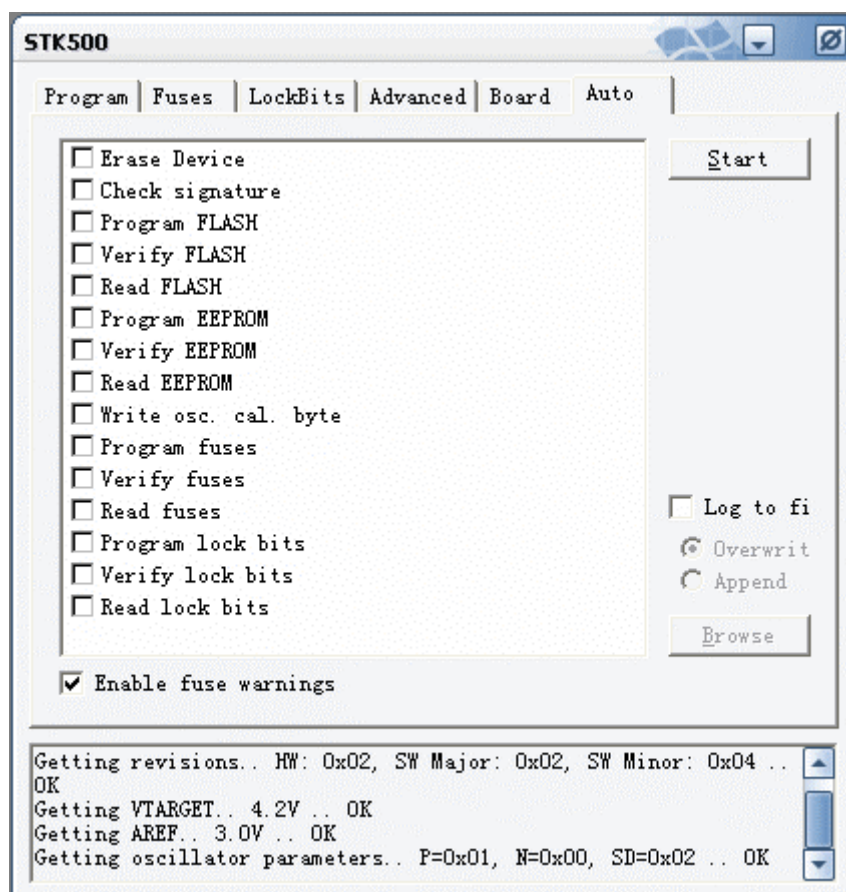
熔丝选择项:



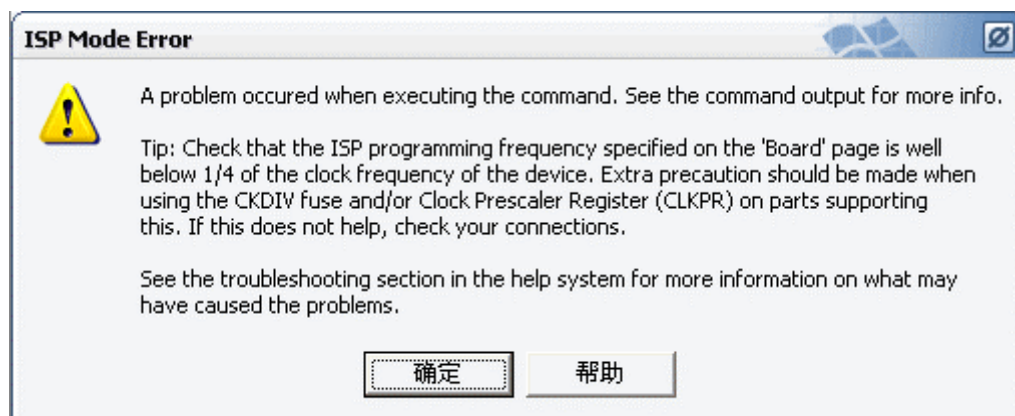
锁定位选项:



批量自动编程选项:



STK500 常见故障现象：如下图，表示 STK500 设备本身是好的，请检查 BOARD/ISP 选项，一般来说其频率必须等于或小于目标单片机运行频率的 1/4 否则不能下载或读取到错误的熔丝位等，比如目标 AVR 时钟 1M 选 115KHz，2M 以上选 460KHz，7.3728M 及以上选 1.845M



AVRISP引脚定义

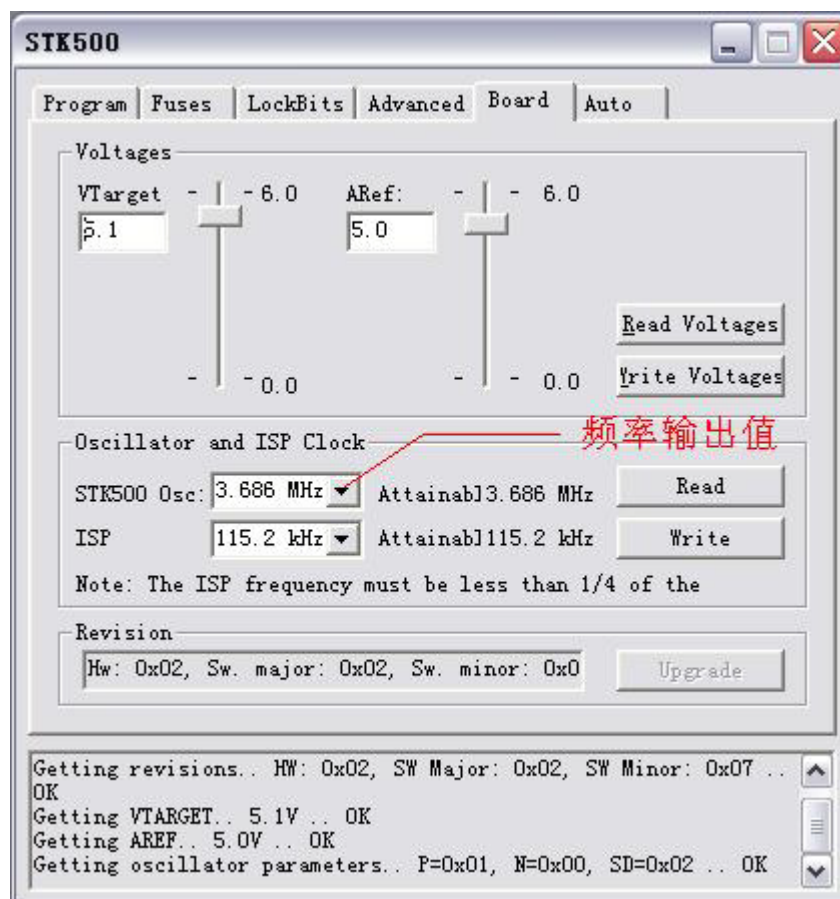
MISO	SCK	RESET	LED	MOSI
9	7	5	3	1
10	8	6	4	2
GND	GND	GND	GND	Vcc

该产品提供串行下载（ISP）功能和并行高压方式下载编程，可以对 AVR 全系列单片机实现下载编程。ISP 下载编程模式在 AVRStudio 里识别为 STK500 V2（目前很多编译软件也支持 STK500，比如 ICCAVR 等），它支持全系列的 AVR 芯片的下载编程（包括支持 ATMEL 未来推出的 AVR 芯片），STK500 是官方唯一推荐的下载方式，是目前下载速度最快的方式，比 AVRISP 快近 1 倍，比一般的并口 ISP 快 10 倍。

- 1、可使用 STK500 下载接口对目标 MCU 进行编程。与 JTAG 不同的是，JTAG 必须占用 JTAG 对应的 IO 口。（比如目标 AVR MCU 为 ATmega16，那么使用 JTAG 进行仿真或下载将占用 PC2-PC5 这四个口）另外，使用 JTAG 接口无法对某些熔丝位进行恢复，比如使用 JTAG 接口设置了 JTAGEN=0，（仿真不允许），那么将无法再使用 JTAG 接口进行仿真调试、非仿真方式烧写程序、熔丝位等。而使用 STK500 则可以！
- 2、STK500 附带实用的解锁功能：利用它的可调频率输出可解锁系统时钟误设为 RC 振荡器，而外部无 RC 振荡电路的 AVRMCU。另外，在某些 AVR 控制实验中可以利用这个功能测试您的程序是否正常工作，比如测试 ICP，测试频率计算等。可编程频率输出端口位置见下图：



如果需要修改频率输出值，使用下拉框选择预设值，按 **WRITE** 按钮修改，当然自己输入需要的频率输出值，这时 STK500 可以计算出一个最接近的数值，然后按 **WRITE** 按钮修改。如下图：



3、可对 AVR 器件进行串、并行高压编程，高压编程最大的优势是可以自由修改各个熔丝位，使一些被关掉 ISP（串行下载使能位）和 JTAG_EN 使能位的 AVR 单片机，“起死回生”。当然您也可以使用它故意关掉 ISP 和 JTAG_EN 位，这样您的产品不再具有下载功能，可以防止您的软件被非法读出、复制，最大限度地保护您的软件知识产权不被侵犯。

4、JTAG 和 STK500 固件程序均可自动检测 AVRStudio 的新版本，您可以不断升级它们的固件程序。如果未来您使用了更新的 AVRStudio 版本，请您升级它们的固件程序。这样可不断支持 ATMEL 推出的最新的 AVR 芯片。独家推出的 JTAG/STK500 自升级自动模式，您可以随时随地更改您的固件版本号，即可以升级，也可以降级。

5、多种供电模式：出厂默认使用目标系统给仿真下载器供电，目标系统必须有电源提供；当然您也可使用 USB 连接线给仿真下载器和目标系统供电(需要切换内部开关，由于 USB 输出电流有限，如果您的目标系统需要超过 500MA 的电流支持，那么请不要这么做。

6、有些具体的使用问题建议参考英文原版文档。

该产品已经过多次改进升级，并已批量发售，性能更稳定可靠！

我们最新推出的 AVR JTAG/STK500 二合一 仿真器与美国 ATMEL 公司的原装 JTAGICE 和 STK500 完全兼容，因此我们对 ATMEL 原装 JTAGICE 和 STK500 的用户手册的部分

章节进行了翻译，并在翻译的过程中根据我们产品的情况对原文有一定的修改。由于译者英文水平有限，请使用者在必要时参考英文文档。有关仿真器使用的其他问题，可发邮件到 shnd@tom.com 或 shnd@eyou.com 查询，或者给我们来电话：**0534-2434333、13805347733 刘先生**。再次衷心的感谢您购买我们的产品！

2006-09-25

编者