

CIRCUITOS LOGICOS DIGITALES



UNIVERSIDAD PERUANA DE CIENCIAS APLICADAS

Laureate International Universities®

CONTADORES

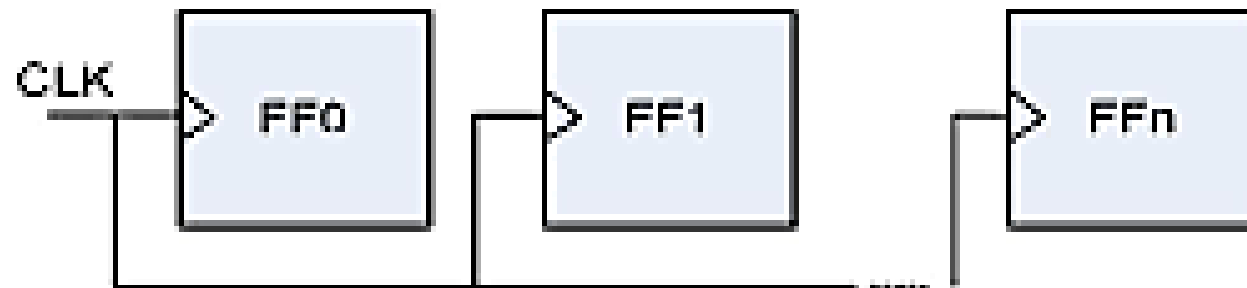
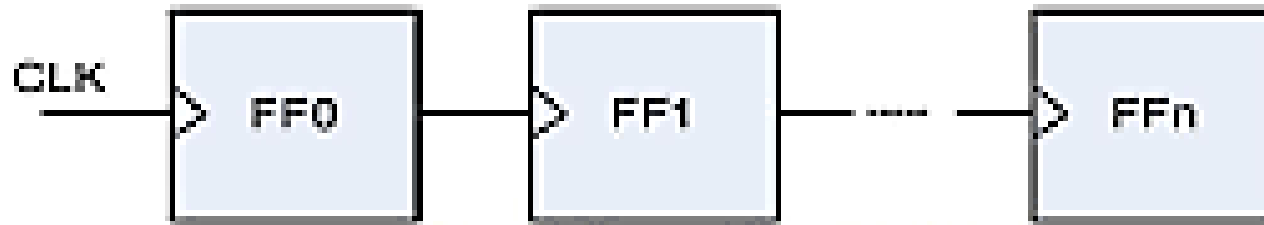
CICLO ACADÉMICO: 2024-I

OBJETIVOS:

Al finalizar este tema, el alumno:

- Conocerá la diferencia entre los contadores asíncronos y síncronos.
- Construirá contadores con un MOD igual o menor a 2^N .
- Diseñará contadores de secuencia arbitraria.

CONTADORES ASINCRONOS Y SINCRONOS: INTRODUCCIÓN



CONTADORES ASINCRONOS: DEFINICIÓN

Son aquellos circuitos secuenciales que usan Flip-Flops (FF) con el fin de contar eventos. Los contadores asíncronos son catalogados así porque la transición de un estado a otro no depende de una señal externa de reloj común entre sus FF; a consecuencia de esto **no** cambian de estado de manera simultáneamente. En los contadores asíncronos, los impulsos a contar no actúan directamente de forma simultánea en la entrada de reloj de todos los FF que lo conforman, sino solo sobre uno de ellos, generalmente el primer FF. A consecuencia de ello, las entradas de reloj de los FF restantes están controladas por la salida del FF que le antecede en la cadena.

CONTADORES ASINCRONOS DE 2-BITS USANDO FF JK

NOTA:

Cuando

$J = K = 1(\text{ALTO})$

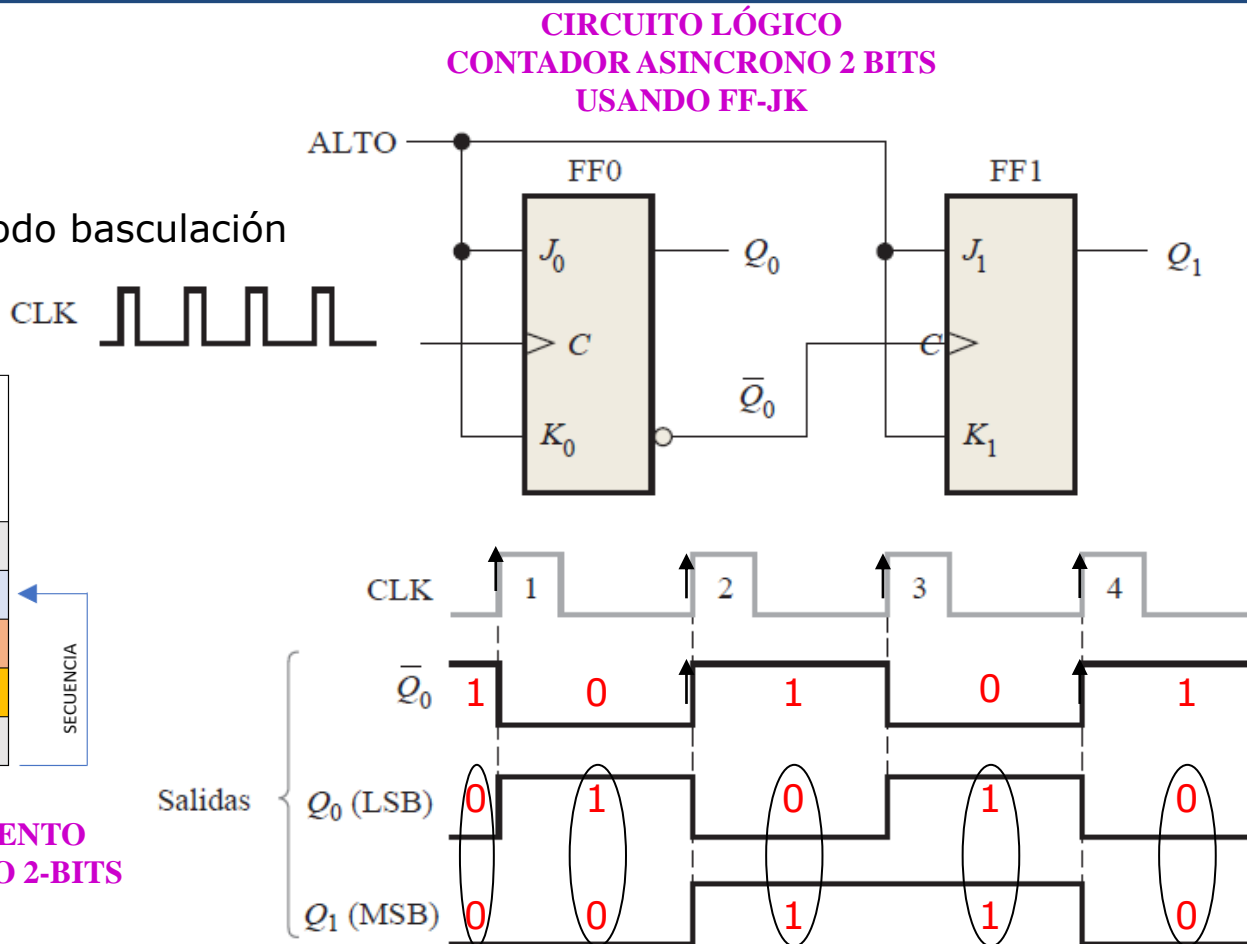
→ FF-JK opera en modo basculación

$t = 0, Q_0 = Q_1 = 0$

SEÑAL EXTERNA (CLK)	Q1	Q0
Inicialmente	0	0
1	0	1
2	1	0
3	1	1
4	0	0

CLK: Flanco de ascendente

**TABLA FUNCIONAMIENTO
CONTADOR ASINCRONO 2-BITS
USANDO FF-JK**



CONTADORES ASINCRONOS DE 3-BITS USANDO FF JK

NOTA:

Cuando

$J = K = 1$ (ALTO)

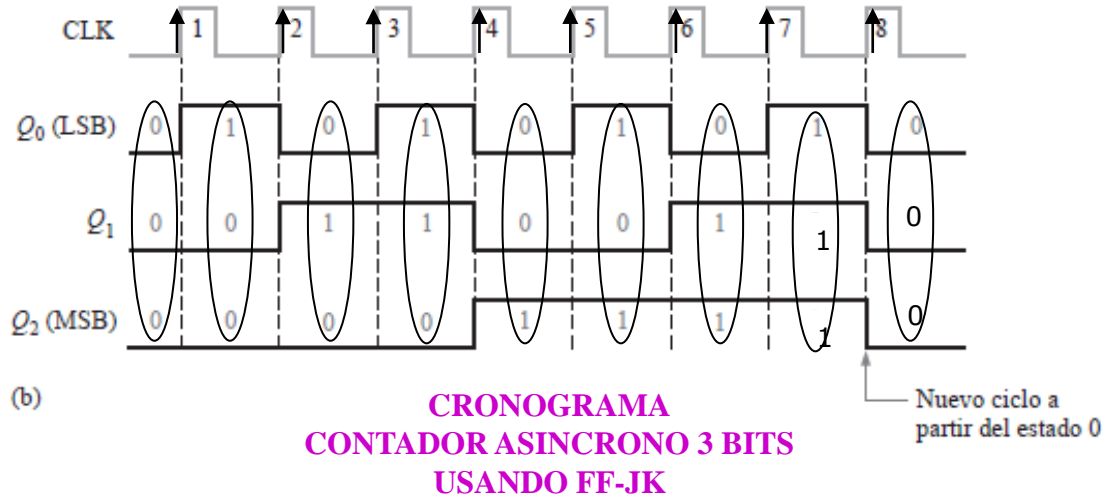
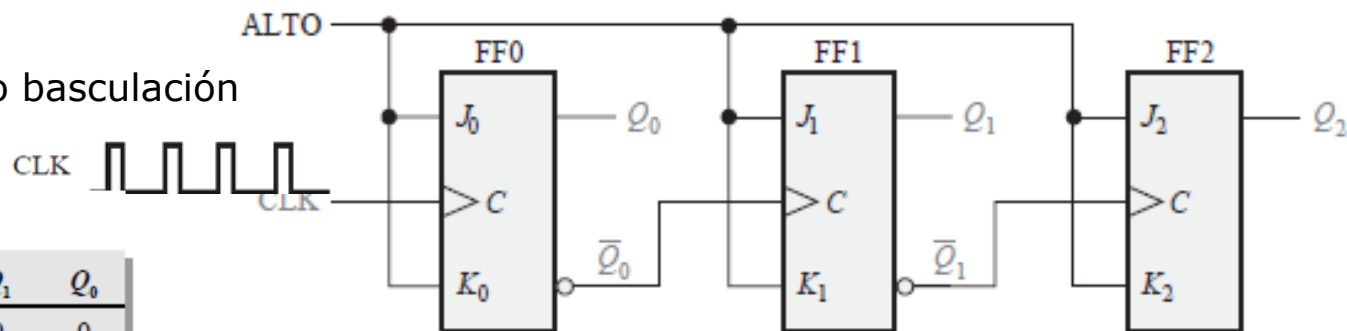
→ FF-JK opera en modo basculación

$t = 0, Q_0 = Q_1 = 0$

Impulso de reloj	Q_2	Q_1	Q_0
Inicialmente	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
8 (nuevo ciclo)	0	0	0

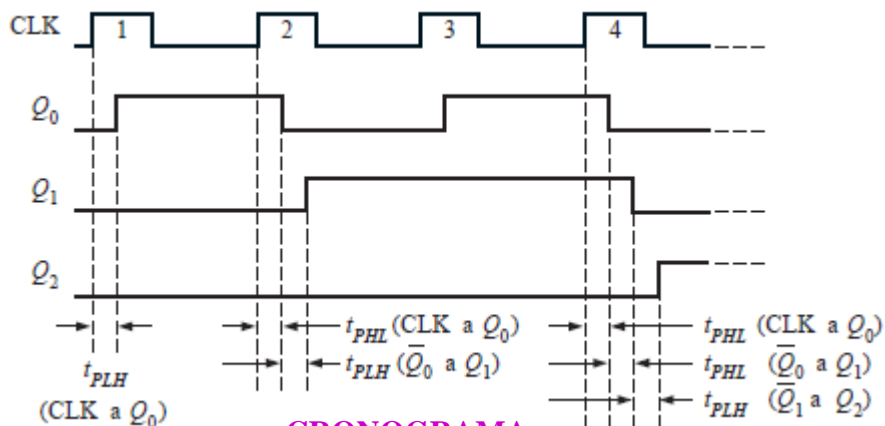
**TABLA FUNCIONAMIENTO
CONTADOR ASINCRONO 3-BITS
USANDO FF-JK**

**CIRCUITO LÓGICO
CONTADOR ASINCRONO 3 BITS
USANDO FF-JK**



CONTADORES ASINCRONOS: RETARDO DE PROPAGACIÓN

A los contadores asíncronos se les denomina contadores con propagación o arrastre (Ripple-Counters) de los cambios de estado a través de los FF de la cadena a medida que se cuentan los eventos. A consecuencia de esto, la señal externa de reloj del 1er FF genera un retardo-de-propagación que lo traslada al 2do FF antes que dicho FF pueda ser activado por una señal de disparado. Sucede lo mismo para el 3er FF, 4to FF y así sucesivamente. Por lo tanto, el efecto de la señal externa de reloj se propaga a través de los FFs que contiene el contador tardando un cierto tiempo en disparar el último de los FF.



**CRONOGRAMA
CONTADOR ASINCRONO 3 BITS
CON RETARDO DE
PROPAGACIÓN**

Este retardo acumulativo que se manifiesta en un contador asíncrono es una de sus mayores desventajas ante muchas aplicaciones, ya que limita la velocidad a la que el contador puede ser sincronizado, y puede dar lugar a problemas de decodificación.

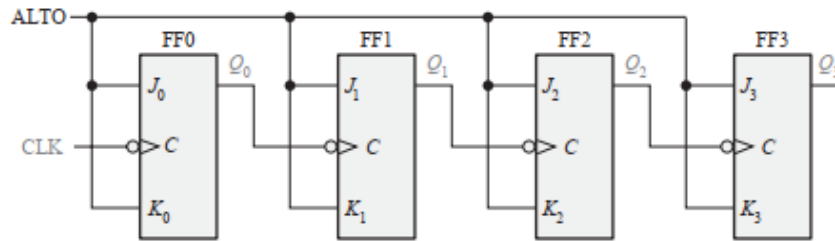
El retardo acumulativo máximo en un contador debe ser menor que al período de la señal externa de reloj.

CONTADORES ASINCRONOS

RETARDO DE PROPAGACIÓN.

EJEMPLO

EJEMPLO 1: En la siguiente imagen se muestra un contador asíncrono de 4-bits. Cada FF JK es disparado por flanco descendente y tiene un retardo de propagación de $10ns$. Dibujar el cronograma de tiempo que muestre la salida Q_0, Q_1, Q_2 y Q_3 de cada uno de los FFs y determinar el retardo de propagación total desde el flanco de disparo de la señal externa de reloj hasta que pueda producirse el cambio correspondiente en el estado Q_3 . Determinar la frecuencia máxima de reloj a la que puede funcionar el contador.



CIRCUITO LÓGICO
CONTADOR ASINCRONO 4 BITS
USANDO FF-JK

Tiempo de propagación total:

$$t_{p(total)} = 4 \cdot 10ns = 40ns$$

Frecuencia máxima:

$$f_{max} = \frac{1}{t_{p(total)}} = \frac{1}{40ns} = 25MHz$$



CRONOGRAMA
CONTADOR ASINCRONO 4 BITS
CON RETARDO DE
PROPAGACIÓN

CONTADORES ASINCRONOS

MOD – 2^n : DEFINICIÓN

En un contador asíncrono, el término *módulo* se refiere al número máximo de estados o cuentas que el contador puede alcanzar antes de reiniciar su cuenta. El *módulo* en un contador asíncrono determina la secuencia de estados y la cantidad de estados diferentes que puede representar. P.e., un contador asíncrono de 3 bits tiene Módulo – $2^3 = \text{Mod} - 8$ diferentes estados desde 000 hasta 111. Por lo tanto, se puede indicar que un contador asíncrono de 3-bits es de *MOD* – 8 donde el número de *MOD* indica la cantidad de estados diferentes que se puede obtener en la secuencia de conteo. Si al contador del ejemplo anterior se le adiciona un 4to FF, la secuencia de estados contaría en binario desde 0000 hasta 1111, un total de $16 = 2^4$ estados, por lo que se definiría como un contador MOD – 16.

CONTADORES ASINCRONOS

MOD – 2^n : DEFINICIÓN

En general:

Si un contador asíncrono se compone de n FFs, este tendrá hasta 2^n estados diferentes, de modo que un contador $MOD - 2^n$ es aquel con la capacidad de contar desde 0 hasta $(2^n - 1)$ luego de lo cual iniciará su cuenta.

CONTADORES ASINCRONOS CON MOD < 2^n : DEFINICIÓN

De la definición brindada en las láminas anteriores, el número máximo posible de estados de un contador es 2^n , donde n representa el número de FFs que tiene el contador.


Sin embargo, si se desea diseñar un contador asíncrono con un módulo menor a 2^n , se deberá reducir la capacidad del contador de contar todos sus posibles estados, es decir; no podrá contar todos los eventos en el rango de conteo previsto. La secuencia resultante de un diseño así se denominará *secuencia truncada*.

MOD $< 2^n$: EJEMPLOS

EJEMPLO 2: Diseñar un contador MOD 6 utilizando 3 FF JK.

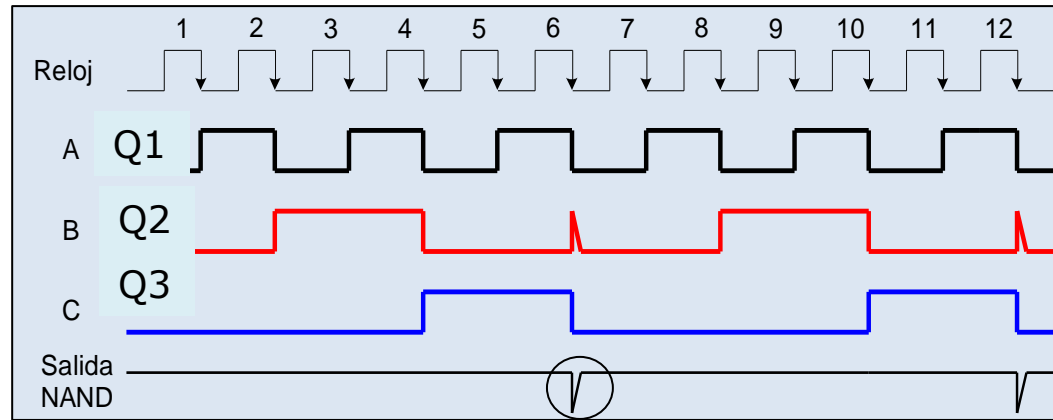
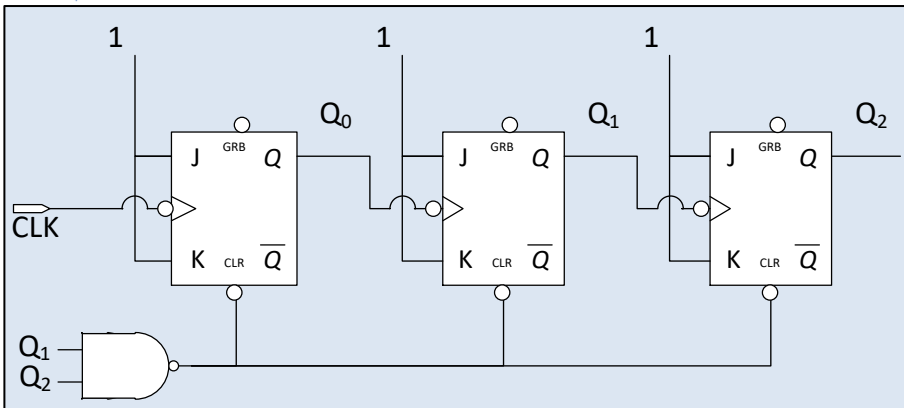
Por definición, 3 FF JK tienen la capacidad de generar $2^n = 2^3 = 8$ secuencias, por lo tanto, el contador es $Mod - 2^n = Mod - 2^3$. Sin embargo, si se solicita diseñar un contador MOD-6, se deberá truncar la cuenta en la 6ta secuencia luego de lo cual el contador reiniciará la cuenta

SEÑAL EXTERNA CLK	Q2	Q1	Q0	CLR'
INICIALMENTE	0	0	0	1
1 ↓	0	0	1	1
2 ↓	0	1	0	1
3 ↓	0	1	1	1
4 ↓	1	0	0	1
5 ↓	1	0	1	1
6 ↓	1	1	0	0
7 ↓	1	1	1	X

CLK:  Flanco de bajada

Secuencia para el reseteo

$$\overline{CLR} = \overline{Q_2} + \overline{Q_1} = \overline{Q_2 Q_1}$$



Glitch!****

****Transición temporal no deseada que se presenta por efecto de truncar la 6ta secuencia luego de lo cual se reiniciará la cuenta.

CONTADORES ASINCRONOS CON $\text{MOD} < 2^n$: EJEMPLOS

En el ejemplo 2, se diseñó un contador MOD – 6 cuya cuenta va desde 0 hasta 5 (6 cuentas) y al culminar con la 6ta cuenta, casi de inmediato, en una transición temporal (glitch), activará en baja la entrada asíncrona \overline{CLEAR} . Para ello, se utilizó una puerta NAND de 2 entradas el cual tiene conectada sus entradas y su salida a Q_1 y Q_2 y \overline{CLEAR} , respectivamente. Las entradas de la puerta NAND están conectadas con las salidas de los FFs Q_1 y Q_2 , de manera que la salida del NAND pasará a BAJO sólo cuando $Q_1 = Q_2 = 1$. Esta condición ocurrirá en glitch del contador, i.e., cuando pasa de la secuencia 101 a la secuencia 110. El estado BAJO en la salida de NAND glitch activará la entrada asíncrona \overline{CLEAR} el cual reiniciará casi al instante el contador (por lo general, luego de unos cuantos ns).

CONTADORES ASINCRONOS: DIVISOR DE FRECUENCIA

La propiedad de *divisor de frecuencia* de un contador se refiere a la capacidad de este para dividir la frecuencia de una señal de entrada (típicamente una señal externa de reloj, CLK) por un factor específico. Esto implica que el contador cuenta una cierta cantidad de eventos de entrada antes de cambiar de estado y, por lo tanto, reduce la frecuencia de la señal de salida. Por ejemplo, si la frecuencia del reloj es f_{CLK} , entonces:

$$f_{Q0} = \frac{f}{2} = \frac{f}{2^1}$$

$$f_{Q1} = \frac{f}{4} = \frac{f}{2^2}$$

$$f_{Q2} = \frac{f}{8} = \frac{f}{2^3}$$

Generalizando el análisis anterior, para un contador de n bits de módulo $MOD - 2^n$, se tiene la siguiente expresión:

$$f_{sal} = \frac{f_{clk}}{MOD - 2^n}$$

CONTADORES ASINCRONOS

MOD-10, CONTADOR DE DÉCADA:

DEFINICIÓN

Un contador de década es un tipo especial de contador digital que está diseñado para contar en base 10. Esto significa que un contador de década puede contar hasta 10 estados diferentes, desde 0 hasta 9, antes de reiniciar su cuenta. Las características más resaltantes de un contador de década son:

- ❑ Realiza un conteo en Base 10.
- ❑ Su salida puede considerarse como codificada a BCD ya que cada dígito decimal es representado con 4 bits binarios.
- ❑ Posee una secuencia de cuenta que va desde 0 hasta 9.
- ❑ Para visualización puede interconectarse con un decodificador BCD a números decimales o a 7 segmentos.
- ❑ Puede configurarse para que cuente de manera ascendente o descendente.

CONTADORES ASINCRONOS

MOD-10, CONTADOR DE DÉCADA

$\text{MOD} < 2^n$

Por lo general, un contador de década representa un contador de secuencia truncada MOD-10 el cual tiene 10 estados en su secuencia.

Un contador de décadas, cuya secuencia de cuenta inicia desde cero (0000) a nueve (1001), es un contador de décadas BCD, ya que la secuencia de salida o los 10 estados se pueden representar como una salida codificada a BCD.

Este tipo de contadores resulta muy útil en aplicaciones que integran visualizadores ya que estos necesitan decodificar códigos BCD para convertirlos a código decimal.

CONTADORES ASINCRONOS

MOD-10, CONTADOR DE DECADA

(MOD) < 2^n

EJEMPLO 3: Diseñar un contador de décadas, MOD-10, utilizando FF JK

Una manera de diseñar es truncando un contador MOD-16 para obtener uno de MOD-10. Para ello, será necesario que el contador reinicie su cuenta en el instante posterior a la 10ma secuencia (1010). Es decir, en el instante posterior a la 10ma secuencia, activaremos la entrada asíncrona \overline{CLR} con un nivel bajo. La tabla de verdad ilustra esto.

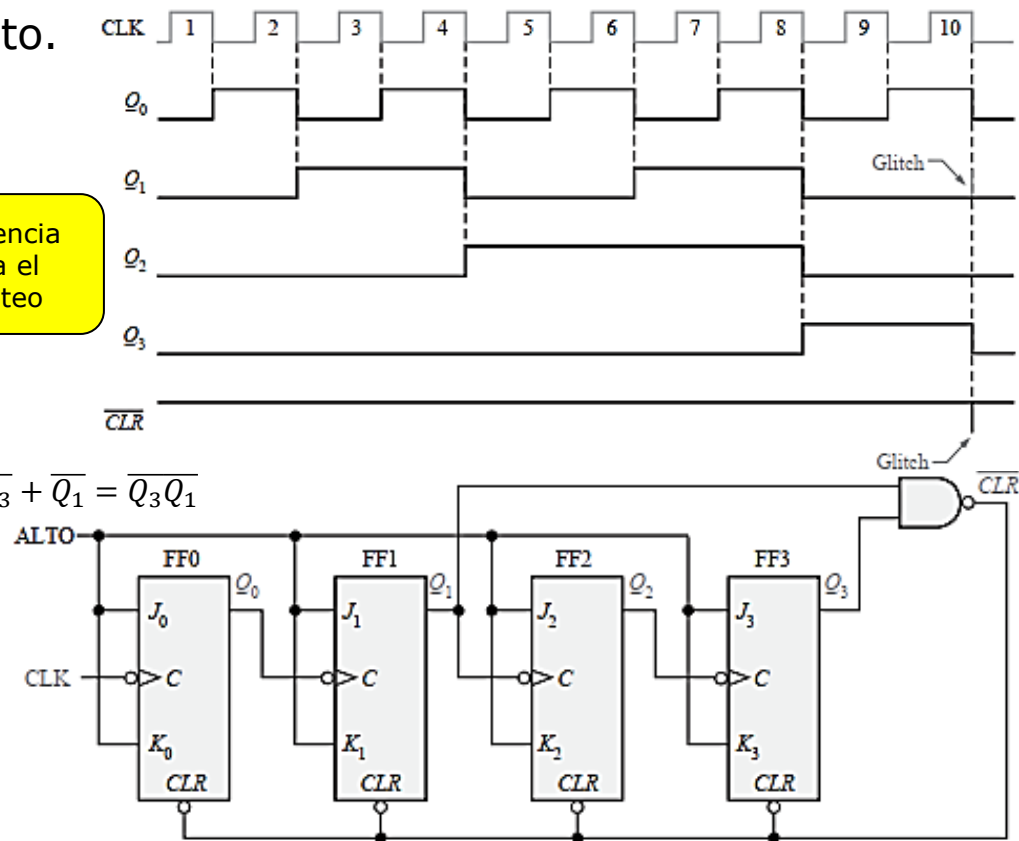
SEÑAL EXTERNA CLK	Q3	Q2	Q1	Q0	CLR'
INICIALMENTE	0	0	0	0	1
1 ↓	0	0	0	1	1
2 ↓	0	0	1	0	1
3 ↓	0	0	1	1	1
4 ↓	0	1	0	0	1
5 ↓	0	1	0	1	1
6 ↓	0	1	1	0	1
7 ↓	0	1	1	1	1
8 ↓	1	0	0	0	1
9 ↓	1	0	0	1	1
10 ↓	1	0	1	0	0
11 ↓	1	0	1	1	X
12 ↓	1	1	0	0	X
13 ↓	1	1	0	1	X
14 ↓	1	1	1	0	X
15 ↓	1	1	1	1	X

CLK: ↓ Flanco de bajada

Secuencia para el reseteo

SECUENCIA

$$\overline{CLR} = \overline{Q_3} + \overline{Q_1} = \overline{Q_3 Q_1}$$



CONTADORES ASINCRONOS

EJEMPLOS

Ejemplo 4: Determinar el MOD y la frecuencia del FF más significativo del contador que se muestra a continuación.

- Por definición, 4 FF JK generan un total de secuencias igual

$M = 2^n = 2^4 = 16$, por lo tanto, el rango de conteo máximo con 4 FF JK será MOD-16 sin embargo, de la imagen, se puede identificar que

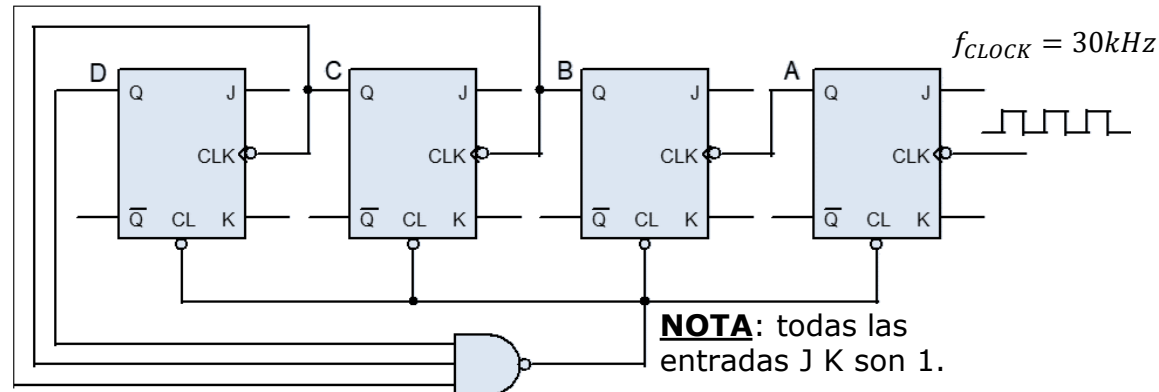
$$\overline{CLR} = \overline{Q_D Q_C Q_B}$$

además, también se observa que el reinicio de la secuencia se da cuando

$$\overline{CLR} = 0 \rightarrow Q_B = Q_C = Q_D = 1$$

Por lo tanto, la secuencia que hace posible esto es la 14va secuencia(MOD-14), es decir:

$$Q_D Q_C Q_B Q_A = 1110$$



Por definición, el FF más significativo tiene una frecuencia de salida f_{sal} que está definido por la siguiente expresión:

$$f_{sal} = \frac{f_{CLK}}{MOD-14} = \frac{30kHz}{14} = 2.14kHz$$

CONTADOR ASINCRONO DESCENDENTE 3-BITS USANDO FF JK

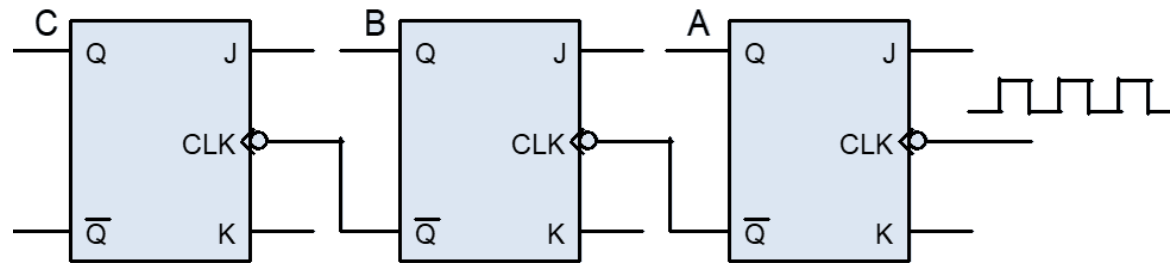
TABLA FUNCIONAMIENTO
CONTADOR ASINCRONO
DESCENDENTE
3-BITS
USANDO FF-JK

SEÑAL EXTERNA CLK	Q2	Q1	Q0
INICIALMENTE	0	0	0
7 ↓	1	1	1
6 ↓	1	1	0
5 ↓	1	0	1
4 ↓	1	0	0
3 ↓	0	1	1
2 ↓	0	1	0
1 ↓	0	0	1

CLK: ↓ Flanco de bajada

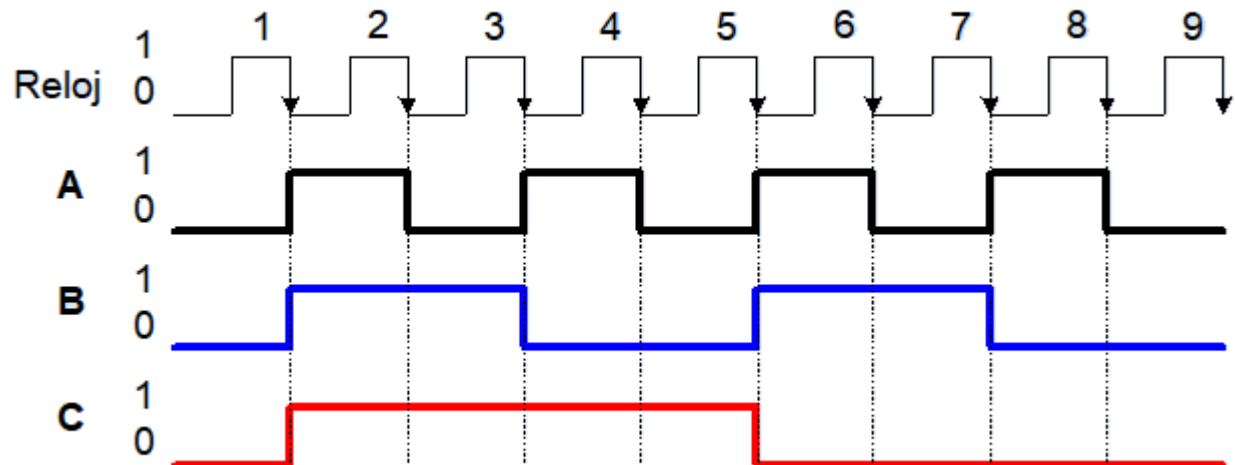
SECUENCIA

CIRCUITO LÓGICO
CONTADOR ASINCRONO DESCENDENTE 3 BITS
USANDO FF-JK



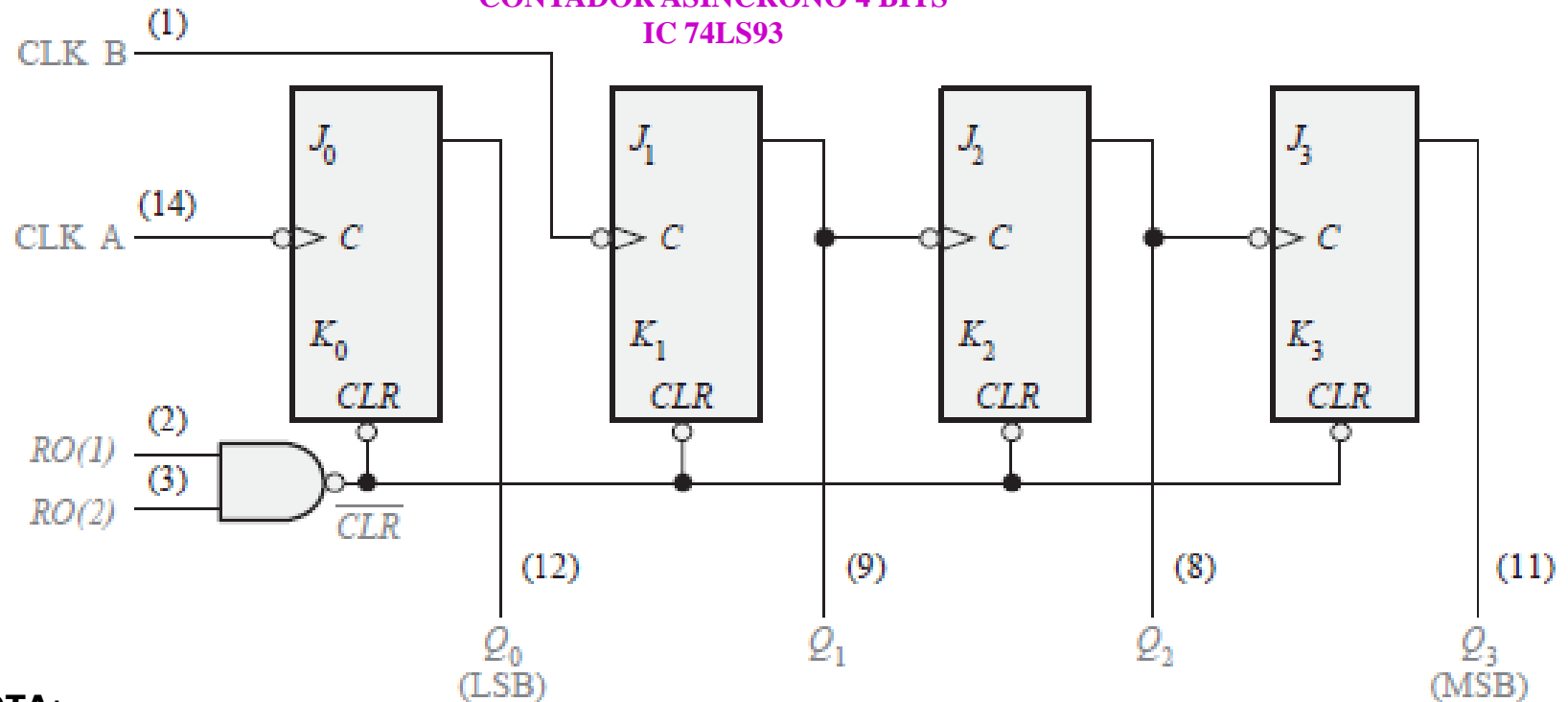
NOTA: todas las
entradas J K son 1.

CRONOGRAMA
CONTADOR ASINCRONO DESCENDENTE 3 BITS
USANDO FF-JK



CONTADOR ASINCRONO 4-BITS IC 74LS93

DIAGRAMA INTERNO DEL
CONTADOR ASINCRONO 4 BITS
IC 74LS93



NOTA:

Internamente, $J = K = 1$

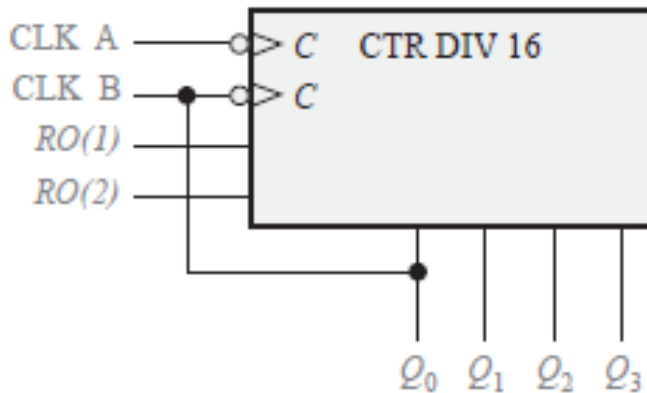
Los pines del IC 74LS93

se enumeran entre paréntesis.

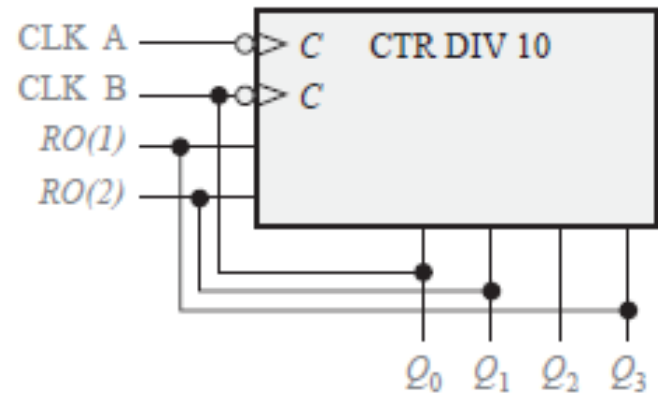
CONTADOR ASINCRONO 4-BITS

IC 74LS93

CONFIGURACIÓN MOD-16/MOD-10



CIRCUITO LÓGICO
CONTADOR ASINCRONO MOD-16
IC 74LS93



CIRCUITO LÓGICO
CONTADOR ASINCRONO MOD-10
IC 74LS93

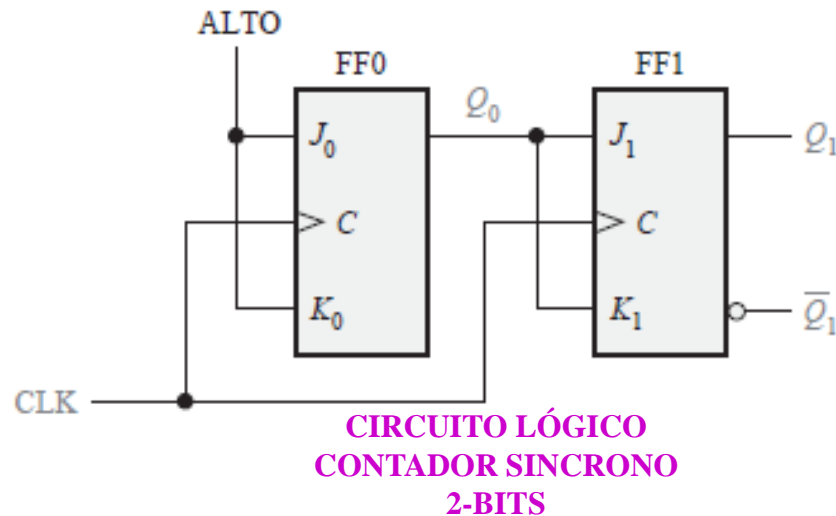
NOTA:

La etiqueta *CTR DIV n* indica un contador de *n* estados.

CONTADOR SINCRONO: DEFINICIÓN

Son aquellos contadores cuyos FFs que la componen cambian de estado al mismo tiempo en respuesta a una entrada externa o señal de disparo (reloj) común, es decir; todos sus FFs están sincronizados con una señal de reloj común. Las características más relevantes de un contador síncrono son las siguientes:

- ❑ Realiza el conteo en base 2.
- ❑ Sincronismo con la señal de reloj.
- ❑ Puede configurarse para que cuente de manera ascendente o descendente.
- ❑ Reset síncrono.

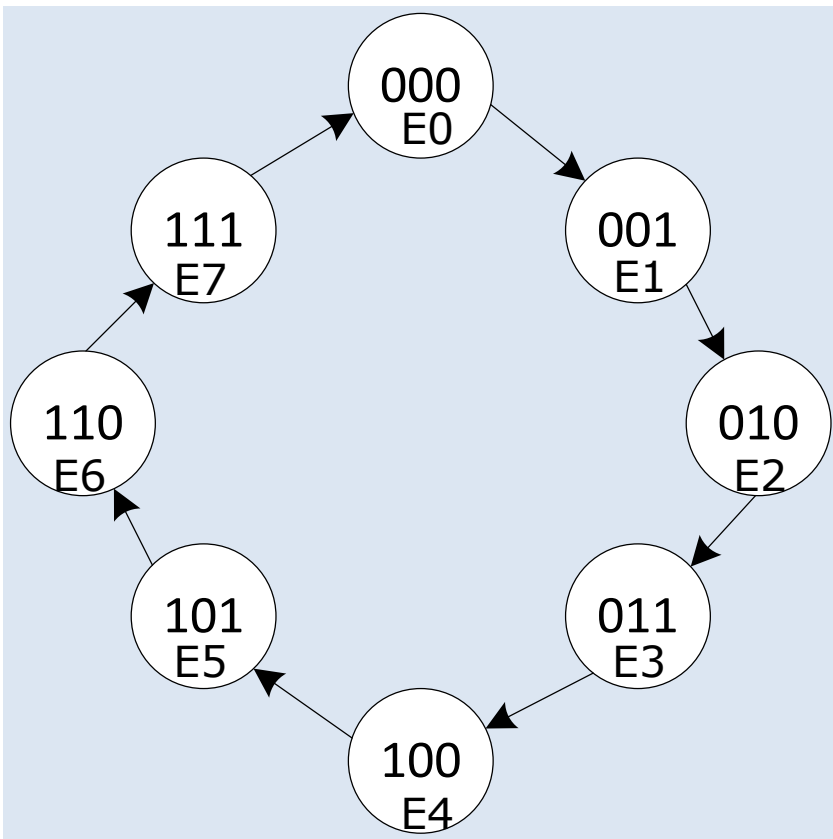


CONTADOR SINCRONO

EJEMPLOS

Ejemplo 5: Diseñar un contador síncrono MOD-8 utilizando FF-JK

DIAGRAMA DE TRANSICIÓN DE ESTADOS
DIAGRAMA DE ESTADOS
CONTADOR SINCRONO MOD-8



- Por definición, 3 FF JK generan $M = 2^n = 2^3 = 8$ secuencias (desde 000 hasta 111), por lo tanto, el rango de conteo máximo con 3 FF JK será MOD-8. La secuencia de los estados que adopta este contador síncrono MOD-8 lo podemos representar gráficamente mediante un diagrama de transición de estados o diagrama de estados.

CONTADOR SINCRONO

EJEMPLOS

TABLA DE TRANSICIÓN DE ESTADOS
CONTADOR SINCRONO MOD-8

Estados	Estado actual	Estado siguiente
	Q_2 Q_1 Q_0	Q_2 Q_1 Q_0
E0 ↓	0 0 0	0 0 1
E1 ↓	0 0 1	0 1 0
E2 ↓	0 1 0	0 1 1
E3 ↓	0 1 1	1 0 0
E4 ↓	1 0 0	1 0 1
E5 ↓	1 0 1	1 1 0
E6 ↓	1 1 0	1 1 1
E7 ↓	1 1 1	0 0 0

- Utilizando el diagrama de transición de estados o diagrama de estados de la lámina anterior; construimos la tabla de transición de estados del contador síncrono MOD-8
- También definimos la tabla de excitación del FF JK ya que utilizaremos 3-FFs para el diseño del contador.

	$Q(t)$	$Q(t+1)$	J	K
↓	0	0	0	X
↓	0	1	1	X
↓	1	0	X	1
↓	1	1	X	0

NOMENCLATURA:

CLK: ↓ Flanco descendente

$Q(t)$: Estado actual

$Q(t+1)$: Estado siguiente

CONTADOR SINCRONO

EJEMPLOS

TABLA DE TRANSICIÓN DE ESTADOS
CONTADOR SINCRONO MOD-8
UTILIZANDO FF-JK

Estado actual			Estado siguiente			J ₂	K ₂	J ₁	K ₁	J ₀	K ₀
Q ₂	Q ₁	Q ₀	Q ₂	Q ₁	Q ₀						
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	0	0	X	1	X	X	1
0	1	0	0	1	1	0	X	X	0	1	X
0	1	1	1	0	0	1	X	X	1	X	1
1	0	0	1	0	1	X	0	0	X	1	X
1	0	1	1	1	0	X	0	1	X	X	1
1	1	0	1	1	1	X	0	X	0	1	X
1	1	1	0	0	0	X	1	X	1	X	1

- Ahora definimos las funciones de las entradas J, K de cada uno de los FFs.
- Dichas funciones o expresiones lógicas tendrán como variables a los estados Q₂(MSB), Q₁ y Q₀(LSB) los cuales definen los estados del contador síncrono MOD-8.

Q(t) → Q(t+1)	J	K
0 → 0	0	X
0 → 1	1	X
1 → 0	X	1
1 → 1	X	0

CONTADOR SINCRONO

EJEMPLOS

Para hallar las funciones de entradas o expresiones lógicas simplificadas de los FF como método de simplificación de funciones se utilizaron K-MAPs

$$\begin{aligned} J_2 &= Q_1 Q_0 \\ K_2 &= Q_1 Q_0 \\ J_1 &= Q_0 \\ K_1 &= Q_0 \\ J_0 &= 1 \\ K_0 &= 1 \end{aligned}$$

$$K_0 = 1$$

		BC			
		00	01	11	10
A	0	0	1	3	2
	0	X	1	1	X
1	4	X	1	7	6
	1	X	1	1	X

$$J_0 = 1$$

		BC			
		00	01	11	10
A	0	0	1	3	2
	0	1	X	X	1
1	4	1	X	7	6
	1	1	X	X	1

$$K_1 = Q_0$$

		BC			
		00	01	11	10
A	0	0	1	3	2
	0	X	X	1	
1	4	X	X	7	6
	1	X	X	1	

$$J_1 = Q_0$$

		BC			
		00	01	11	10
A	0	0	1	3	2
	0		1	X	X
1	4		5	7	6
	1		1	X	X

$$K_2 = Q_1 Q_0$$

		BC			
		00	01	11	10
A	0	0	1	3	2
	0	X	X	X	X
1	4		5	7	6
	1			1	

$$J_2 = Q_1 Q_0$$

		BC			
		00	01	11	10
A	0	0	1	3	2
	0			1	
1	4	X	X	7	6
	1	X	X	X	X

Equivalencias:

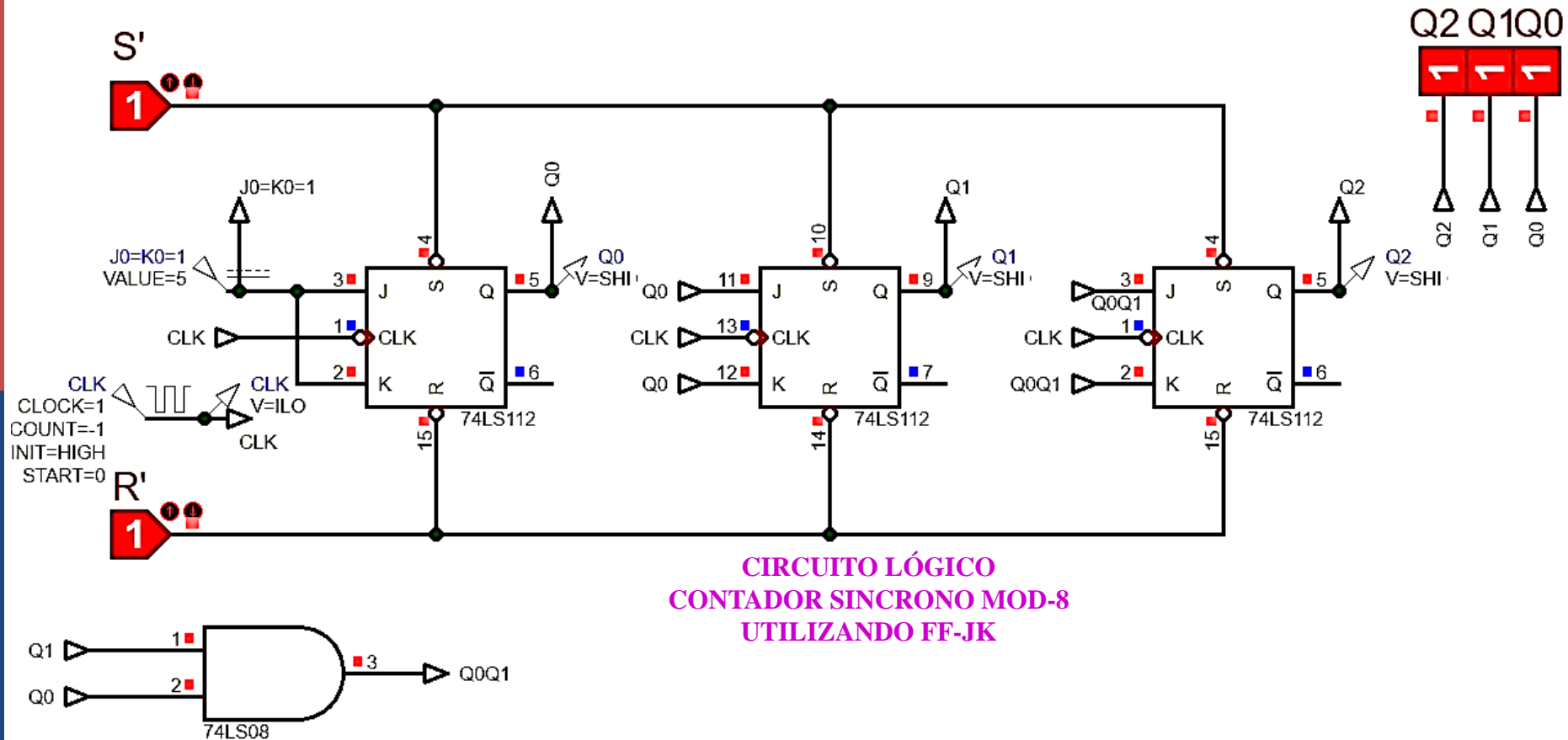
$A \equiv Q_2$ (MSB)

$B \equiv Q_1$

$C \equiv Q_0$ (LSB)

CONTADOR SINCRONO EJEMPLOS

Finalmente, se construye el circuito lógico diseñado que corresponde a un contador síncrono MOD-8 que utiliza 3 FF JK



CONTADOR SINCRONO

EJEMPLOS

Ejemplo 6:

Diseñar un contador BCD síncrono con FFs JK

- Por definición, 4 FF JK generan un total de $M = 2^n = 2^4 = 16$ secuencias (desde 0000 hasta 1111), por lo tanto, el rango de conteo máximo con 4 FF JK será MOD-16 sin embargo, se solicita un contador síncrono BCD, es decir, un contador con la capacidad de contar desde 0000 hasta 1001. La secuencia de los estados que adopta este contador síncrono MOD-10 lo podemos representar gráficamente mediante un diagrama de transición de estados o diagrama de estados.

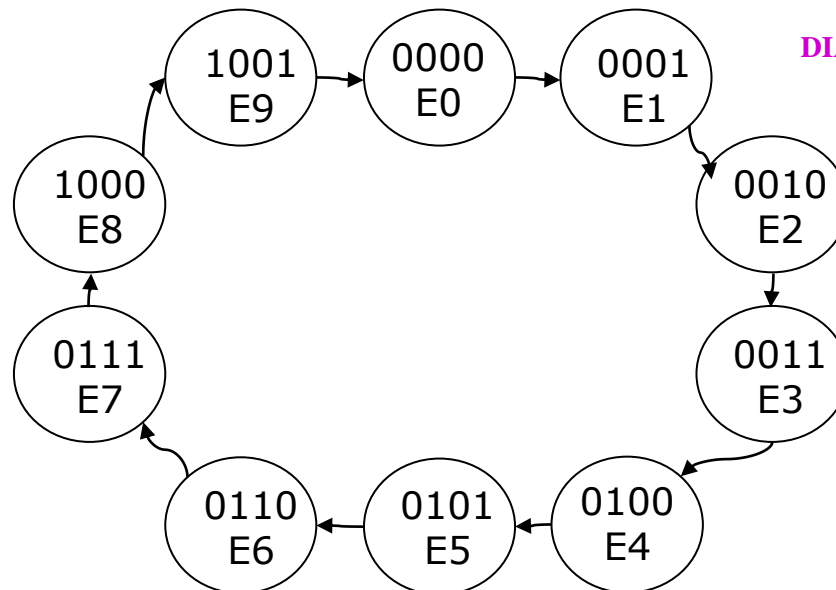


DIAGRAMA DE TRANSICIÓN DE ESTADOS
DIAGRAMA DE ESTADOS
CONTADOR SINCRONO BCD MOD-10

CONTADOR SINCRONO

EJEMPLOS

TABLA DE TRANSICIÓN DE ESTADOS
CONTADOR SINCRONO BCD MOD-10

	Estado actual				Estado siguiente			
	Q ₃	Q ₂	Q ₁	Q ₀	Q ₃	Q ₂	Q ₁	Q ₀
E0↓	0	0	0	0	0	0	0	1
E1↓	0	0	0	1	0	0	1	0
E2↓	0	0	1	0	0	0	1	1
E3↓	0	0	1	1	0	1	0	0
E4↓	0	1	0	0	0	1	0	1
E5↓	0	1	0	1	0	1	1	0
E6↓	0	1	1	0	0	1	1	1
E7↓	0	1	1	1	1	0	0	0
E8↓	1	0	0	0	1	0	0	1
E9↓	1	0	0	1	0	0	0	0

- Utilizando el diagrama de transición de estados o diagrama de estados de la lámina anterior; construimos la tabla de transición de estados del contador síncrono BCD MOD-10
- También definimos la tabla de excitación de los FFs RS, JK, D & T
- Para el diseño del contador, podemos elegir sólo un tipo de FF o una combinación de estos.

RS

Q _t	Q _{t+1}	R	S
0	0	X	0
0	1	0	1
1	0	1	0
1	1	0	X

JK

Q _t	Q _{t+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

D

Q _t	Q _{t+1}	D
0	0	0
0	1	1
1	0	0
1	1	1

T

Q _t	Q _{t+1}	T
0	0	0
0	1	1
1	0	1
1	1	0

NOMENCLATURA:

CLK: ↓ Flanco descendente

Q(t): Estado actual

Q(t+1): Estado siguiente

TABLA DE EXITACIÓN
FFs

CONTADOR SINCRONO

EJEMPLOS

TABLA DE TRANSICIÓN DE ESTADOS
CONTADOR SINCRONO MOD-8
UTILIZANDO FF-JK

Estado actual				Estado siguiente				Entradas a los biestables							
Q ₃	Q ₂	Q ₁	Q ₀	Q ₃	Q ₂	Q ₁	Q ₀	J ₃	K ₃	J ₂	K ₂	J ₁	K ₁	J ₀	K ₀
0	0	0	0	0	0	0	1	0	X	0	X	0	X	1	X
0	0	0	1	0	0	1	0	0	X	0	X	1	X	X	1
0	0	1	0	0	0	1	1	0	X	0	X	X	0	1	X
0	0	1	1	0	1	0	0	0	X	1	X	X	1	X	1
0	1	0	0	0	1	0	1	0	X	X	0	0	X	1	X
0	1	0	1	0	1	1	0	0	X	X	0	1	X	X	1
0	1	1	0	0	1	1	1	0	X	X	0	X	0	1	X
0	1	1	1	1	0	0	0	1	X	X	1	X	1	X	1
1	0	0	0	1	0	0	1	X	0	0	X	0	X	1	X
1	0	0	1	0	0	0	0	X	1	0	X	0	X	X	1

- Ahora definimos las funciones de las entradas J K de cada uno de los FFs.
- Dichas funciones o expresiones lógicas tendrán como variables a los estados Q₃(MSB), Q₂, Q₁ y Q₀(LSB) que definen al contador síncrono BCD MOD-10.

Q(t)	Q(t+1)	J	K
0	→ 0	0	X
0	→ 1	1	X
1	→ 0	X	1
1	→ 1	X	0

CONTADOR SINCRONO

EJEMPLOS

Para hallar las funciones de entradas o expresiones lógicas simplificadas de los FF se utilizó el método de simplificación de funciones K-MAP.

J₃

$\frac{Q_3 Q_2}{Q_3 Q_2}$	00	01	11	10
00				
01			1	
11	X	X	X	X
10	X	X	X	X

$$J_3 = Q_2 \cdot Q_1 \cdot Q_0$$

K₃

$\frac{Q_3 Q_2}{Q_3 Q_2}$	00	01	11	10
00	X	X	X	X
01	X	X	X	X
11	X	X	X	X
10		1	X	X

$$K_3 = Q_0$$

J₂

$\frac{Q_3 Q_2}{Q_3 Q_2}$	00	01	11	10
00			1	
01	X	X	X	X
11	X	X	X	X
10			X	X

$$J_2 = Q_1 \cdot Q_0$$

K₂

$\frac{Q_3 Q_2}{Q_3 Q_2}$	00	01	11	10
00	X	X	X	X
01			1	
11	X	X	X	X
10	X	X	X	X

$$K_2 = Q_1 \cdot Q_0$$

J₁

$\frac{Q_3 Q_2}{Q_3 Q_2}$	00	01	11	10
00		1	X	X
01		1	X	X
11	X	X	X	X
10			X	X

$$J_1 = \overline{Q_3} \cdot Q_0$$

K₁

$\frac{Q_3 Q_2}{Q_3 Q_2}$	00	01	11	10
00	X	X	1	
01	X	X	1	
11	X	X	X	X
10	X	X	X	X

$$K_1 = Q_0$$

J₀

$\frac{Q_3 Q_2}{Q_3 Q_2}$	00	01	11	10
00	1	X	X	1
01	1	X	X	1
11	X	X	X	X
10	1	X	X	X

$$J_0 = 1$$

K₀

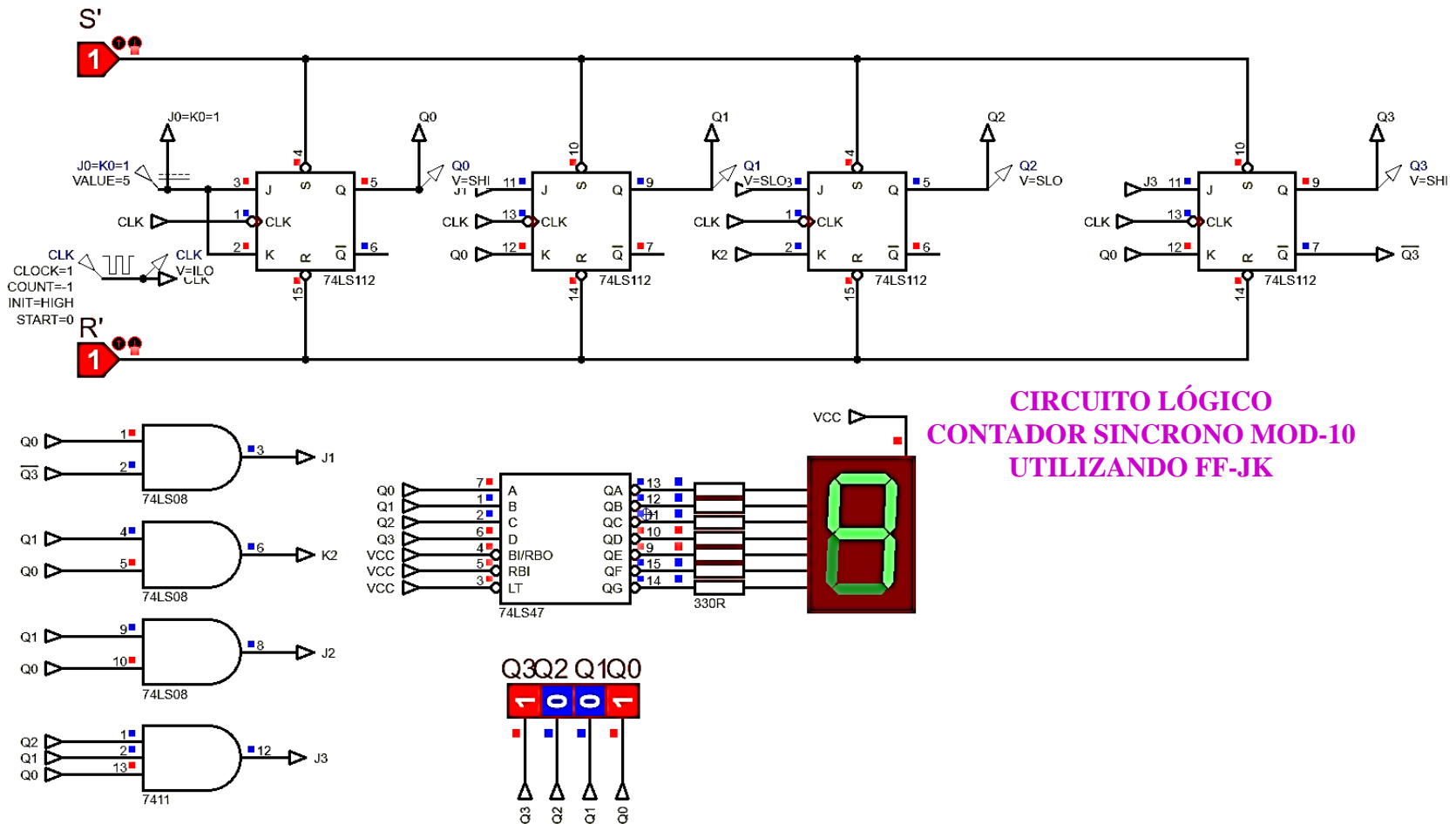
$\frac{Q_3 Q_2}{Q_3 Q_2}$	00	01	11	10
00	X	1	1	X
01	X	1	1	X
11	X	X	X	X
10	X	1	X	X

$$K_0 = 1$$

CONTADOR SINCRONO

EJEMPLOS

Finalmente, se construye el circuito lógico del contador síncrono BCD MOD-10 utilizando 4 FF JK. Se adicionó un DECO BCD a visualizador 7-segmentos para mejor visualización de la secuencia.



**CIRCUITO LÓGICO
CONTADOR SINCRONO MOD-10
UTILIZANDO FF-JK**