

CIRCUITOS LOGICOS DIGITALES



UNIVERSIDAD PERUANA DE CIENCIAS APLICADAS

Laureate International Universities®

SUBSISTEMAS ARITMÉTICOS Y LÓGICOS

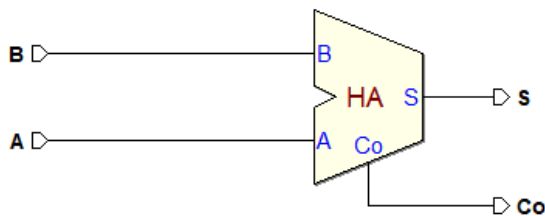
CICLO ACADÉMICO: 2024-I

SUMADOR BINARIO

SEMISUMADOR – HALF ADDER, 1-BIT

- El **semisumador** acepta 2 números binarios o 2 entradas (A, B) de un solo dígito cada uno y produce 2 números binarios o 2 salidas (S, Co) de un solo dígito: un bit de suma (S) y un bit de acarreo de salida (Co).
- En el **semisumador** no podemos propagar acarreos.

SÍMBOLO LÓGICO



0
1
2
3

A	B	S	Co
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

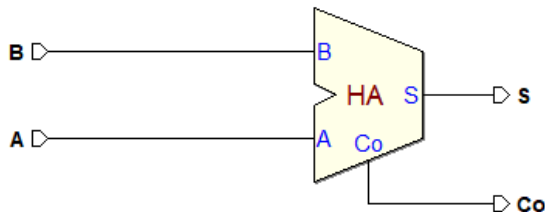
TABLA DE VERDAD

SUMADOR BINARIO

SEMISUMADOR – HALF ADDER, 1-BIT

- El **semisumador** acepta 2 números binarios o 2 entradas (A, B) de un solo dígito cada uno y produce 2 números binarios o 2 salidas (S, Co) de un solo dígito: un bit de suma (S) y un bit de acarreo de salida (Co).
- En el **semisumador** no podemos propagar acarreos.

SIMBOLO LÓGICO

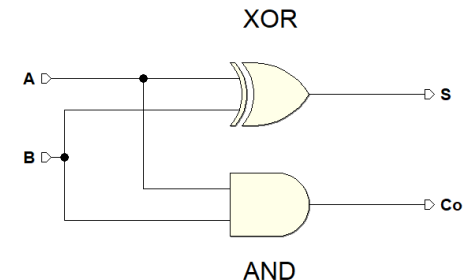


0
1
2
3

A	B	S	Co
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

TABLA DE VERDAD

SEMISUMADOR – HALF ADDER, 1-BIT, USANDO PUERTAS BÁSICAS



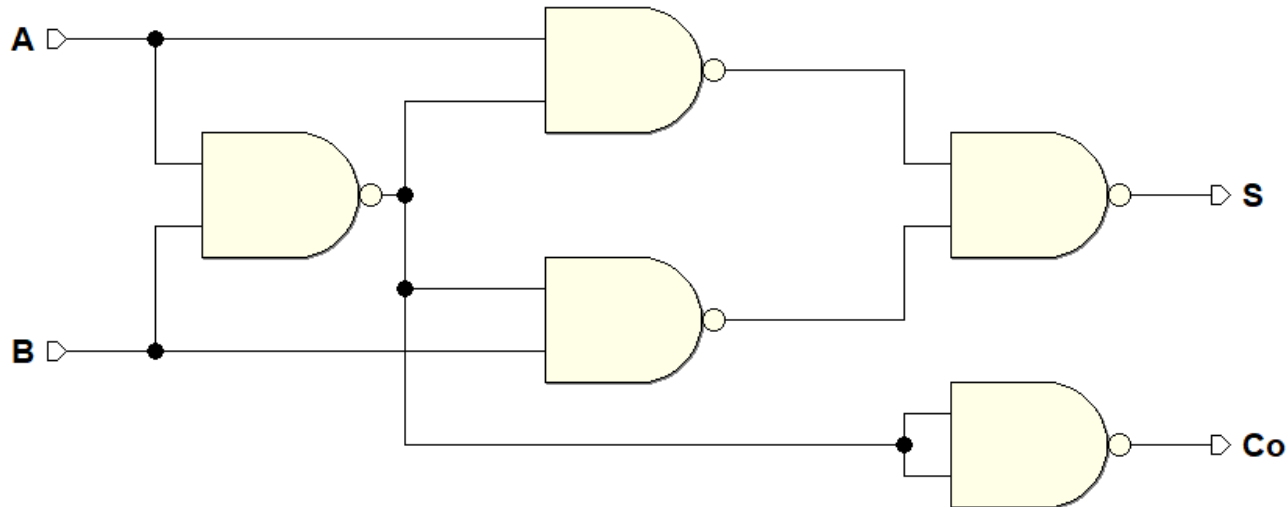
$$S = A\bar{B} + \bar{A}B = A \oplus B \quad \text{Propagación (Pi)}$$

$$Co = A \cdot B \quad \text{Generación de Co (Gi)}$$

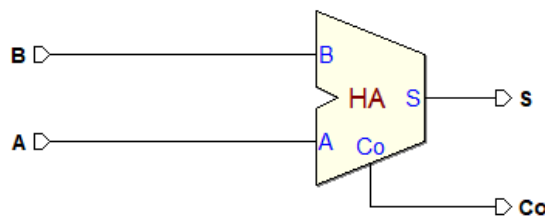
SUMADOR BINARIO

SEMISUMADOR – HALF ADDER, 1-BIT, CON PUERTAS NAND

CIRCUITO LÓGICO



SIMBOLO LÓGICO



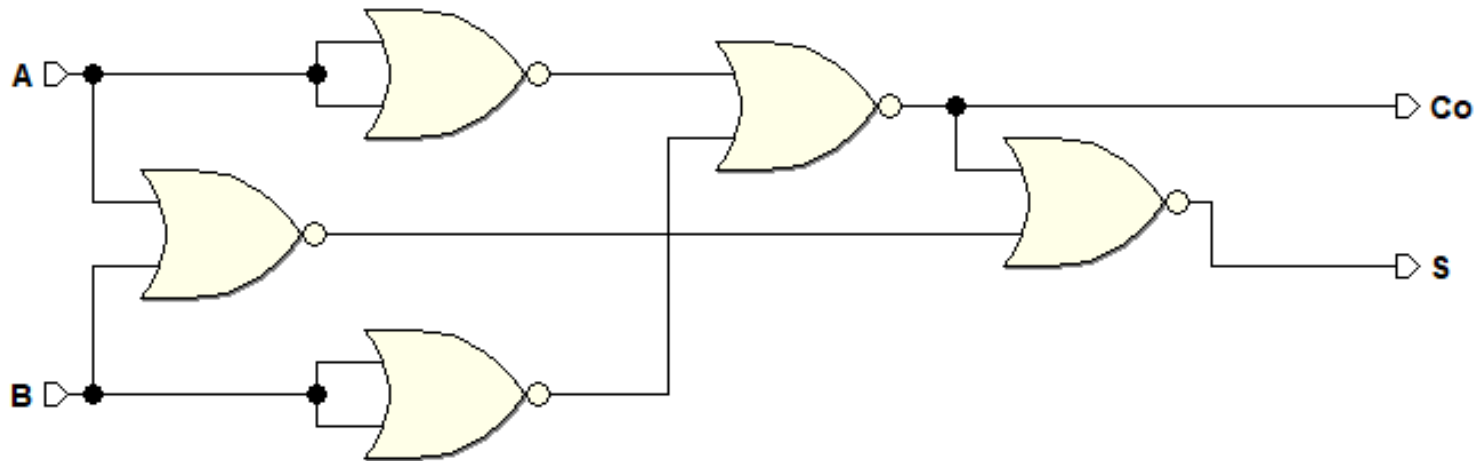
0
1
2
3

A	B	S	Co
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

SUMADOR BINARIO

SEMISUMADOR – HALF ADDER, 1-BIT, CON PUERTAS NOR

CIRCUITO LÓGICO



SIMBOLO LÓGICO

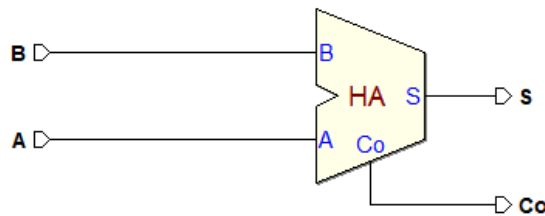


TABLA DE VERDAD

A	B	S	Co
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

0
1
2
3

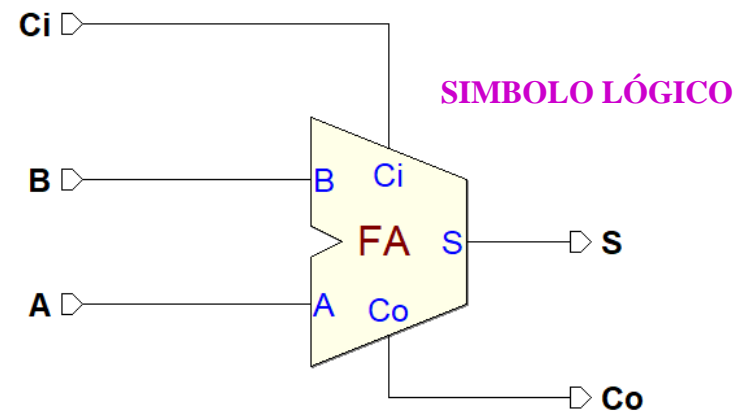
SUMADOR BINARIO

SUMADOR COMPLETO – FULL ADDER, 1-BIT

- El **sumador completo** acepta 2 números binarios o 2 entradas (A_i B_i) y 1 acarreo de entrada (C_i) y genera 2 salidas (S_i C_{i+1}): la suma (S_i) y el acarreo de salida (C_{i+1}).

TABLA DE VERDAD

	A_i	B_i	C_i	C_{i+1}	S_i
0	0	0	0	0	0
1	0	0	1	0	1
2	0	1	0	0	1
3	0	1	1	1	0
4	1	0	0	0	1
5	1	0	1	1	0
6	1	1	0	1	0
7	1	1	1	1	1



Desde un Half-Adder, se tiene:

$$S = A \oplus B \text{ Propagación (Pi)}$$

$$Co = A \cdot B \text{ Generación de Co (Gi)}$$

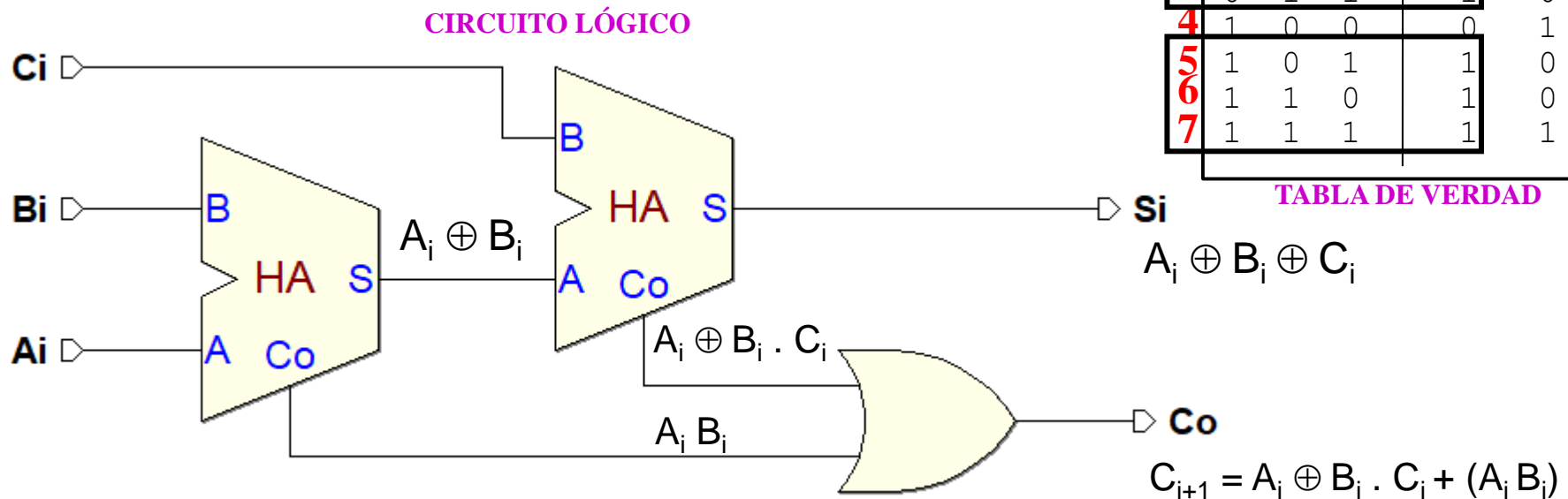
De la tabla de verdad, se tiene:

$$\begin{aligned}
 S_i &= (A_i \oplus B_i) \oplus C_i \\
 &= P_i \oplus C_i \\
 C_{i+1} &= C_o = (A_i \bar{B}_i + \bar{A}_i B_i) C_i + (A_i B_i) \\
 &= (A_i \oplus B_i) C_i + (A_i B_i) \\
 &= P_i C_i + G_i
 \end{aligned}$$

SUMADOR BINARIO

SUMADOR COMPLETO – FULL ADDER, 1-BIT, USANDO HALF ADDER

- Podemos diseñar un sumador completo a partir de dos semisumadores



SUMADOR BINARIO

SUMADOR COMPLETO – FULL ADDER, 1-BIT, USANDO PUERTAS BÁSICAS

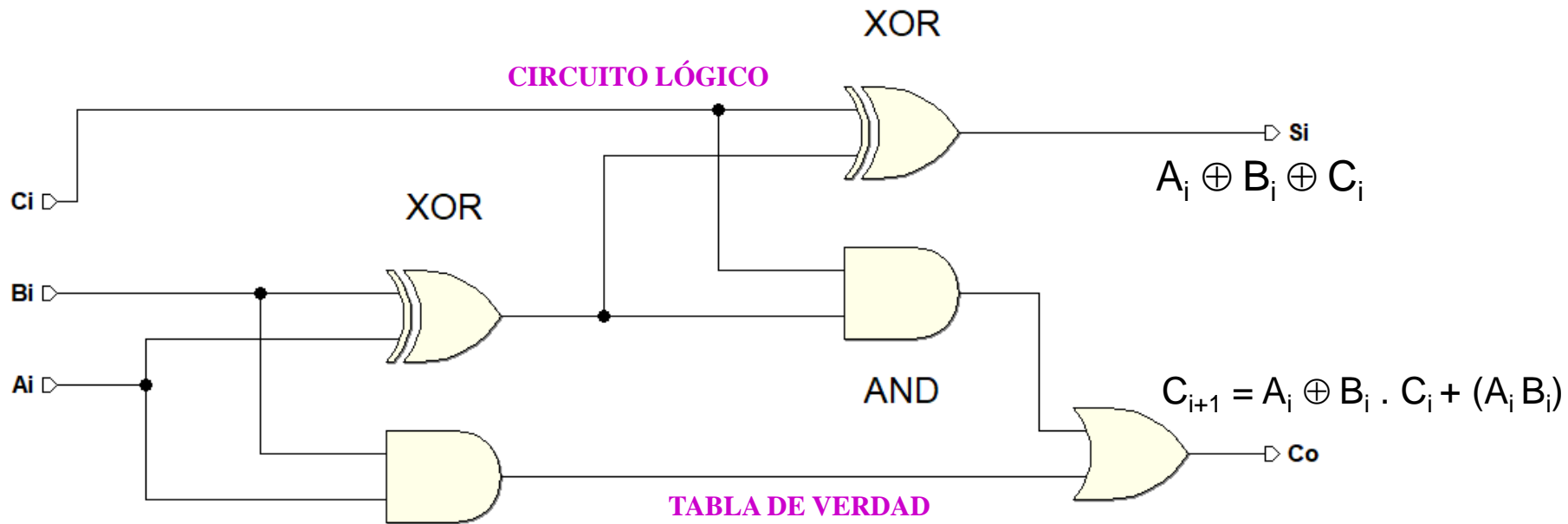


TABLA DE VERDAD

	A_i	B_i	C_i	C_{i+1}	S_i
0	0	0	0	0	0
1	0	0	1	0	1
2	0	1	0	0	1
3	0	1	1	1	0
4	1	0	0	0	1
5	1	0	1	1	0
6	1	1	0	1	0
7	1	1	1	1	1

SUMADOR PARALELO, 4-BIT, USANDO 4 FULL-ADDER



Diagram illustrating a 4-bit ripple-carry adder. The adder takes two 4-bit binary numbers, A and B , and an input carry C_0 as inputs. The inputs are grouped as follows:

- Binary number A (bits 1, 2, 3, 4)
- Binary number B (bits 1, 2, 3, 4)
- Input carry C_0

The adder block is labeled Σ . The outputs are a 4-bit sum (bits 1, 2, 3, 4) and an output carry C_4 .

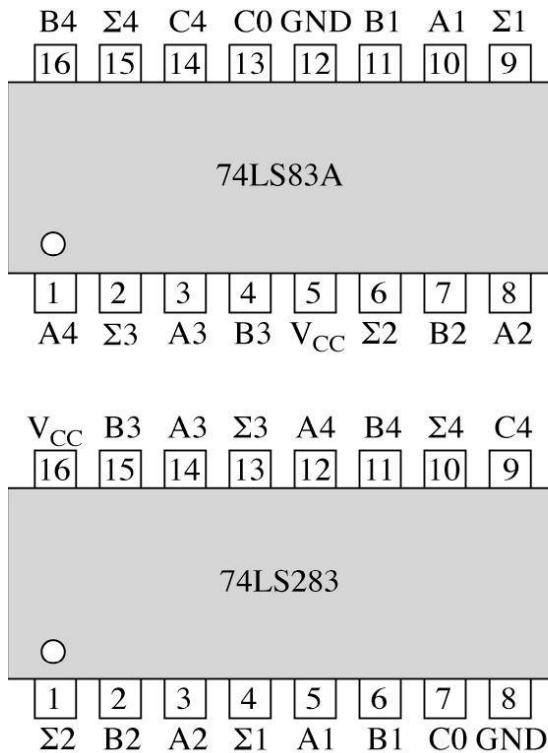
A3	A02	A1	A0
0	0	0	1
B3	B2	B1	B0
0	1	1	1
			Ci
			0
Σ3	Σ2	Σ1	Σ0
1	0	0	0

SUMADOR BINARIO

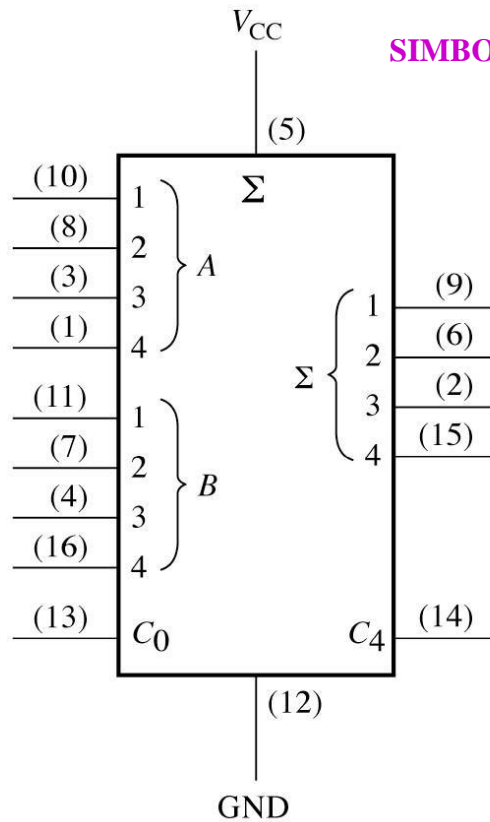
SUMADOR, 4-BITS, USANDO IC

74LS83/74LS83A

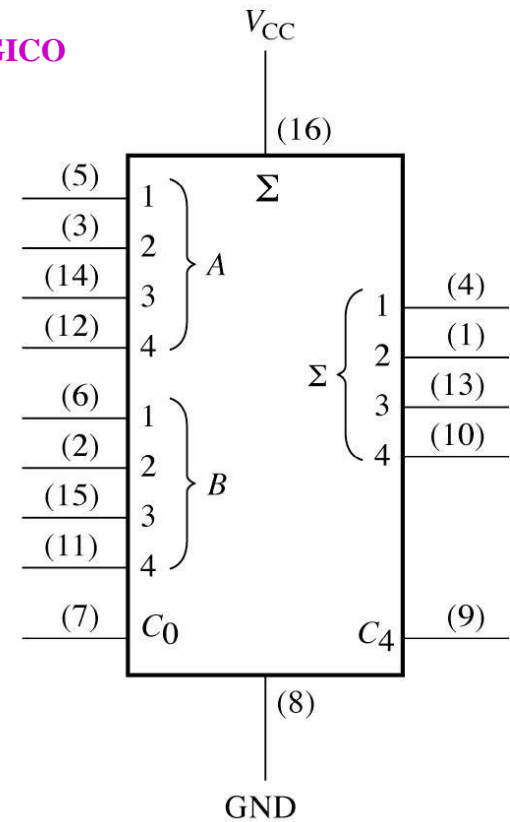
DISTRIBUCION DE LOS PINES DE LOS ICs 74LS83A/83



SIMBOLO LÓGICO



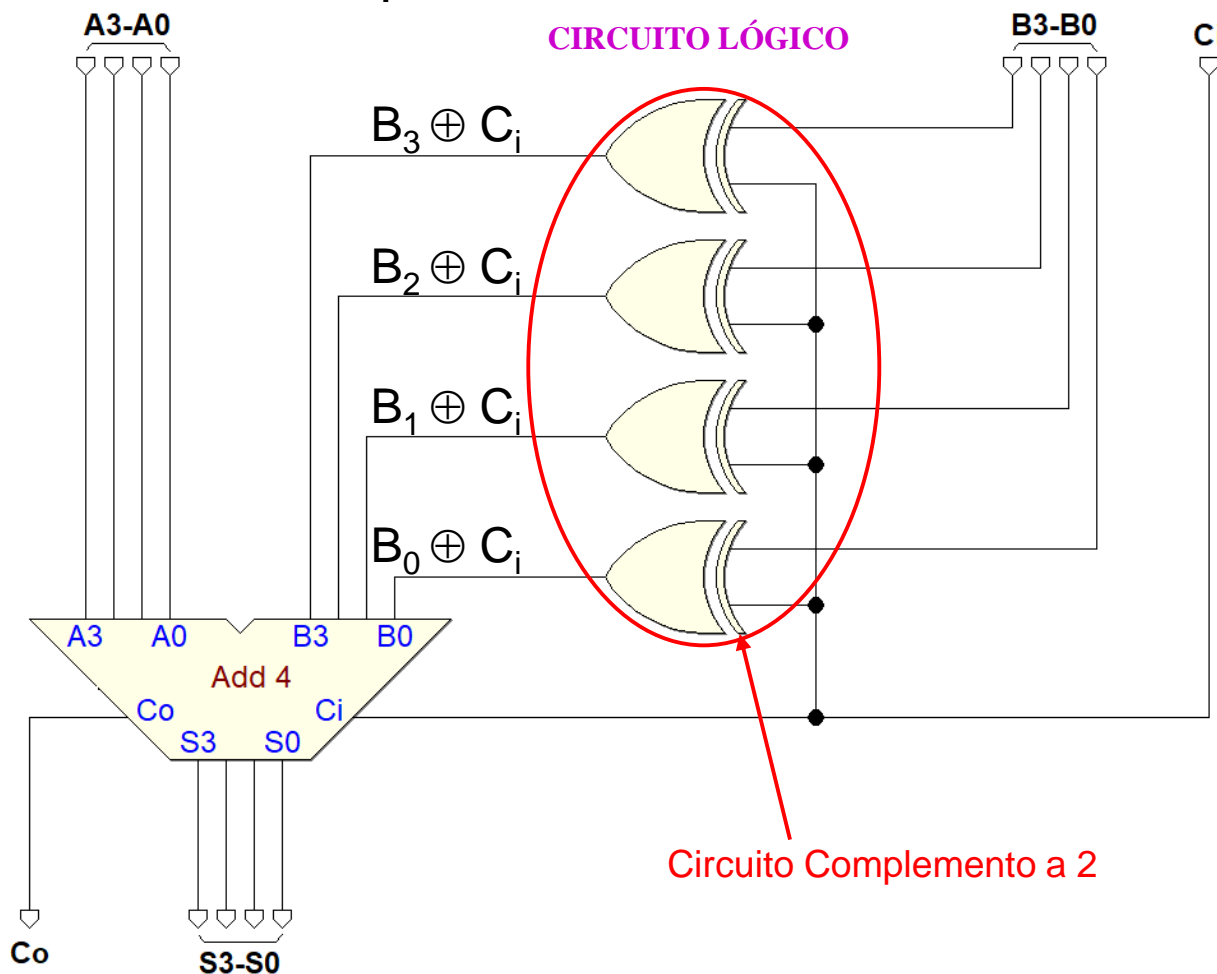
(b) 74LS83A



(c) 74LS283

SUMADOR – RESTADOR BINARIO DE 4-BITS

- La integración de un circuito Complemento a 2 en un sumador de 4-bits posibilita la realización de sumas y restas.



Si:
 $C_i \rightarrow 0$, sumador
 $C_i \rightarrow 1$, restador

OPERACIÓN ARITMÉTICA:

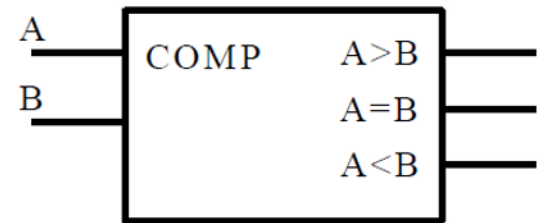
A3	A2	A1	A0	+/-
0	0	0	1	
B3	B2	B1	B0	
0	1	1	1	
Cout	S3	S2	S1	S0
0	1	0	0	0
Cout	R3	R2	R1	R0
0	1	0	1	0

MÓDULOS LÓGICOS: COMPARADOR

Son circuitos cuya función es comparar las magnitudes de 2 números binarios para determinar la relación que existe entre estas cantidades: mayor, menor, o igual. Estos módulos lógicos son muy utilizados en ingeniería. A continuación se muestra su símbolo lógico y tabla de verdad:

	A	B	A>B	A=B	A<B
0	0	0	0	1	0
1	0	1	0	0	1
2	1	0	1	0	0
3	1	1	0	1	0

TABLA DE VERDAD



SIMBOLO LÓGICO

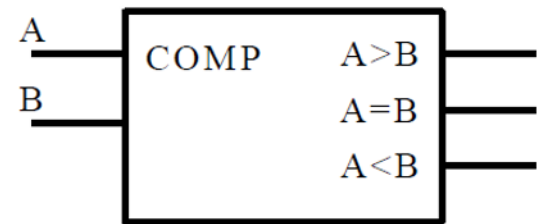
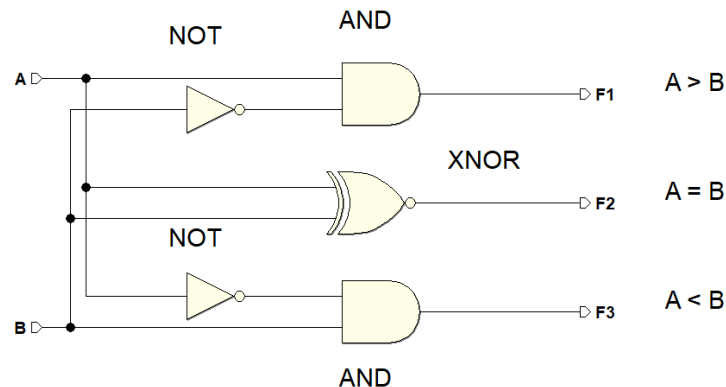
MÓDULOS LÓGICOS: COMPARADOR DE 1-BIT

Son circuitos cuya función es comparar las magnitudes de 2 números binarios para determinar la relación que existe entre estas cantidades: mayor, menor, o igual. Estos módulos lógicos son muy utilizados en ingeniería. A continuación se muestra su símbolo lógico y tabla de verdad:

	A	B	A>B	A=B	A<B
0	0	0	0	1	0
1	0	1	0	0	1
2	1	0	1	0	0
3	1	1	0	1	0

TABLA DE VERDAD

COMPARADOR, 1-BIT, USANDO
PUERTAS BÁSICAS



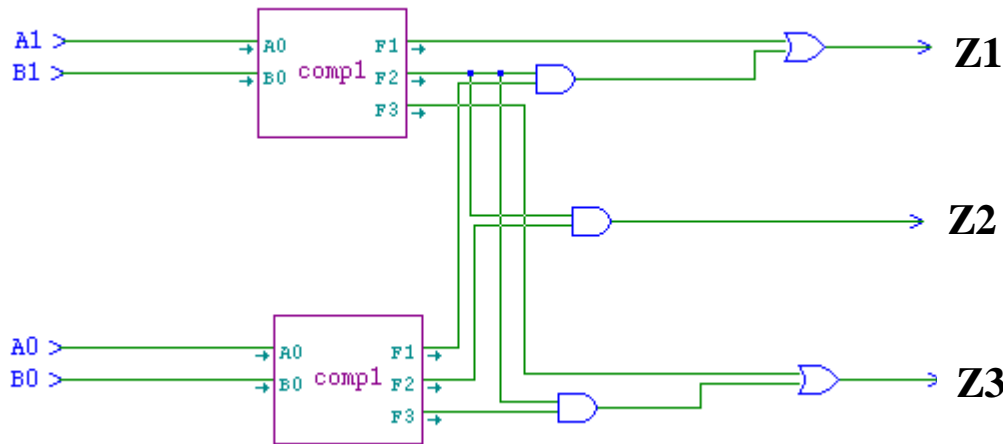
SIMBOLO LÓGICO

MÓDULOS LÓGICOS

COMPARADOR DE 2-BITS USANDO COMPARADOR DE 1-BIT

Comparador de 2 bits

CIRCUITO LÓGICO



Z1: $A1 > B1 \vee (A1 = B1 \wedge A0 > B0)$

Z2: $A1 = B1 \wedge (A0 = B0)$

Z3: $A1 < B1 \vee (A1 = B1 \wedge A0 < B0)$

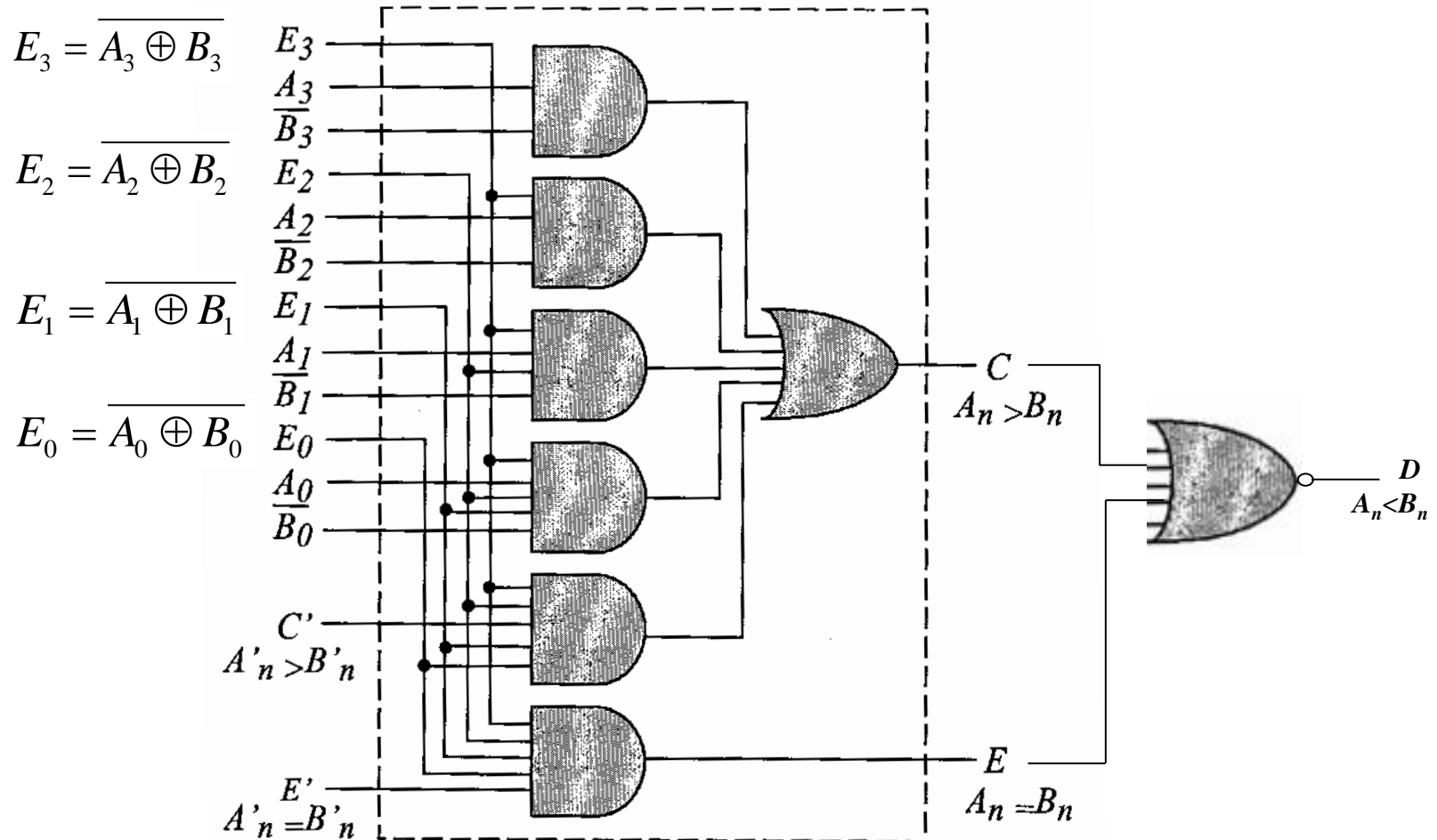
TABLA DE VERDAD

	A1	A0	B1	B0	Z1	Z2	Z3
0	0	0	0	0	0	1	0
1	0	0	0	1	0	0	1
2	0	0	1	0	0	0	1
3	0	0	1	1	0	0	1
4	0	1	0	0	1	0	0
5	0	1	0	1	0	1	0
6	0	1	1	0	0	0	1
7	0	1	1	1	0	0	1
8	1	0	0	0	1	0	0
9	1	0	0	1	1	0	0
10	1	0	1	0	0	1	0
11	1	0	1	1	0	0	1
12	1	1	0	0	1	0	0
13	1	1	0	1	1	0	0
14	1	1	1	0	1	0	0
15	1	1	1	1	0	1	0

MÓDULOS LÓGICOS

COMPARADOR DE 4-BITS USANDO PUERTAS LÓGICAS

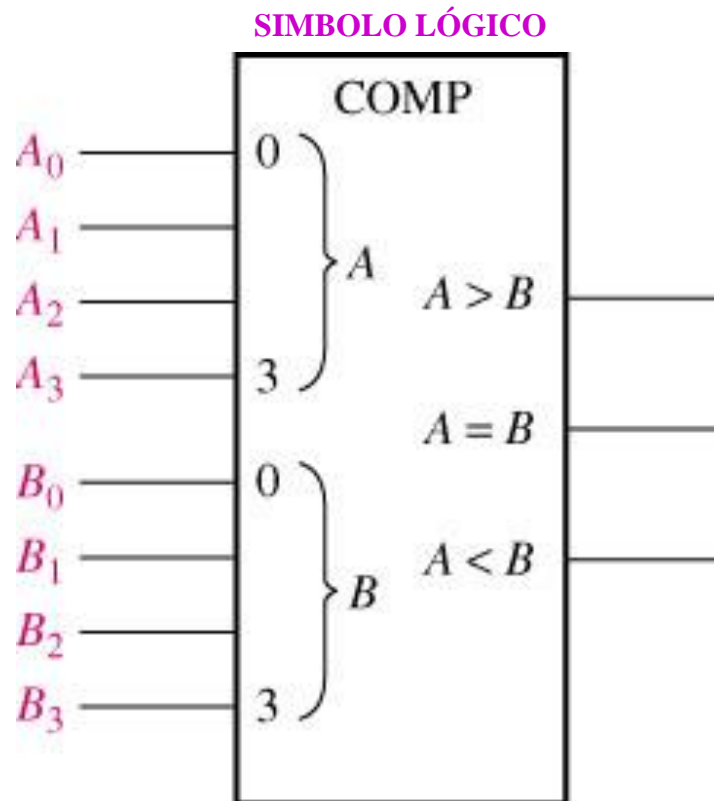
CIRCUITO LÓGICO



MÓDULOS LÓGICOS

COMPARADOR DE 4-BITS USANDO PUERTAS LÓGICAS

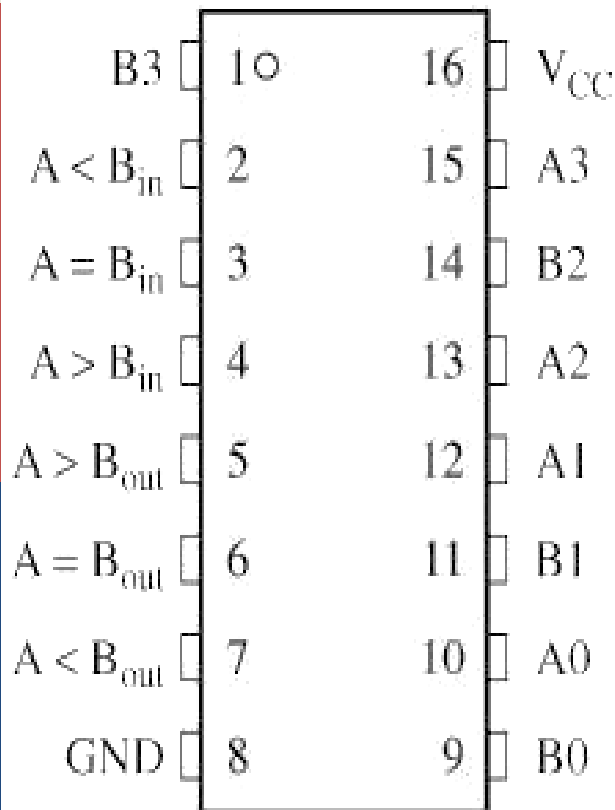
- Comparan dos números binario de 4-bits y habilita únicamente la salida que representa la relación que existe entre estas.



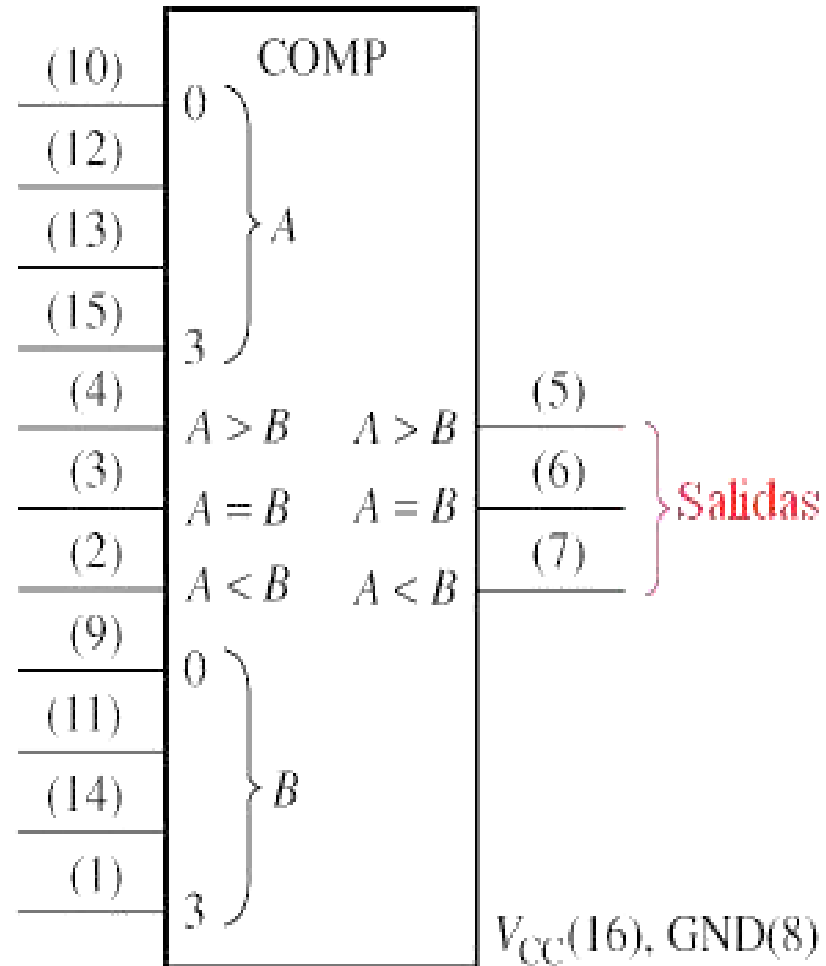
MÓDULOS LÓGICOS

COMPARADOR DE 4-BITS USANDO IC 74LS85/74HC85

DISTRIBUCION DE LOS PINES
DEL IC 74LS85/HC85



Entradas
en
cascada



SÍMBOLO LÓGICO

MÓDULOS LÓGICOS

COMPARADOR DE 8-BITS USANDO ICs 74LS85/74HC85

CIRCUITO LÓGICO

