

**CIRCUITOS
LÓGICOS DIGITALES
SEMANA 3**

**DISEÑO Y ANÁLISIS DE CIRCUITOS LÓGICOS COMBINACIONALES
Y PROBLEMAS LÓGICOS**

Ejercicio 1: Representar el mapa de Karnaugh y simplificar la función Booleana de la siguiente función representada en su forma canónica.

$$F(A, B, C, D) = \sum_4 m(5, 6, 13) + \sum_4 d(4, 7, 12, 14, 15)$$

Ejercicio 2: Encontrar la tabla de verdad, el mapa de Karnaugh y la expresión Booleana más simplificada de una función Booleana F de 4 variables A, B, C y D que toma el valor de 1 cuando el número binario representado por sus variables sea un número primo mayor que 4, y 0 en el resto de los casos. Expresar la función como SOP y POS .

Ejercicio 3: Se necesita implementar un sistema con 2 luces de alarma (diodos LED) y 3 sensores (entradas digitales). Llamaremos A y B a las luces de la alarma, y x_2 , x_1 y x_0 a los sensores digitales. El sistema deberá funcionar bajo las siguientes condiciones:}

- La alarma A se dispara si se recibe una señal del sensor x_2 exclusivamente.
- La alarma B se dispara si se recibe una señal del sensor x_0 exclusivamente.
- Las 2 alarmas se disparan si se recibe una señal de al menos de cualesquiera de 2 sensores.

Realizar lo siguiente:

- a) La tabla de verdad del sistema de alarma.
- b) El circuito digital empleando puertas AND – OR de 2 entradas.
- c) El circuito digital empleando puertas $NAND$.
- d) El circuito digital empleando puertas NOR .

Ejercicio 4: Diseñar un circuito combinacional cuya entrada sea un número menor o igual a 15 y cuya salida sea la parte de su raíz cuadrada debidamente codificada. Dicho circuito debe tener también una línea de salida que indique si el número introducido es o no un cuadrado perfecto.

Ejercicio 5: Diseñar un circuito al que se le introducen los 4 bits de un código hexadecimal y cuya salida es la excitación para activar un display de 7 segmentos, de acuerdo con la Fig. 1. Los caracteres hexadecimales que no son numéricos deben aparecer en mayúscula, excepto la b y la d los cuales deben aparecer en minúscula. Tener en cuenta que D es el MSB .

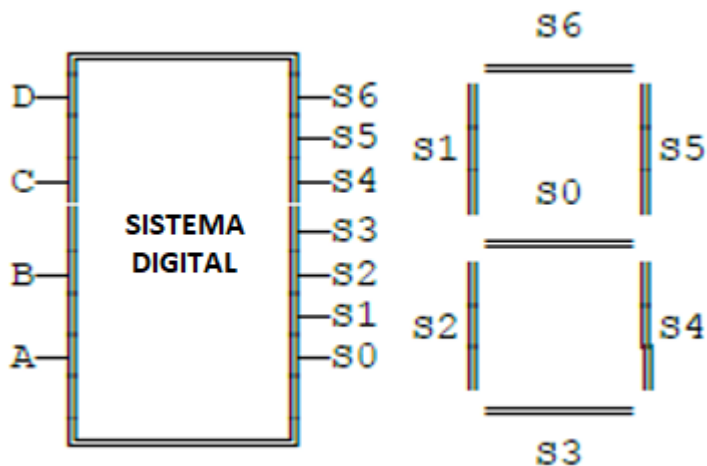


Fig. N° 1

Realizar lo siguiente:

- La tabla de verdad de todas las funciones de salida del sistema digital ($S_6, S_5, S_4, S_3, S_2, S_1, S_0$)
- El circuito digital considerando lo siguiente:
 - S_1, S_2 y S_3 con puertas *AND/OR* de 2 entradas.
 - S_4 con puertas *NOR* de 2 entradas.
 - S_5 y S_6 con puertas *NAND* de 2 entradas.

Ejercicio 6: Obtener la tabla de verdad del circuito de la Fig.2 así como las ecuaciones simplificadas de las funciones S_0, S_1, S_2 y S_3 .

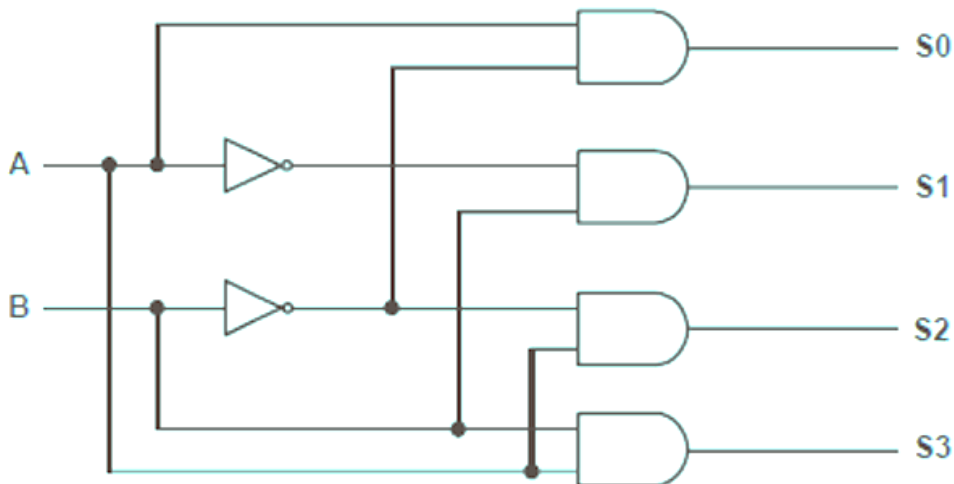


Fig. N° 2

Realizar lo siguiente:

- La tabla de verdad del sistema digital.
- Simular el circuito mediante PROTEUS.
- Describir el circuito mediante VHDL usando el estilo flujo de datos/When-Else.

Ejercicio 7: Respecto al circuito digital de la Fig.3, realizar lo siguiente:

- La tabla de verdad.
- La función lógica $F(x, y, z, v)$
- El circuito lógico con el menor número de puertas lógicas.
- Simular el circuito simplificado mediante PROTEUS.
- Describir el circuito mediante VHDL usando el estilo flujo de datos/When-Else.

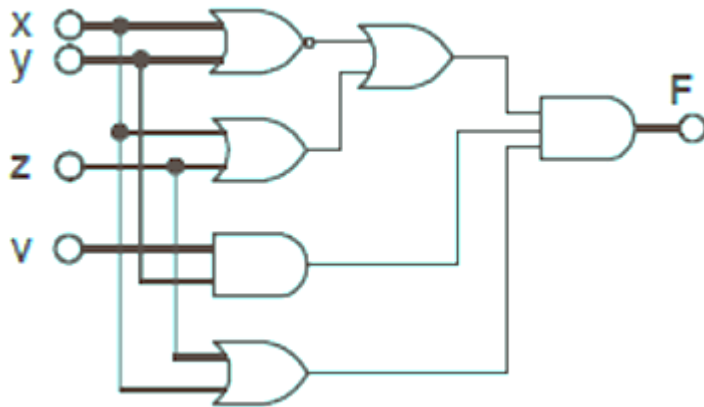


Fig. N° 3