

# CIRCUITOS LOGICOS DIGITALES

---



UNIVERSIDAD PERUANA DE CIENCIAS APLICADAS

Laureate International Universities®

---

# CONVERSORES DE SEÑALES DAC – ADC

CICLO ACADÉMICO: 2024-I

# CONVERSORES

## Contenido:

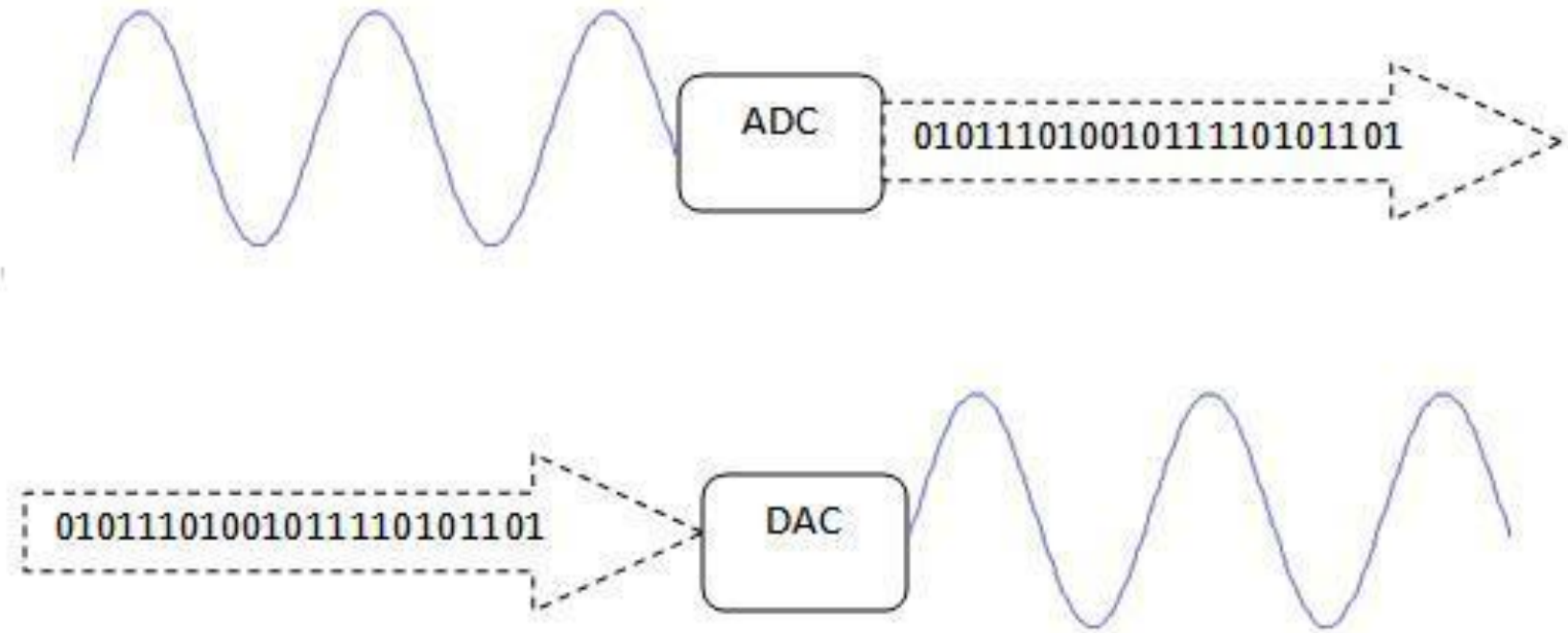
---

- ❑ Interfaces entre los sistemas digital – analógico
- ❑ Convertidor digital-analógico (DAC)
- ❑ Convertidor analógico-digital (ADC).

# CONVERSORES

## Introducción:

---



Fuente: <https://es.wikipedia.org/wiki/Archivo:ADC-DAC.jpg>

# CONVERSORES

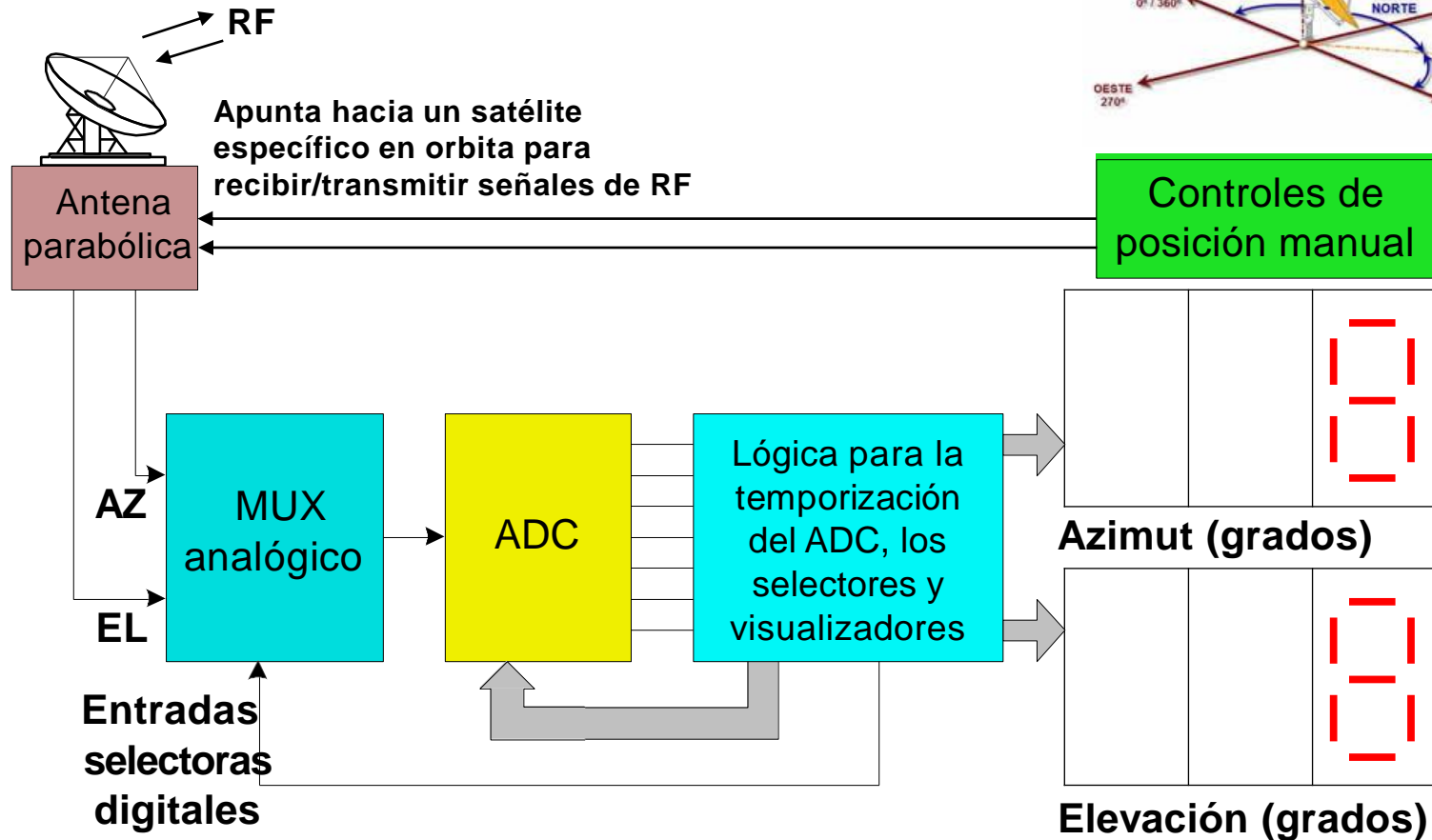
## Introducción:

---

- En la naturaleza muchas *magnitudes físicas* que se miden y cuantifican son señales analógicas (señales continuas), p.e., se tiene la temperatura, la presión, el tiempo, la velocidad, etc.
- Con el avance tecnológico, la mayor parte del control de procesos se realizan de forma digital mediante sistemas basados en el microprocesador o microcontrolador.
- Las *interfases* son circuitos que permiten la comunicación y transferencia de señales continuas (de las magnitudes físicas y las señales de control) entre diferentes circuitos y componentes con el propósito de que estas puedan trabajar juntas. Las interfases más utilizadas en el campo de la electrónica son los convertidores A/D y D/A.

# CONVERSORES

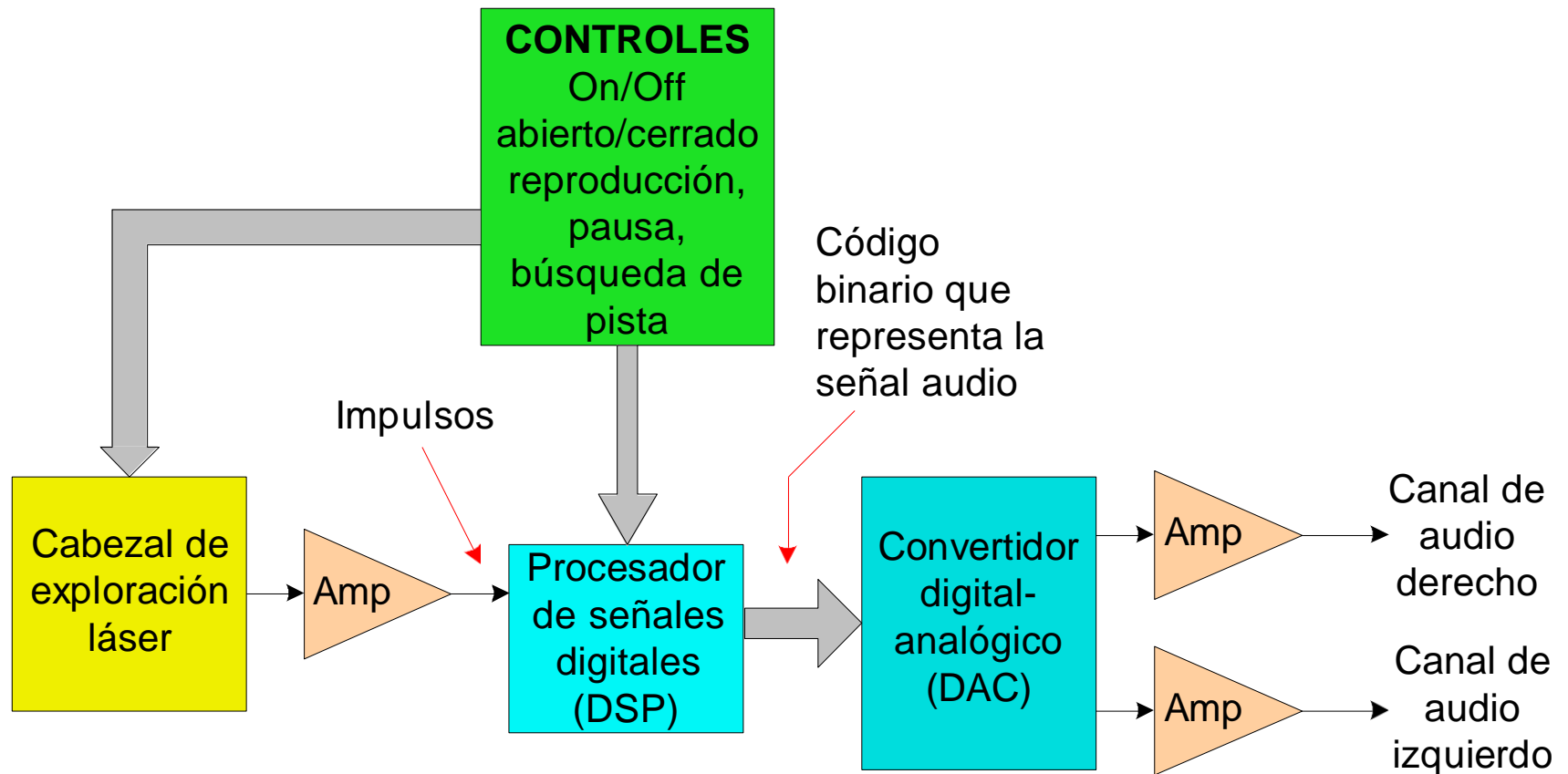
## Ejemplo de uso de las interfaces



**Sistema de posicionamiento de antena parabólica satelital para el control de su orientación hacia un satélite específico en órbita**

# CONVERSORES

## Ejemplo de uso de las interfaces



**Diagrama de bloques simplificado de un reproductor de CD  
(Compact-Disc)**

# CONVERSORES

## Ejemplo de uso de las interfaces

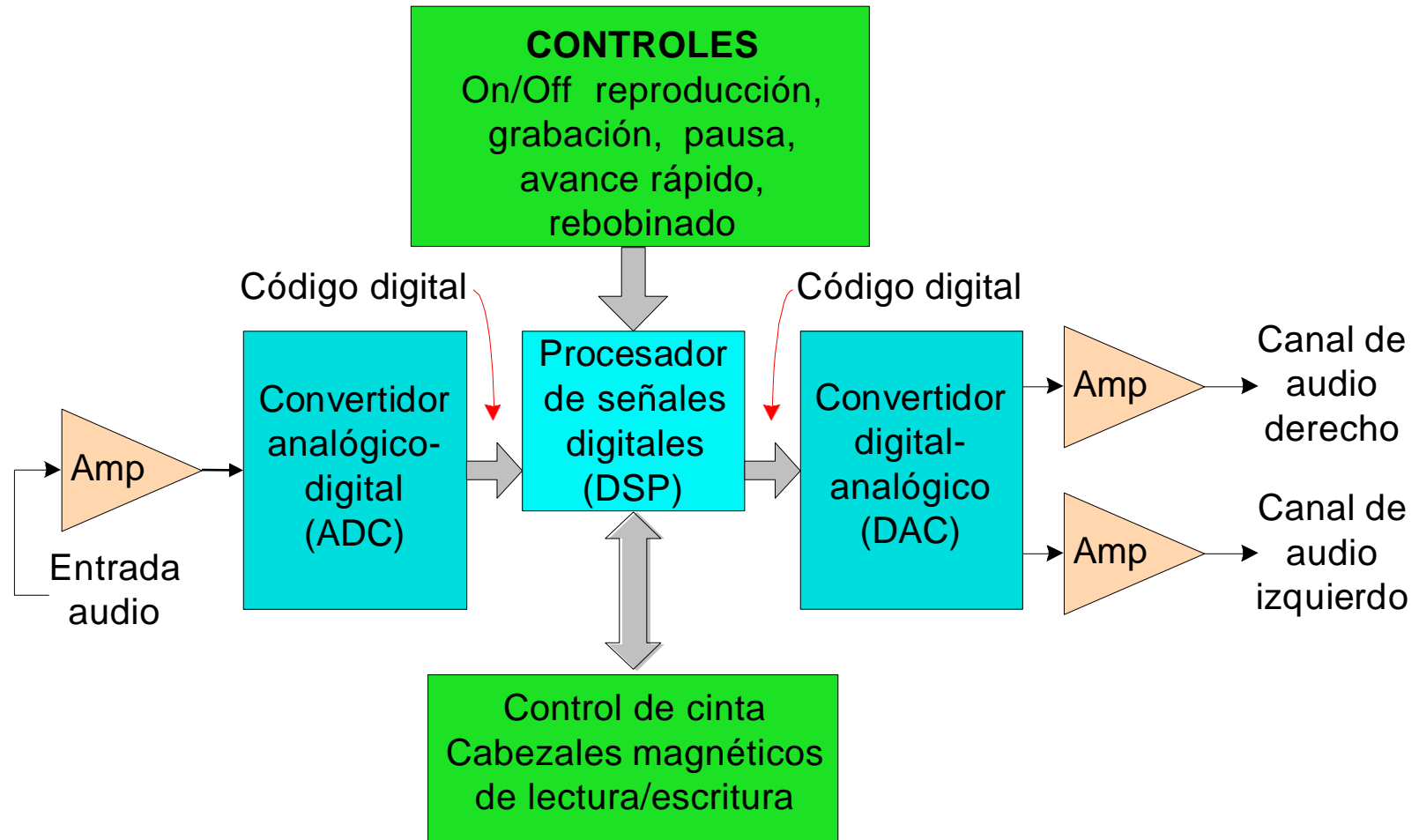


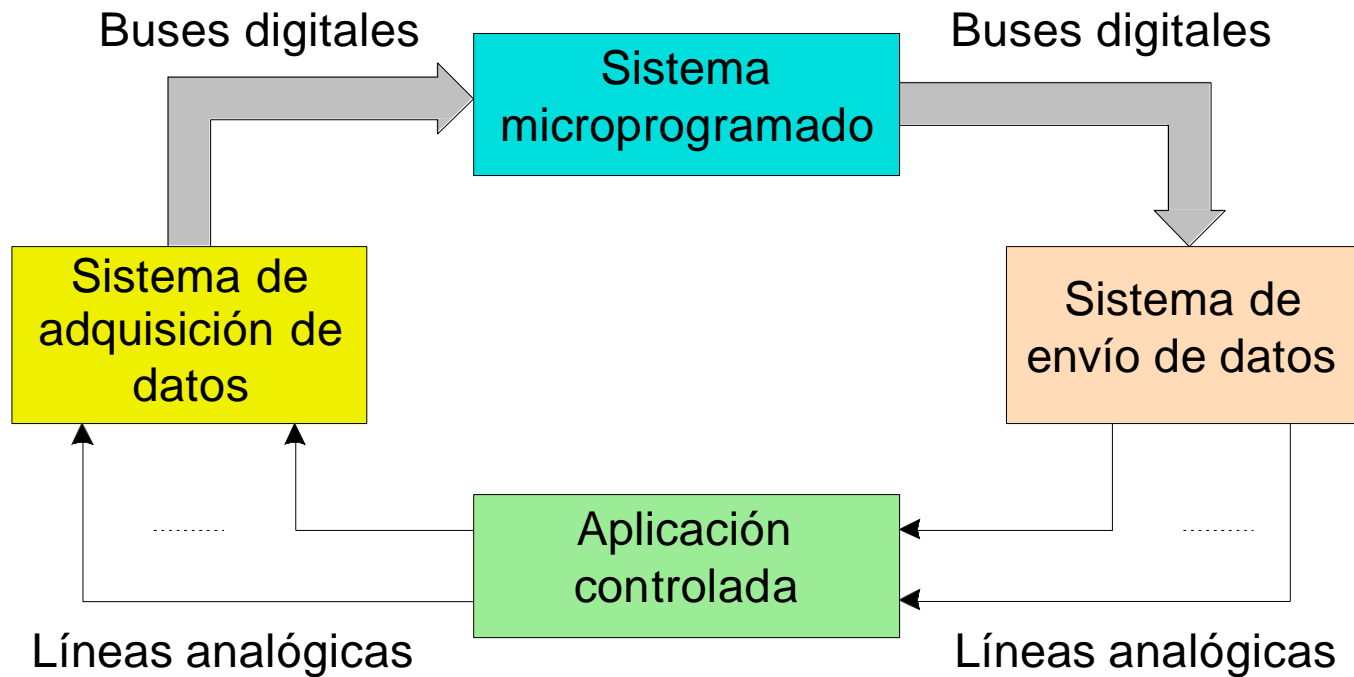
Diagrama de bloques simplificado de un Grabador/Reproductor digital de cintas de audio



# CONVERSORES

## Ejemplo de uso de las interfaces

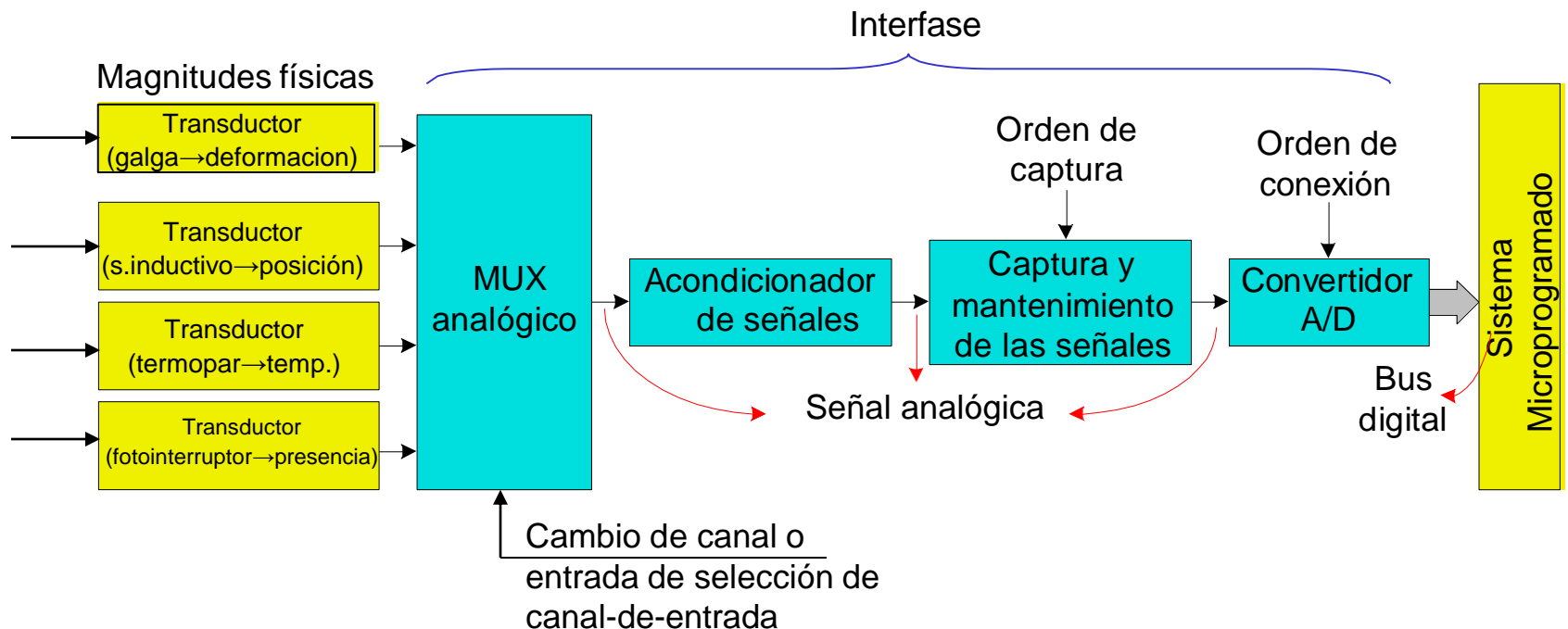
---



**Estructura global de un sistema de adquisición y envío de datos**

# CONVERSORES

## Ejemplo de uso de las interfaces

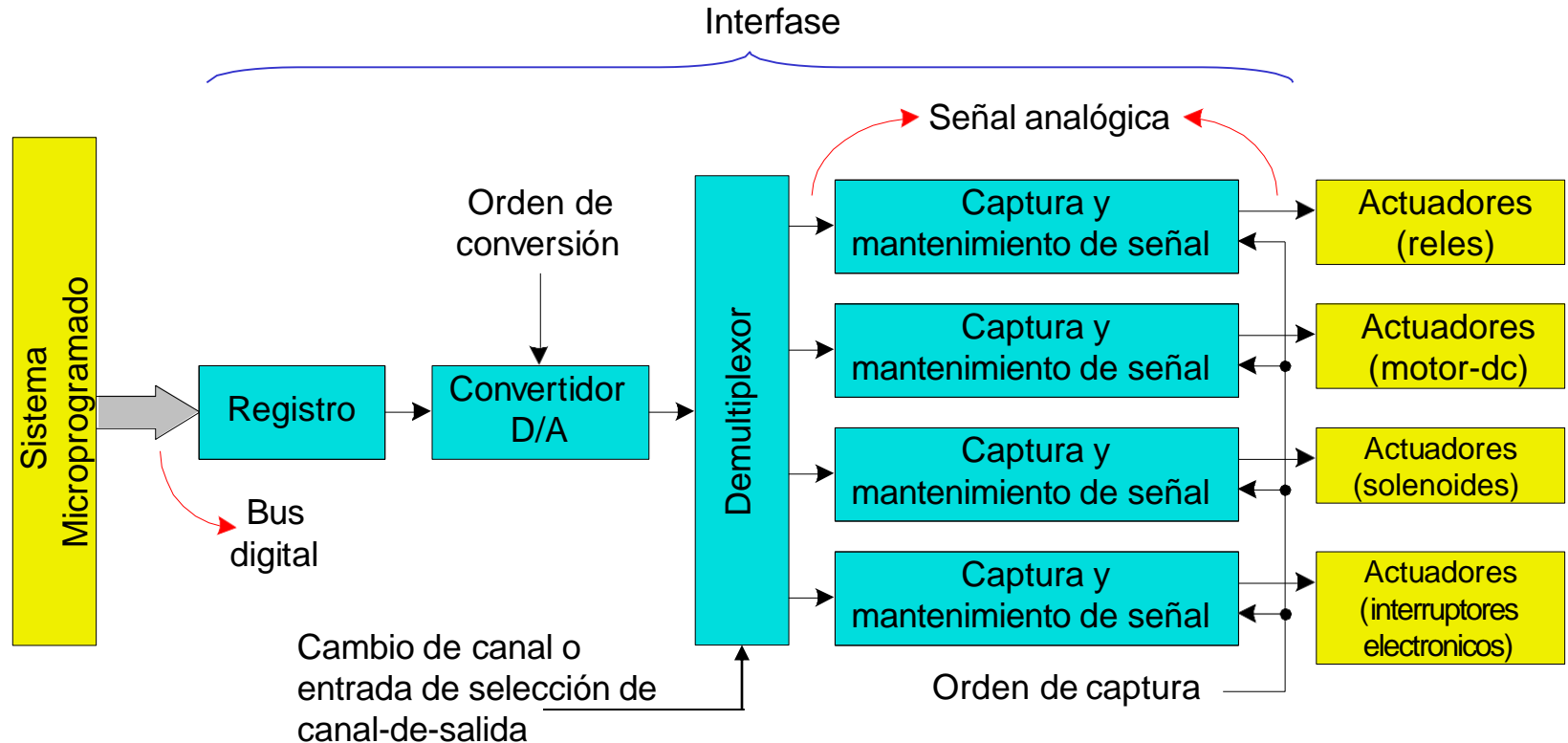


NOTA: Un transductor es un dispositivo que convierte una señal física en una eléctrica.

**Esquema del bloque de adquisición de datos: etapa de adquisición de datos**

# CONVERSORES

## Ejemplo de uso de las interfaces



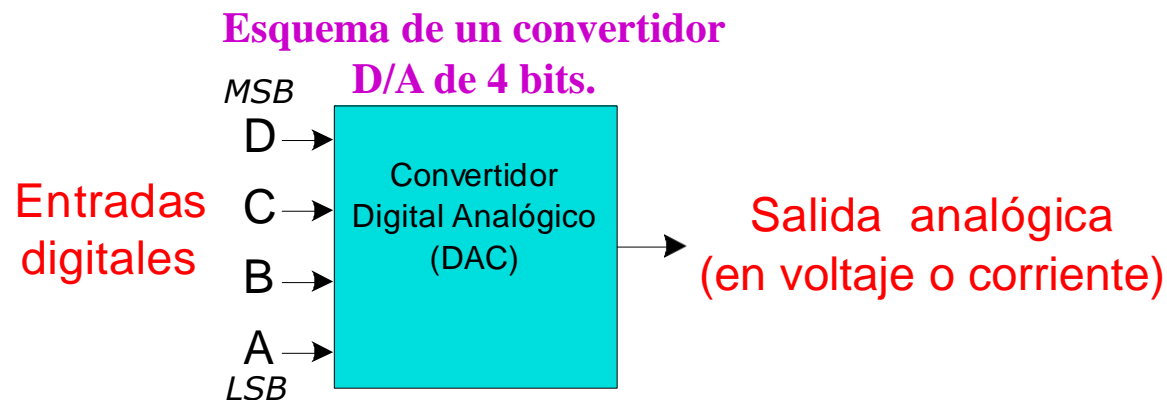
**Esquema del bloque de envío de datos:  
etapa de envío de datos**

# CONVERSORES

## Conversor Digital Analógico (DAC)

### Introducción

- La conversión de una señal digital a analógica, realizado mediante un dispositivo denominado como conversor DAC; es aquel proceso que consiste en tomar un valor representado en un código digital (binario, BCD o similar) para convertirlo a un voltaje o corriente que sea proporcional al código digital.



$$[Salida\ analógica] = K \cdot [Entrada\ digital]_{10}$$

# CONVERSORES

## Conversor Digital Analógico (DAC)

### Introducción

---

	<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>	<i>Vsal</i>		<i>DCBA</i>	<i>Vsal</i>
0	0	0	0	0	0	08	1 0 0 0	8
1	0	0	0	1	1	09	1 0 0 1	9
2	0	0	1	0	2	10	1 0 1 0	10
3	0	0	1	1	3	11	1 0 1 1	11
4	0	1	0	0	4	12	1 1 0 0	12
5	0	1	0	1	5	13	1 1 0 1	13
6	0	1	1	0	6	14	1 1 1 0	14
7	0	1	1	1	7	15	1 1 1 1	15

Ejemplo de valores del voltaje de salida en un DAC de 4 para valores digitales de entrada que van desde  $0000_2$  a  $1111_2$

# CONVERSORES

## Conversor Digital Analógico (DAC)

### Ejemplos

---

**EJEMPLO-01:** Un *DAC* de 5 bits tiene salida a corriente y para una entrada digital de  $10100_2$ , se produce una corriente de salida de  $10\text{ mA}$ . ¿Cuál será el valor de  $I_{sal}$  para una entrada digital de  $11101_2$ ?

**Solución:**

Para la entrada digital  $10100_2 = 20_{10}$ , el DAC genera una salida

$$I_{sal} = 10\text{ mA}$$

Con los datos anteriores, se puede determina el valor de  $K$ :

$$I_{sal} = K \cdot [Entrada\ digital_{10}]$$

$$K = \frac{10\text{mA}}{20} = 0.50\text{ mA}$$

Para la entrada  $11101_2 = 29_{10}$ , el DAC genera una salida

$$\therefore I_{sal} = 0.5\text{ mA} \cdot 29_{10} = 14.50\text{mA}$$

# CONVERSORES

## Conversor Digital Analógico (DAC)

### Ejemplos

---

**EJEMPLO-02:** ¿Cuál es el valor máximo del voltaje producido por un *DAC* de 8 bits que genera  $1.0\text{ V}$  para una entrada digital de  $00110010_2$ ?

**Solución:**

Para la entrada digital  $00110010_2 = 50_{10}$ , el DAC genera una salida

$$V_{sal} = 1.0V$$

Con los datos anteriores, se determina el valor de  $K$ :

$$V_{sal} = K \cdot [\textit{Entrada digital}_{10}]$$

$$K = \frac{1V}{50} = 20\text{ mV}$$

El valor de voltaje máximo de salida se da para la entrada digital siguiente:

$$11111111_2 = 255_{10}$$

Para esta entrada digital, el DAC generará la siguiente salida:

$$\therefore V_{sal} = 20\text{ mV} \cdot 255_{10} = 5.10V$$

# CONVERSORES

## Conversor Digital Analógico (DAC)

### Factores de ponderación

---

- Para un *DAC* de 4-bits, cuya tabla de valores de voltaje se describió en laminas anteriores; se puede apreciar que cada entrada digital se asocia y contribuye con un valor de salida analógica de voltaje. De dicha tabla, podemos extraer los valores de salida en las entradas digitales los cuales representan sus valores de ponderación o peso:

	D	C	B	A		Vsal (V)
1	0	0	0	1	→	1
2	0	0	1	0	→	2
4	0	1	0	0	→	4
8	1	0	0	0	→	8

Ejemplo de una tabla que contiene los valores de ponderación o peso de un DAC de 4 bits



# CONVERSORES

## Conversor Digital Analógico (DAC)

### Ejemplos

---

**EJEMPLO-03:** ¿Un convertidor de 5 bits produce  $V_{sal} = 0.2 V$  para una entrada digital de  $00001_2$ . Calcule el factor de ponderación del  $V_{sal}$  para una entrada  $11111_2$ ?

**Solución:**

Para la entrada digital  $00001_2 = 1_{10}$  el factor de ponderación del DAC es  $0.2V$

Para  $00010_2$ ,  $00100_2$ ,  $01000_2$  y  $10000_2$  serán  $0.4V$ ,  $0.8V$ ,  $1.6V$  y  $3.2V$

Para  $11111_2$  será  $3.2V + 1.6V + 0.8V + 0.4V + 0.2V = 6.2V$

$$V_{sal} = 6.2V$$

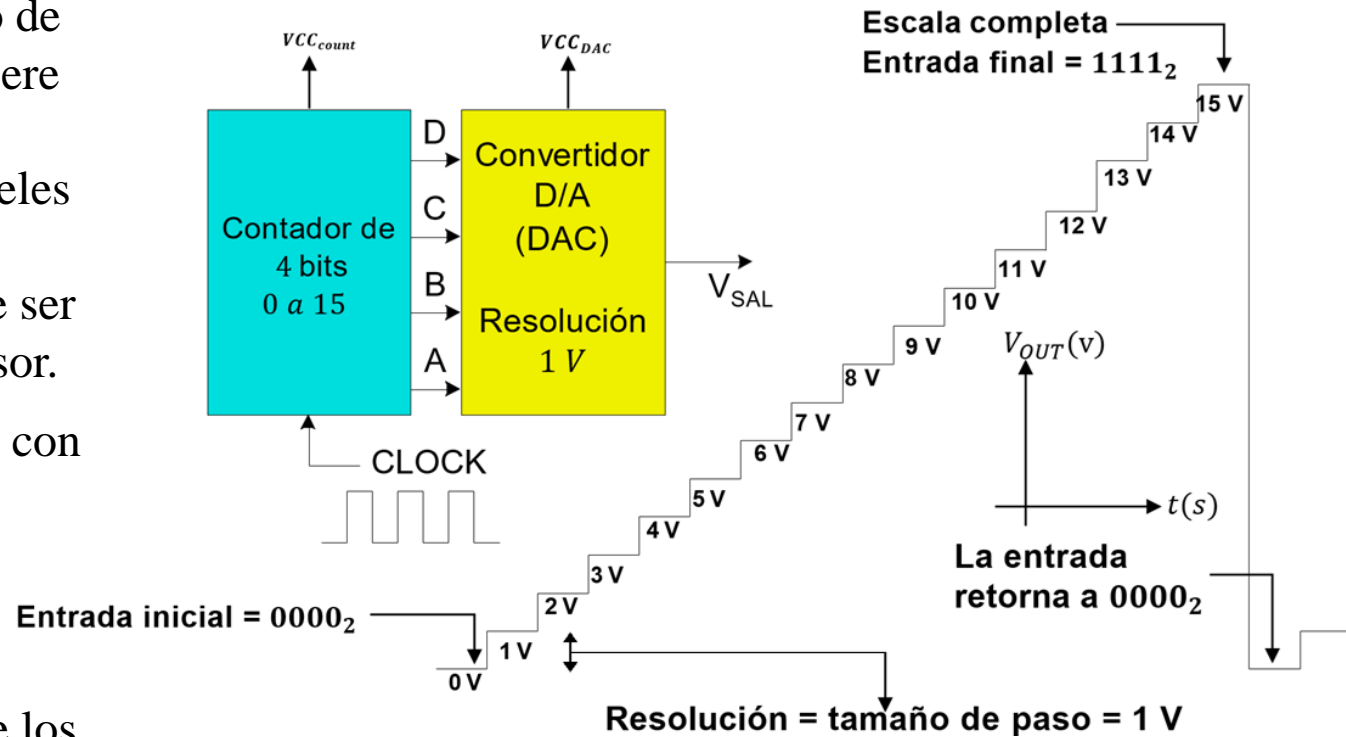
# CONVERSORES

## Conversor Digital Analógico (DAC)

### Resolución o tamaño de paso

- La resolución o tamaño de paso en un DAC se refiere a la menor diferencia incremental entre 2 niveles de salida analógica consecutivos que puede ser generada por el conversor.

- Representa la precisión con la que el DAC puede representar diferentes valores de voltaje o corriente en su salida analógica en función de los valores digitales de entrada.



**Ejemplo de un DAC de 4 bits de entrada binaria ponderada**

# CONVERSORES

## Conversor Digital Analógico (DAC)

### Ejemplos

**EJEMPLO-04:** ¿Cuál es la resolución o tamaño de paso de un DAC de 5 bits que produce  $V_{sal} = 0.2V$  para una entrada digital de  $00001_2$ ?

#### Solución:

Para la entrada digital

$$00001_2 = 1_{10},$$

el factor de

ponderación del

DAC es  $0.2V$ ,

el cual coincide con

su tamaño de paso



o resolución. La forma de onda de salida es la siguiente, en el rango de 0V a 6.2V (hasta toda la escala o escala completa), para entradas digitales que van desde 00000 hasta 11111

# CONVERSORES

## Conversor Digital Analógico (DAC)

### Ejemplos

---

**EJEMPLO-05:** Para el DAC del ejemplo 4, determine  $V_{sal}$  para una entrada digital de  $10001_2$ ?

**Solución:**

Para la entrada digital  $00001_2 = 1_{10}$ (LSB), el factor de ponderación del DAC es  $0.2V$  que es igual al tamaño de paso y también igual al factor de proporcionalidad  $K$

Para  $10001_2 = 17_{10}$ ,  $V_{sal} = 17 \cdot 0.2V$

Por lo tanto:

$$\therefore V_{sal} = 3.4V$$

# CONVERSORES

## Conversor Digital Analógico (DAC)

### Ejemplos

**EJEMPLO-06:** Un *DAC* de 10 bits tiene un tamaño de paso de  $10\text{ mV}$ . Determine el voltaje de salida en la escala completa y también la resolución porcentual?

#### **Solución:**

Para 10 bits, habrá  $\#pasos = 2^{10} - 1 = 1023$ , es decir, en total habrán 1023 pasos con un tamaño de paso (o resolución) de  $10\text{mV}$ ; este tamaño de paso o resolución coincide con el factor de proporcionalidad  $K$

Para el paso 1023, en la escala completa ( $f_s$ ), se tiene lo siguiente:

$$V_{sal(f_s)} = \text{tamaño paso} \cdot \#pasos = 10\text{mV} \cdot 1023$$

Por lo tanto:

$$\therefore V_{sal(f_s)} = 10.23\text{V}$$

La resolución porcentual será:

$$Res_{\%} = \frac{K}{V_{sal(f_s)}} = \frac{10\text{mV}}{10.23\text{V}} \cdot 100\% \approx 0.1\%$$

# CONVERSORES

## Conversor Digital Analógico (DAC)

### Especificaciones de un DAC

- **Resolución:** Se refiere a la capacidad de un DAC para representar niveles de salida analógica en función de los valores digitales de su entrada. Se calcula como el recíproco de la cantidad de pasos  $((2^n - 1)$  valores, donde  $n$  es el # bits del DAC) que un DAC puede representar. Por ejemplo:

- Un DAC de 4 bits tiene una resolución porcentual de:

$$Res(\%) = \frac{1}{2^4 - 1} \cdot 100\% \approx 6.67\%$$

- Un DAC de 8 bits tiene una resolución de:

$$Res(\%) = \frac{1}{2^8 - 1} \cdot 100\% \approx 0.39\%$$

- **Precisión:** Se refiere a la medida de la exactitud con la que un DAC puede generar una salida analógica (salida real) en comparación con la salida analógica esperada (salida ideal) para determinados valores digitales de entrada. Se calcula como un porcentaje de la señal de salida en la escala completa o máxima,  $V_{sal(fs)}$  o  $I_{sal(fs)}$ . Por ejemplo:

- Si para un DAC de 8 bits,  $V_{sal(fs)} = 10V$  y  $Precis = \pm 0.1\%$ , entonces para cualquier  $V_{sal}$  del ADC

$$Error = 10V \cdot \pm 0.001 = \pm 10mV \text{ \& } Error_{max} = +10mV$$

- Idealmente,  $Precis \leq \pm 0.5 \cdot V_{sal(LSB)}$ , además,

$$V_{sal(LSB)} = \frac{V_{sal(fs)}}{2^n} = \frac{V_{sal(fs)}}{2^8} = 0.39\% \cdot V_{sal(fs)}, \text{ por lo tanto,}$$

$$Precis \leq \pm 0.5 \cdot 0.39\% \cdot V_{sal(fs)}$$

$$\therefore Precis \leq \pm 0.195\% \cdot V_{sal(fs)} \approx \pm 0.2\% \cdot V_{sal(fs)}$$

# CONVERSORES

## Conversor Digital Analógico (DAC)

### Especificaciones de un DAC

---

- **Linealidad**: Un error lineal en un DAC es una desviación respecto a la salida ideal (una línea recta). Un caso especial es el error de offset, que es la tensión de salida cuando los bits de entrada son todos ceros.
- **Monotonidad**: Un DAC es monotónico si su salida aumenta a medida que la entrada binaria se incrementa de un valor a otro. Es decir, no produce escalones inversos o no da ningún paso atrás cuando se le aplica una entrada digital.
- **Tiempo de establecimiento**: Se define como el tiempo necesario para que la salida del DAC pase de cero al fondo de escala cuando la entrada binaria cambia de todos los 0 a todos los 1. También se puede indicar como el tiempo que tarda la salida de un DAC en establecerse dentro de  $\pm \frac{1}{2} \cdot \text{tamaño paso}$  de su valor final, es decir:

$$t_{est} = \pm 0.5 \cdot \text{tamaño paso} \cdot V_{sal(fs)},$$

# CONVERSORES

## Conversor Digital Analógico (DAC)

### Ejemplos

**EJEMPLO-07:** Determine la salida del *DAC*, si se aplican a las entradas las formas de onda que se muestra en la figura (secuencia de números de 4 bits). La entrada *D0* es el *LSB*

#### **Solución:**

Las corrientes de cada una de las entradas son las siguientes:

$$I_0 = \frac{5V}{200k\Omega} = 0.025mA$$

$$I_1 = \frac{5V}{100k\Omega} = 0.05mA$$

$$I_2 = \frac{5V}{50k\Omega} = 0.1mA$$

$$I_3 = \frac{5V}{25k\Omega} = 0.2mA$$

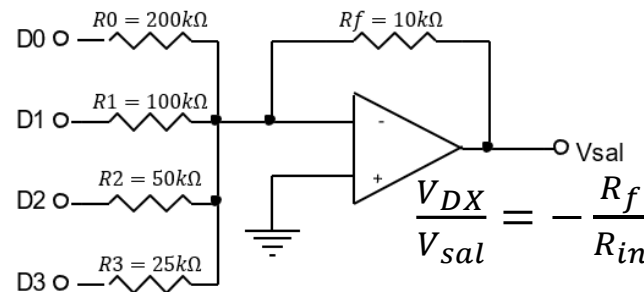
Y los voltajes  $V_{DX}$  a consecuencia de las corrientes de cada una de las entradas será:

$$V_{D0} = -10k\Omega \cdot 0.025mA = -0.25V$$

$$V_{D1} = -10k\Omega \cdot 0.05mA = -0.5V$$

$$V_{D2} = -10k\Omega \cdot 0.1mA = -1.0V$$

$$V_{D3} = -10k\Omega \cdot 0.2mA = -2.0V$$



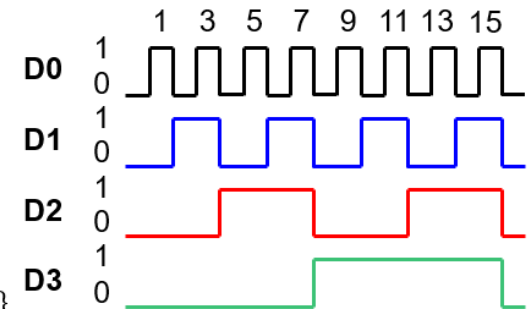
$$\frac{V_{DX}}{V_{sal}} = -\frac{R_f}{R_{in}}$$

$$R_{in} = \{R_0, R_1, R_2, R_3\}$$

$$V_{DX} = \{D_0, D_1, D_2, D_3\}$$

$$I_X = \{I_0, I_1, I_2, I_3\}$$

$$I_X = \frac{V_{sal}}{R_{in}} \rightarrow V_{DX} = -R_f \cdot I_X$$





# CONVERSORES

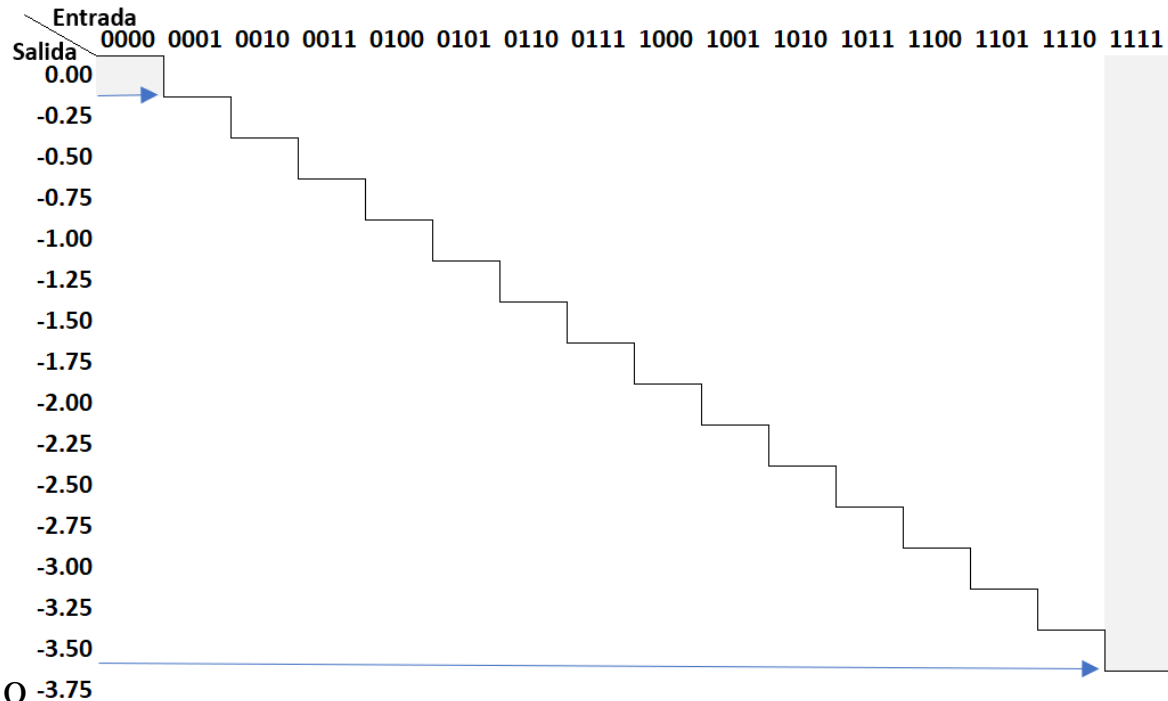
## Conversor Digital Analógico (DAC)

### Ejemplos

Así mismo:

- $0000_2$  produce un  $V_{sal} = 0V$
- $0001_2$  produce un  $V_{sal} = -0.25V$
- $0010_2$  produce un  $V_{sal} = -0.5V$
- $0011_2$  produce un  $V_{sal} = (-0.25V) + (-0.50V) = -0.75V$

Es decir, cada código binario sucesivo genera  $V_{sal} + (-0.25)$  lo que genera una forma de onda de salida que va desde  $0V$  a  $-3.75V$ , a pasos de  $-0.25V$ , como se ilustra a continuación:



# CONVERSORES

## Conversor Analógico Digital (ADC)

### Introducción

---

- La conversión analógico digital mediante un dispositivo ADC es el proceso por el cual una magnitud analógica, p.e. una forma de onda de voltaje, corriente o potencia; se convierte a un formato digital.
- La conversión analógico digital es necesaria cuando se debe expresar en forma digital una serie de *magnitudes físicas* que se miden con el propósito de procesarlas y almacenarlas en un computador, o presentarlas en un visualizador.
- El proceso de conversión analógica a digital implica muestrear la señal analógica a intervalos regulares de tiempo y luego cuantificar la magnitud de cada muestra en una serie de valores discretos. Los ADC toman muestras de la señal analógica a una frecuencia específica (frecuencia de muestreo) y asignan un valor digital a cada muestra basado en su amplitud y la resolución del ADC.
- Existen muchas técnicas para diseñar ADC pero, desde el punto de vista funcional, todas persiguen o realizan la misma tarea.

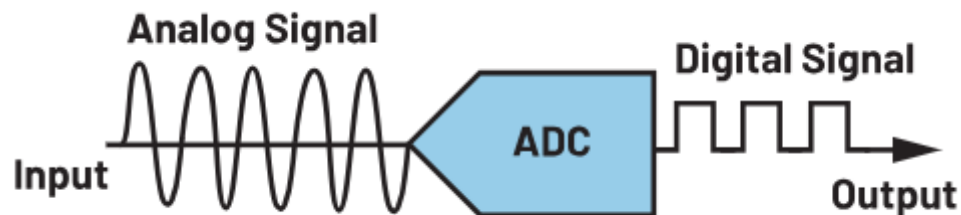
# CONVERSORES

## Conversor Analógico Digital (ADC)

### Definición

---

- Un convertidor analógico-digital, ADC, es un dispositivo electrónico capaz de convertir una entrada analógica de voltaje a un valor binario. Se emplea ampliamente para recibir señales que se obtienen del sensado de magnitudes físicas del mundo real y luego convertirlas a un formato digital. La señal analógica, que varía de forma continua en el tiempo, se conecta a la entrada del dispositivo y se somete a un muestreo a una velocidad fija obteniéndose así una señal digital a la salida.



# CONVERSORES

## Conversor Analógico Digital (ADC)

### Definición

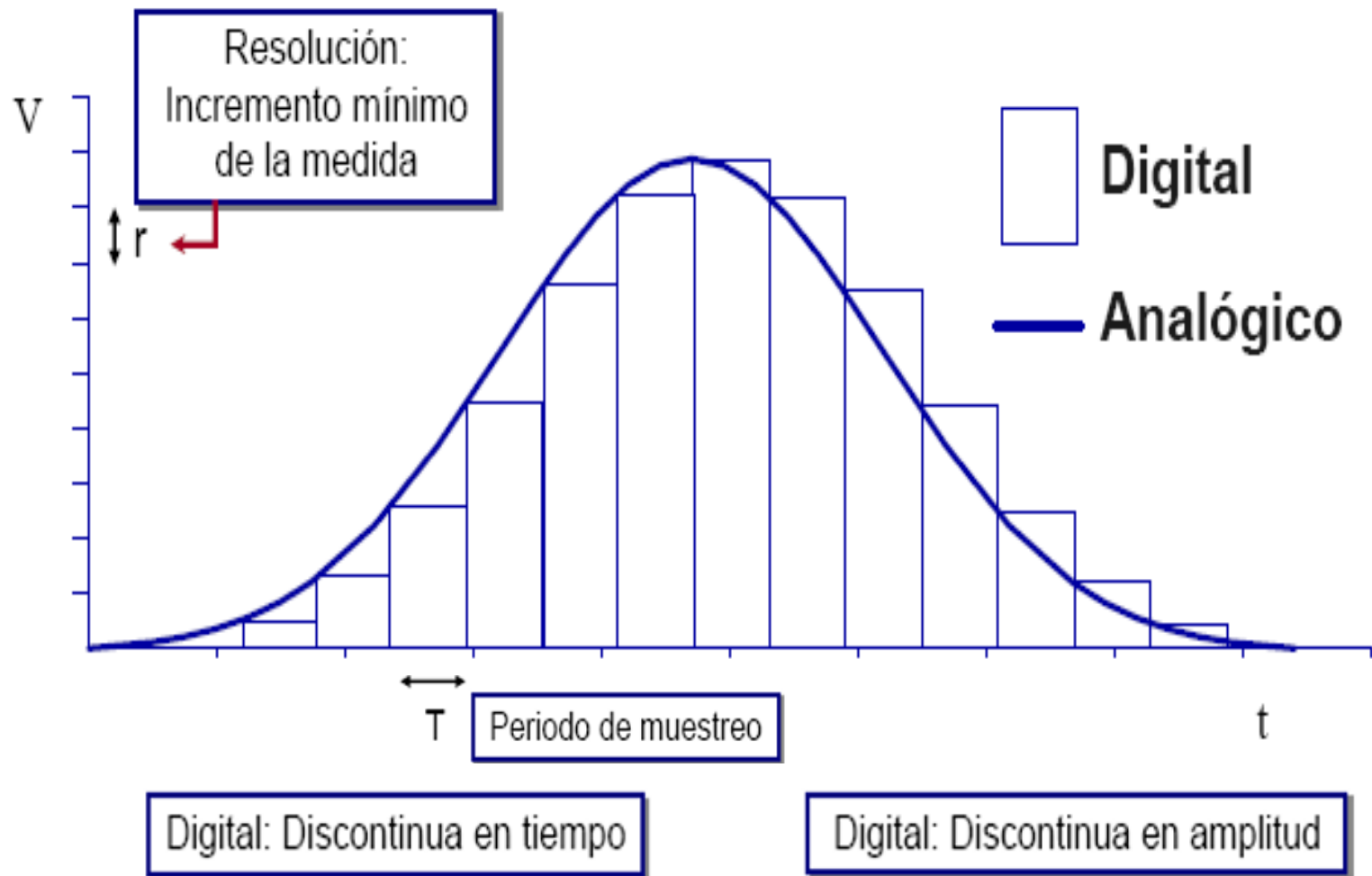
---

- Los ADC son dispositivos electrónicos que establecen una relación biunívoca entre el valor de la señal en su entrada y la palabra digital obtenida en su salida. La relación se establece en la mayoría de los casos, tomando como referencia un  $V_{ref}$
- Un ADC posee dos señales de entrada llamadas  $V_{ref+}$  y  $V_{ref-}$  y determinan el rango al que se convertirá una señal de entrada.
- El ADC establece una relación entre su entrada (señal analógica) y su salida (señal digital) el cual depende de su resolución. Esta resolución se puede saber, siempre y cuando se conozcan el valor máximo que la entrada de información utiliza y la cantidad máxima de la salida en dígitos binarios.

# CONVERSORES

## Conversor Analógico Digital (ADC)

### Forma de onda de salida de un ADC

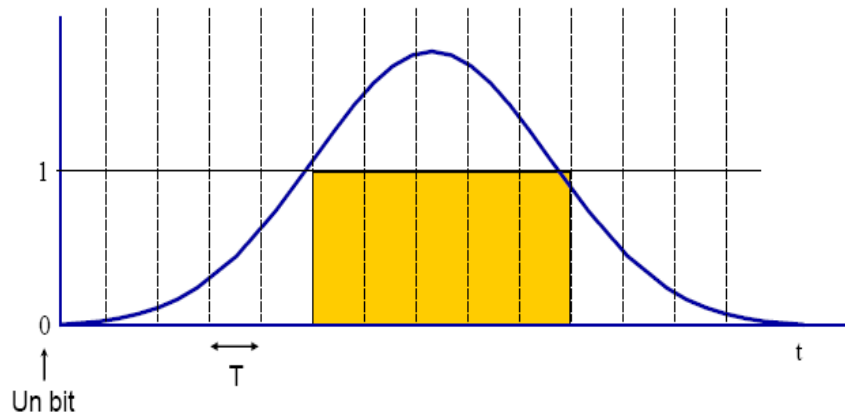


# CONVERSORES

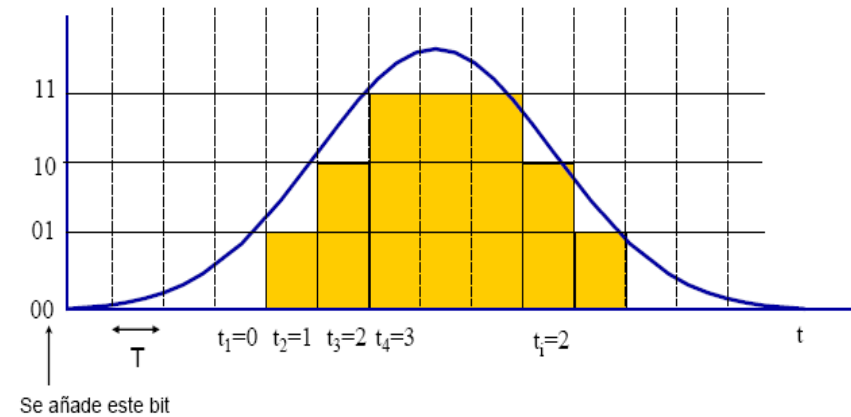
## Conversor Analógico Digital (ADC)

### Forma de onda de salida de un ADC de 1, 2 y 3-bits

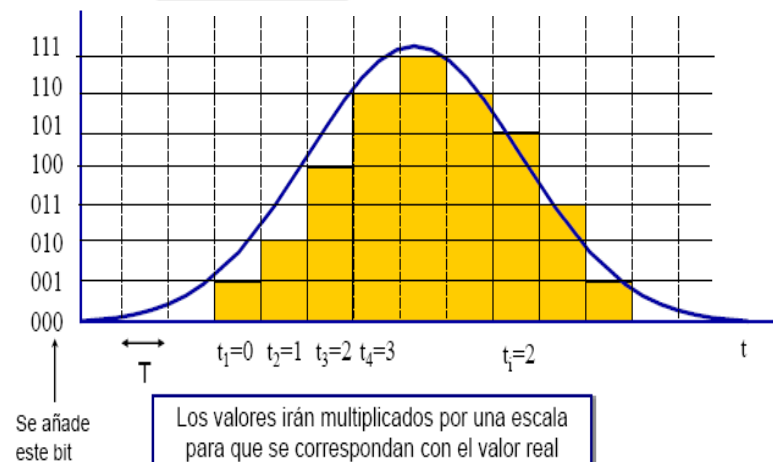
1 bit de resolución La señal valdrá 0 ó 1



2 bits de resolución La señal valdrá 0, 1, 2, 3



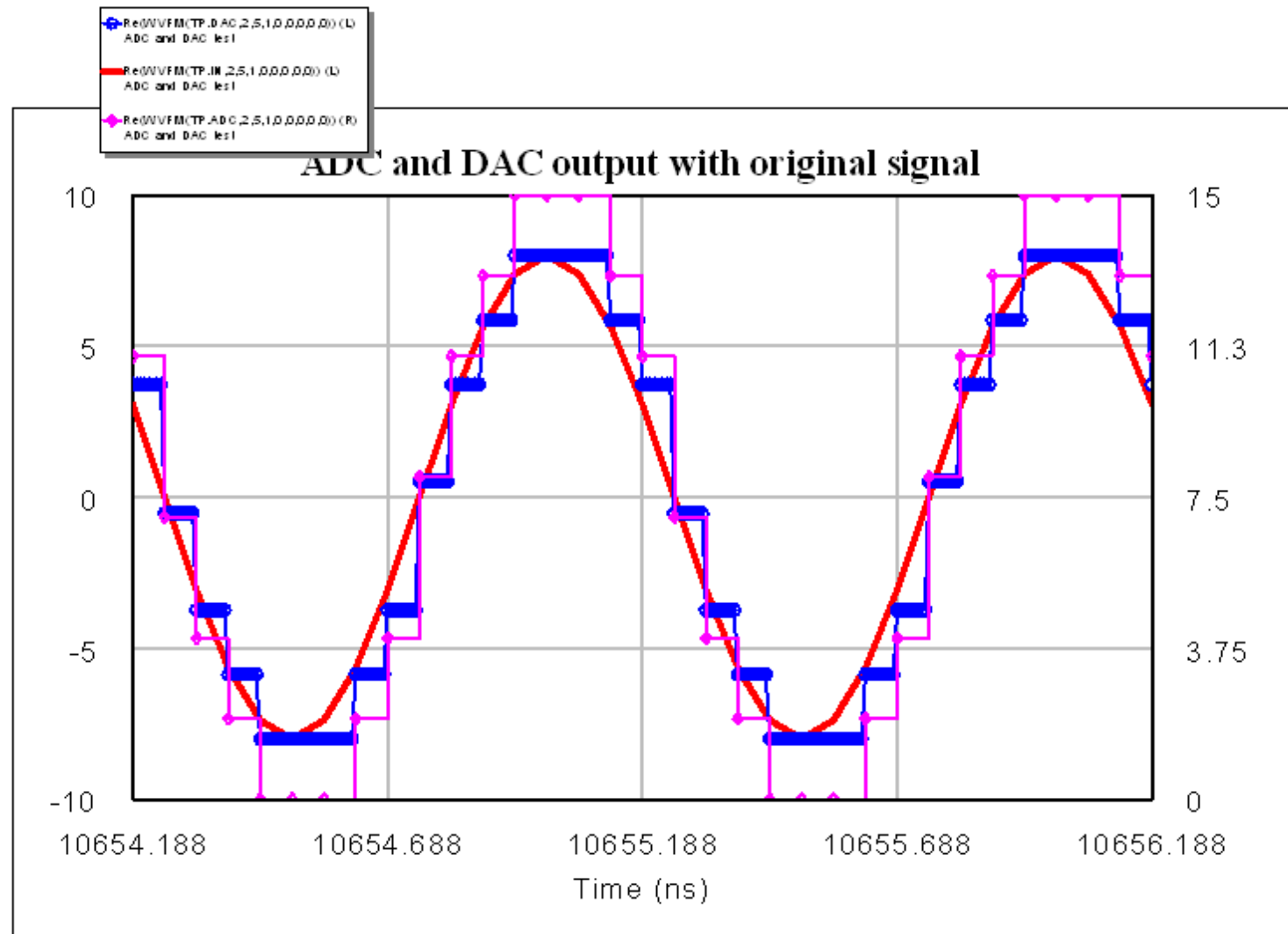
3 bits de resolución La señal valdrá {0, ..., 7}



# CONVERSORES

## Conversor Analógico Digital (ADC)

### Definición



# CONVERSORES

## Conversor Analógico Digital (ADC)

### ADC básico

- La operación de los ADCs básicos consiste en lo siguiente:
  - El comando de INICIO pasa a ALTO por un breve lapso, dando inicio a la operación.
  - A una frecuencia determinada por el reloj (CLK), la unidad de control modifica de forma continua el número binario que esta almacenado en el registro (el registro puede ser un contador o, en general, un generador de secuencia).
  - El número binario del registro es convertido por el DAC en un voltaje analógico  $V_{AX}$
  - El OPAMP compara  $V_{AX}$  con la entrada analógica  $V_A$ . Mientras  $V_{AX} < V_A$ , la salida del comparador permanece en ALTO, pero cuando  $V_{AX} > V_A$ , la salida cambia a BAJO y detiene el proceso de modificación del numero en el registro.
  - La lógica de conversión activa la señal de fin de conversión, FDC.

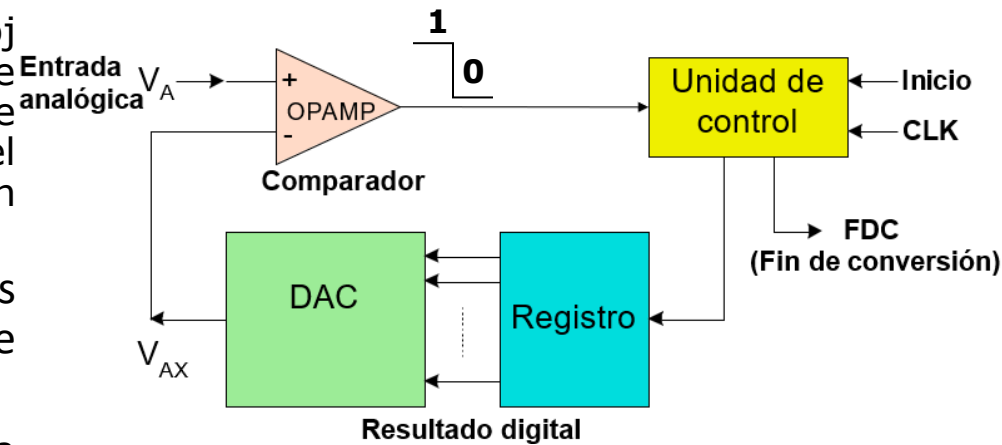


Diagrama de un ADC básico



# CONVERSORES

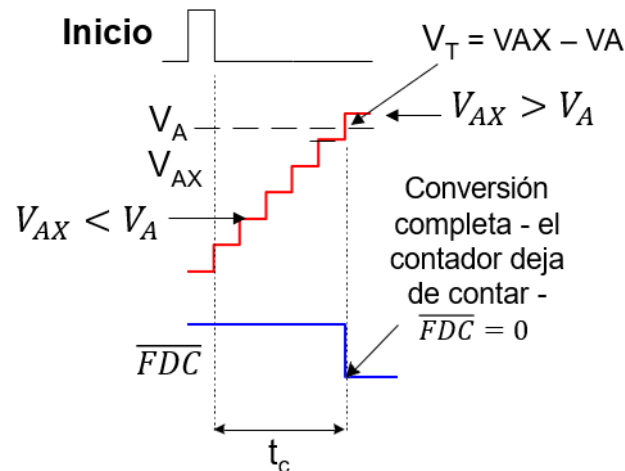
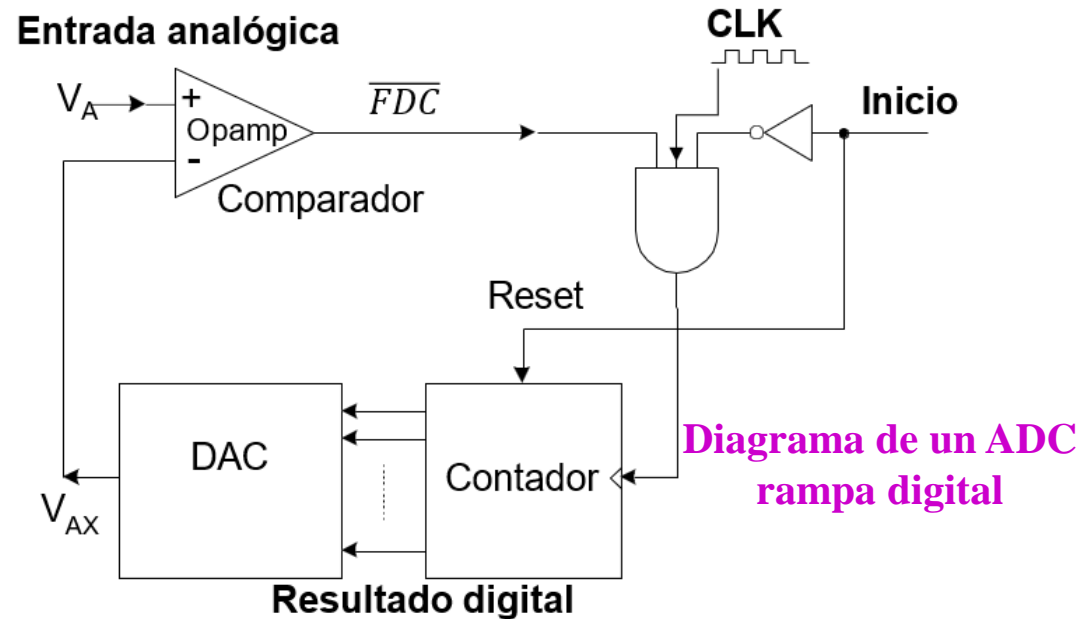
## Conversor Analógico Digital (ADC)

### ADC rampa digital

- En general los elementos que componen en forma lógica un ADC son los siguientes:

1. Un registro (que puede ser un contador o generador de secuencia)
2. Un DAC.
3. Un comparador analógico construido con un OPAMP.
4. Una compuerta AND de control

- El proceso de conversión es específicamente por comparación entre el voltaje de entrada analógico  $V_A$  y el voltaje del conversor DAC que es  $V_{AX}$ .



**Donde:**

$V_A$  : Voltaje entrada analógica

$V_T$  : Voltaje umbral

$t_c$  : Tiempo de conversión

$\overline{FDC}$  : Fin de conversión, activo con 0

CLK: Reloj

# CONVERSORES

## Conversor Analógico Digital (ADC)

### Ejemplos

---

**EJEMPLO-08:** Si se tiene un ADC rampa digital, que opera a una frecuencia de reloj de  $1\text{MHz}$ ,  $VT = 0.1\text{ mV}$ , un voltaje del  $DAC$  a escala completa de  $10.23\text{V}$ , un voltaje de referencia de  $0\text{V}$  y una entrada por el registro (o contador) de 10 bits. Determine:

1. La salida digital obtenida para un  $VA = 3.728$
2. El tiempo de conversión  $t_c$
3. La resolución del  $ADC$
4. El rango de los voltajes de entrada que mantienen la misma codificación que  $VA = 3.728$ .
5. El tiempo máximo de conversión  $t_{c_{max}}$
6. La frecuencia máxima de conversión  $f_{c_{max}}$
7. La frecuencia máxima de conversión según el teorema de muestreo

# CONVERSORES

## Conversor Analógico Digital (ADC)

### Ejemplos

---

#### Solución:

1. El DAC tiene una entrada de 10 bits y una salida de escala completa de  $V_{sal(fs)} = 10.23 V$ . Por otra parte, el número de pasos a escala completa será  $\#pasos = 2^{10} - 1 = 1023$ ; por lo tanto, tamaño de paso es:

$$Res = \text{tamaño paso} = \frac{V_{sal(fs)}}{\#pasos} = \frac{10.23V}{1023} = 10mV$$

Esto significa que  $V_{AX}$  aumenta en pasos de  $10 mV$  cuando el contador de 10 bits cuenta hacia arriba desde 0. Ya que  $V_A = 3.728V$  y  $V_T = 0.1mV = 0.0001V$ ; y cuando  $V_{AX}$  es mínimamente mayor que  $V_A$  en  $V_A + V_T = V_{AX} = 3.7281 V$ , antes que el comparador cambie al estado BAJO( $\overline{FDC} = 0$ ), significa que el contador dejará de contar y se completó la conversión; requerirá para esto:

$$\frac{3.7281V}{10 mV} = 372.81 \approx 373 \text{ pasos}$$

Al término de la conversión, el conversor contendrá el equivalente binario de 373, que es  $0101110101_2$ . Este es el equivalente digital deseado que produce el DAC que tiene este ADC para que se tenga un  $V_A = 3.728 V$ .

# CONVERSORES

## Conversor Analógico Digital (ADC)

### Ejemplos

---

#### Solución:

2. Del resultado obtenido en (1); se necesitaron 373 pasos para completar la conversión. En consecuencia, ocurrieron 373 pulsos de reloj a razón de un pulso por microsegundo ( $T = \frac{1}{1MHz} = 1\mu s$ ), según el dato de la frecuencia del reloj (CLK). Esto da un tiempo total de conversión  $t_c = 1\mu s \cdot 373 = 373 \mu s$ .
3. La resolución de este convertidor es igual al tamaño de paso del DAC que integra, que es  $10 mV$ . En porcentaje es :

$$Res(\%) = \frac{1}{2^{10} - 1} \cdot 100\% \approx 0.1\%$$

# CONVERSORES

## Conversor Analógico Digital (ADC)

### Ejemplos

#### Solución:

4. En la siguiente tabla se muestra el voltaje de salida ideal  $V_{AX}$  para el DAC en diferentes pasos alrededor del número 373.

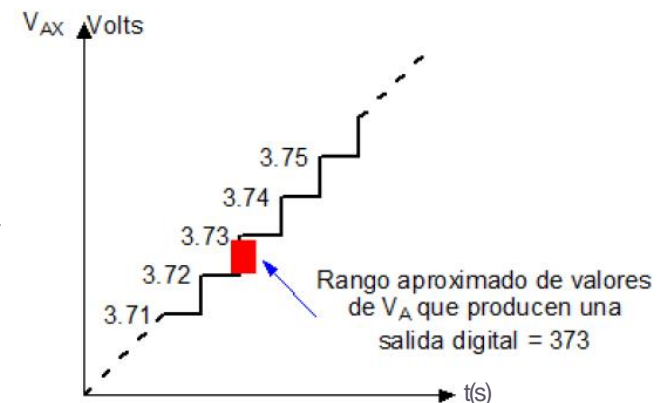
Si  $V_A$  es un poco menor que 3.72 V (por una cantidad menor que  $V_T = 0.1 \text{ mV}$ ), entonces  $\overline{FDC}$  no cambiará al estado BAJO cuando  $V_{AX}$  alcance al paso 372 ( $V_{AX} = 3.72 \text{ V}$ ) pero lo hará cuando el paso sea 373 ( $V_{AX} = 3.73 \text{ V}$ ).

Si  $V_A$  es un poco menor que 3.73 V (por una cantidad menor que  $V_T = 0.1 \text{ mV}$ ), entonces  $\overline{FDC}$  cambiará al estado BAJO sólo cuando  $V_{AX}$  alcance el paso 374 ( $V_{AX} = 3.74 \text{ V}$ ). De este modo, siempre y cuando  $V_A$  se encuentre de manera aproximada entre 3.72 V y 3.73 V,  $\overline{FDC}$  cambiará al estado BAJO cuando  $V_{AX}$  alcance 373 ( $V_{AX} = 3.73 \text{ V}$ ). El rango exacto de valores para  $V_A$  es:

$$(3.72 \text{ V} - V_T) \text{ a } (3.73 \text{ V} - V_T)$$

Pero ya que  $V_T$  es muy pequeño, se puede prescindir de su valor y afirmar que el rango es aproximadamente desde 3.72 V hasta 3.73 V, con un valor de rango igual a 10 mV, cifra que es igual a la resolución del DAC. La siguiente figura ilustra este hecho.

PASO	$V_{AX}(\text{V})$
371	3.71
372	3.72
373	3.73
374	3.74
375	3.75



# CONVERSORES

## Conversor Analógico Digital (ADC)

### Ejemplos

---

#### Solución:

5. Para un convertidor de  $n$  bits el tiempo máximo de conversión es:

$$\therefore t_{c(max)} = (2^n - 1) \cdot T_{CLK}$$

Para el DAC de es ejemplo, sería lo siguiente:

$$t_{c(max)} = (2^{10} - 1) \cdot 1\mu s = 1023\mu s$$

6. Así mismo:

$$\therefore f_{c(max)} = \frac{1}{t_{c(max)}} = 0.977kHz$$

7. Algunas veces se especifica el tiempo promedio de conversión, como la mitad del tiempo máximo de conversión. Para el convertidor Rampa Digital esta será:

$$\therefore t_{c(prom)} = \frac{t_{c(max)}}{2} \approx 2^{n-1} \cdot T_{CLK}$$

# CONVERSORES

## Conversor Analógico Digital (ADC)

### ADC rampa digital – conclusiones

---

- La desventaja principal del método de rampa digital es que el tiempo de conversión  $t_c$  se duplica esencialmente por cada bit que se agrega al contador, de manera que la resolución puede ser mejorada sólo con un  $t_c$  mayor o más largo.
- Este *ADC*, es inadecuado para aplicaciones donde tienen que efectuarse *ADCs* repetitivas de una señal analógica que cambia rápidamente.
- Sin embargo, para aplicaciones de baja velocidad la simplicidad relativa del convertidor de rampa digital es una ventaja sobre los *ADCs* de alta velocidad más complejos.

# CONVERSORES

## Conversor Analógico Digital (ADC)

### ADC por aproximaciones sucesivas - CAS

---

- Este *ADC* es uno de los más usados a pesar de poseer un circuito más complejo que los ADC de rampa digital.
- Como característica, posee un tiempo de conversión más pequeño que los de rampa digital y es de valor fijo y no depende del valor de la señal analógica.
- En la siguiente transparencia se ilustra el diagrama de un *CAS* y también se detalla su funcionamiento. Es parecido al diagrama del ADC rampa digital, pero prescinde del circuito contador y, en vez de ello, utiliza un registro de almacenamiento temporal.



# CONVERSORES

## Conversor Analógico Digital (ADC)

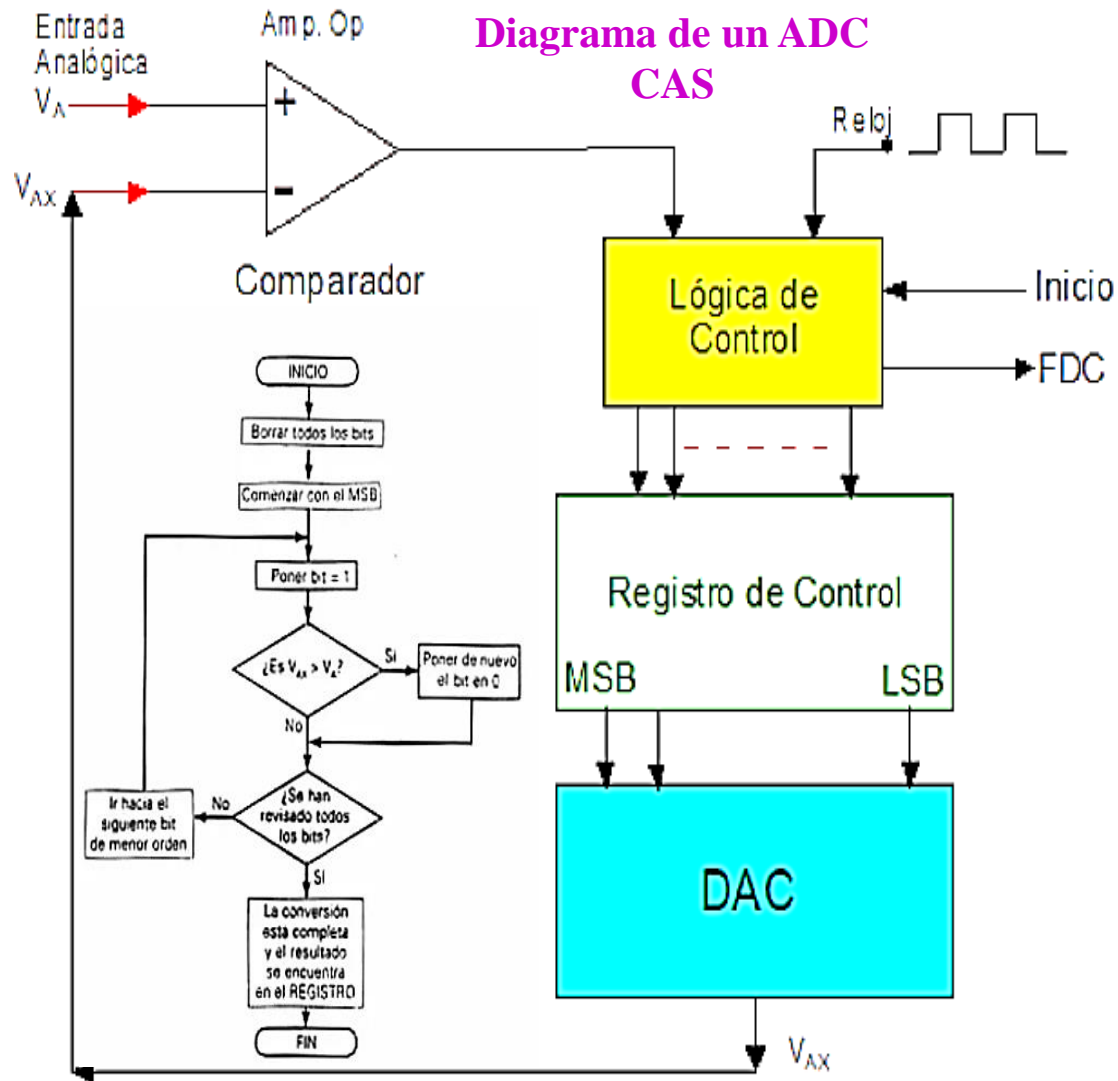
### ADC por aproximaciones sucesivas - CAS

- La operación básica de los ADC CAS consiste en lo siguiente:

1. En principio, todos los bits son 0, e iniciando con el MSB se cambia a 1 y se compara con la entrada analógica ( $V_A$ ) utilizando un DAC.
2. Si la salida del DAC ( $V_{AX}$ ) no excede la señal de entrada ( $V_A$ ), el bit se deja a 1 o viceversa.
3. Se continua con el siguiente bit hasta el LSB.

- Consideraciones:**

1. La salida digital es puesta en formato paralelo.
2. El ADC usa  $n$  ciclos de reloj.
3. Es una técnica muy popular, barata, relativamente precisa y rápida.



# CONVERSORES

## Conversor Analógico Digital (ADC)

### Ejemplos

**EJEMPLO-09:** Dibujar el diagrama de un ADC CAS de 4 bits con un tamaño de paso igual a 1V, con  $V_A = 10.4$  V

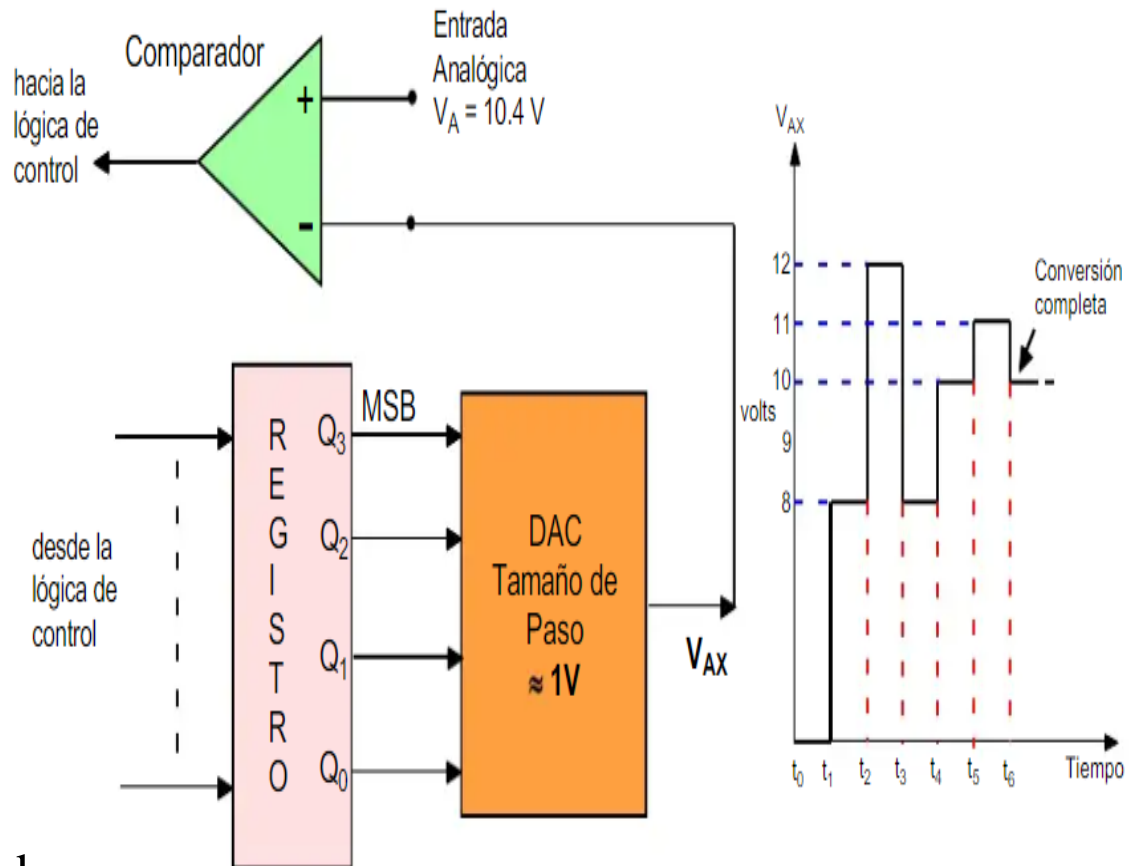
#### Solución:

En la práctica los CAS tienen muchos más bits que los que se mencionan en este ejemplo.

Los 4 bits del registro, que sirven como entradas al DAC, tienen como factores de ponderación

8, 4, 2 y 1V respectivamente.

Con la información proporcionada se genera el siguiente diagrama.



# CONVERSORES

## Conversor Analógico Digital (ADC)

### Ejemplos

---

**EJEMPLO-10:** Un ADC tipo CAS de 8 bits tiene una resolución,  $Res = tamaño\ paso = 20mV$  ¿Cuál sería la salida digital para una entrada analógica,  $V_A = 2.17V$

#### **Solución:**

Con la información proporcionada, determinamos lo siguiente:

$$\#paso = \frac{V_A}{tamaño\ paso} = \frac{2.17V}{20mV} = 108.50$$

Luego, el paso 108 generará  $V_{AX} = 20mV \cdot 108 = 2.16V$ , y el paso 109 generará  $V_{AX} = 20mV \cdot 109 = 2.18V$

El ADC tipo CAS siempre produce un  $V_{AX}$  final que es el paso anterior a  $V_A$ . Por consiguiente, para el caso donde  $V_A = 2.17V$ ,  $\#paso = 108_{10} = 01101100_2$

# CONVERSORES

## Conversor Analógico Digital (ADC)

### ADC por aproximaciones sucesivas – CAS

#### Tiempo de conversión ( $t_c$ )

---

- En el ADC CAS, la lógica de control recorre un bit del registro, uno a la vez y lo pone en 1 y decide si lo mantiene o no en 1 y va hacia el siguiente bit.
- El procesamiento de cada bit requiere de un ciclo de reloj, por lo tanto, el tiempo total de conversión para un CAS de  $n$  bits se hallará utilizando la siguiente expresión:

$$t_c = n \cdot T_{CLK}$$

- Este tiempo de conversión siempre será el mismo, sin importar cual será el valor de  $V_A$ .
- Esto se debe a que la lógica de control tiene que procesar un bit a la vez para determinar si es necesario mantenerlo en 1.

# CONVERSORES

## Conversor Analógico Digital (ADC)

### Ejemplos

---

**EJEMPLO-11:** Compare los tiempos máximos de conversión entre los ADCs rampa digital y CAS, ambos de 10-bits. Considere para ambos  $f_{CLK} = 500kHz$

### **Solución:**

Con la información proporcionada, determinamos lo siguiente:

$t_c(max)$  para ADC rampa digital:

$$t_c(max) = (2^n - 1) \cdot T_{CLK} = 1023 \cdot 2\mu s = 2046\mu s$$

$t_c(max)$  para ADC CAS:

$$t_c(max) = n \cdot T_{CLK} = 10 \cdot 2\mu s = 20\mu s$$

De los resultados anteriores se concluye que un ADC CAS es aprox. 100 veces más rápido que ADC rampa digital.

# CONVERSORES

## Conversor Analógico Digital (ADC)

### ADC CAS – conclusiones

---

- ADC CAS posee tiempos relativamente más rápidos, respecto al ADC rampa lineal.
- Su uso en aplicaciones de adquisición de datos posibilita que se adquiera más valores de las magnitudes físicas que se están sensando en un intervalo de tiempo específico.
- La rapidez es un factor muy importante sobre todo cuando los datos analógicos cambian a una frecuencia muy rápida.

# CONVERSORES

## Conversor Analógico Digital (ADC)

### ADC paralelo flash

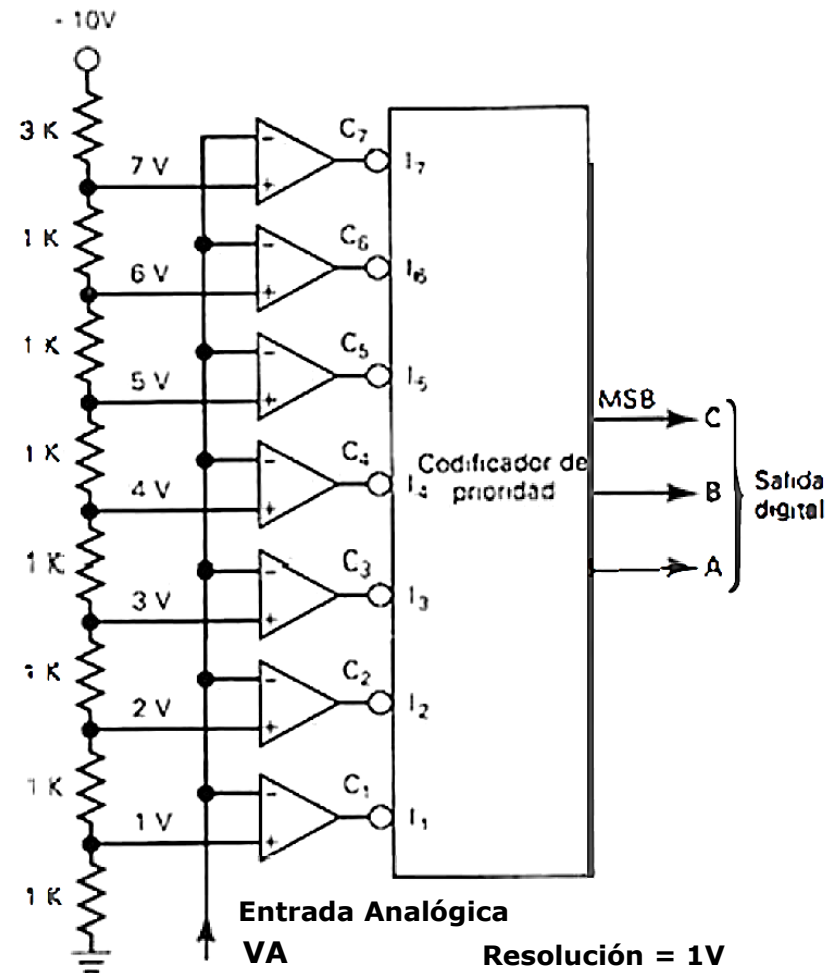
---

- Este *ADC* es el más rápido que se dispone actualmente, sin embargo, necesita más hardware frente a otros tipos de convertidores ADC.
- P.e., un ADC paralelo flash de 6 bits utiliza 63 comparadores analógicos, uno de 8 bits utiliza 255 comparadores, y uno de 10 bits usa 1023 comparadores.
- La gran cantidad de comparadores ( $2^n - 1$ ) para obtener una resolución de  $n$  bits, hace los ADC de este tipo sean grandes y consuman mucha energía.

# Conversor Analógico Digital (ADC)

## ADC paralelo flash

- En la figura se muestra un ADC paralelo flash de 3 bits y tamaño de paso o resolución de 1V.
- El divisor de voltaje genera 7 niveles de referencia que ingresan a cada una de las entradas no inversoras que tienen cada uno de los 7 comparadores del ADC
- El factor de ponderación de la entrada LSB del codificador es 1V.
- La entrada analógica VA se conecta a las entradas inversoras de los comparadores.
- Las salidas de cada uno de los 7 comparadores ingresan a codificador con prioridad de 3-bits.

[illegible]



# CONVERSORES

## Conversor Analógico Digital (ADC)

### ADC paralelo flash

#### Tiempo de conversión

---

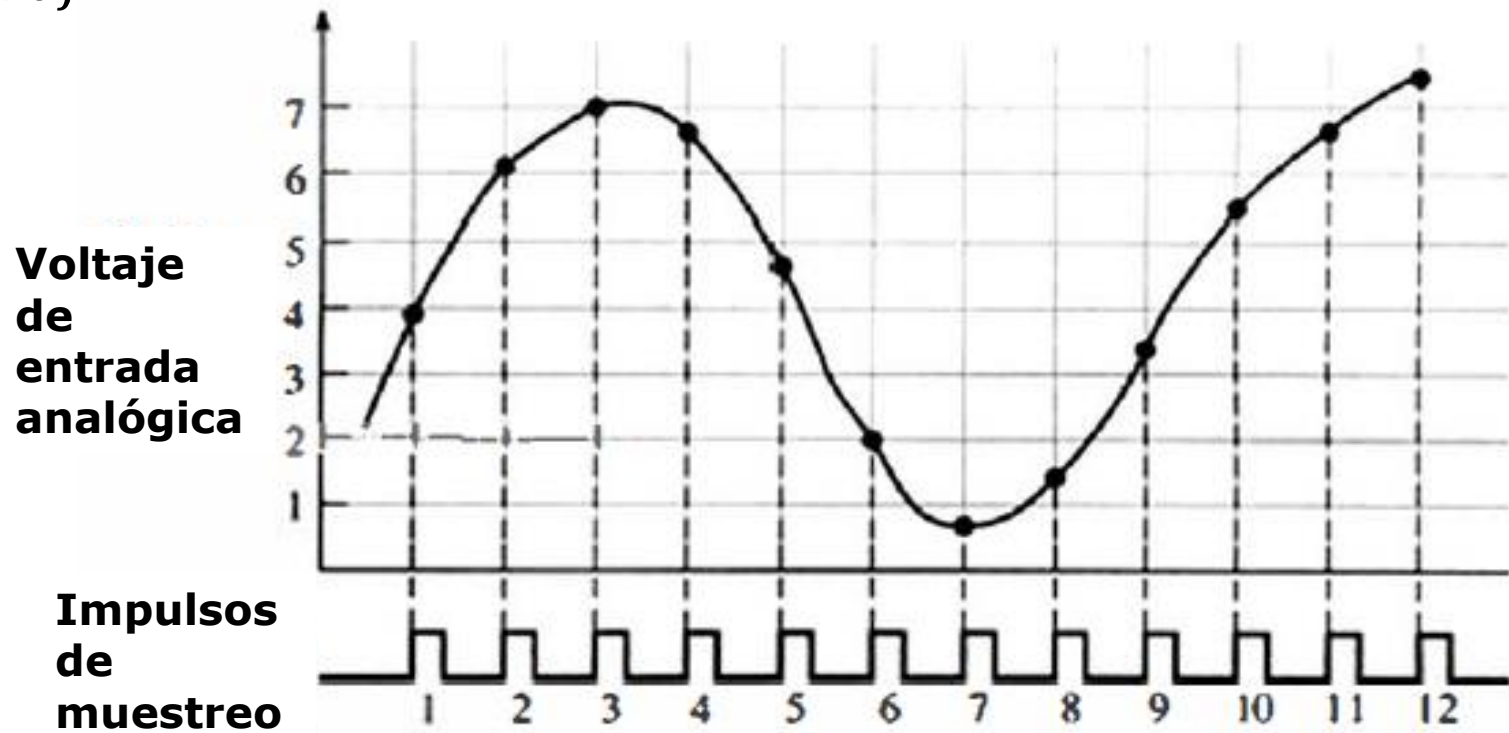
- El ADC paralelo flash no usa ninguna señal de reloj ya que su funcionamiento no necesita sincronización o secuenciación.
- La conversión se realiza de manera continua.
- Cuando cambia el valor de la entrada analógica VA, también lo hacen las salidas del comparador y a consecuencia de esto también cambian las salidas del codificador con prioridad.
- Para este tipo de ADC; el tiempo de conversión se define como el tiempo que transcurre entre un cambio de salida digital a otra como respuesta a un cambio en la entrada analógica VA. Este tiempo sólo depende de los retardos de propagación que introducen los comparadores.
- Por este motivo, los ADC paralelo flash poseen tiempos de conversión muy pequeños, menores a 20ns.

# CONVERSORES

## Conversor Analógico Digital (ADC)

### ADC paralelo flash

**EJEMPLO-12:** Determine el código binario de salida del ADC paralelo flash de 3-bits el cual recibe la señal analógica e impulsos de muestreo (señal de habilitación del codificador) que se muestran en la figura inferior. Considere un  $V_{ref} = +8V$

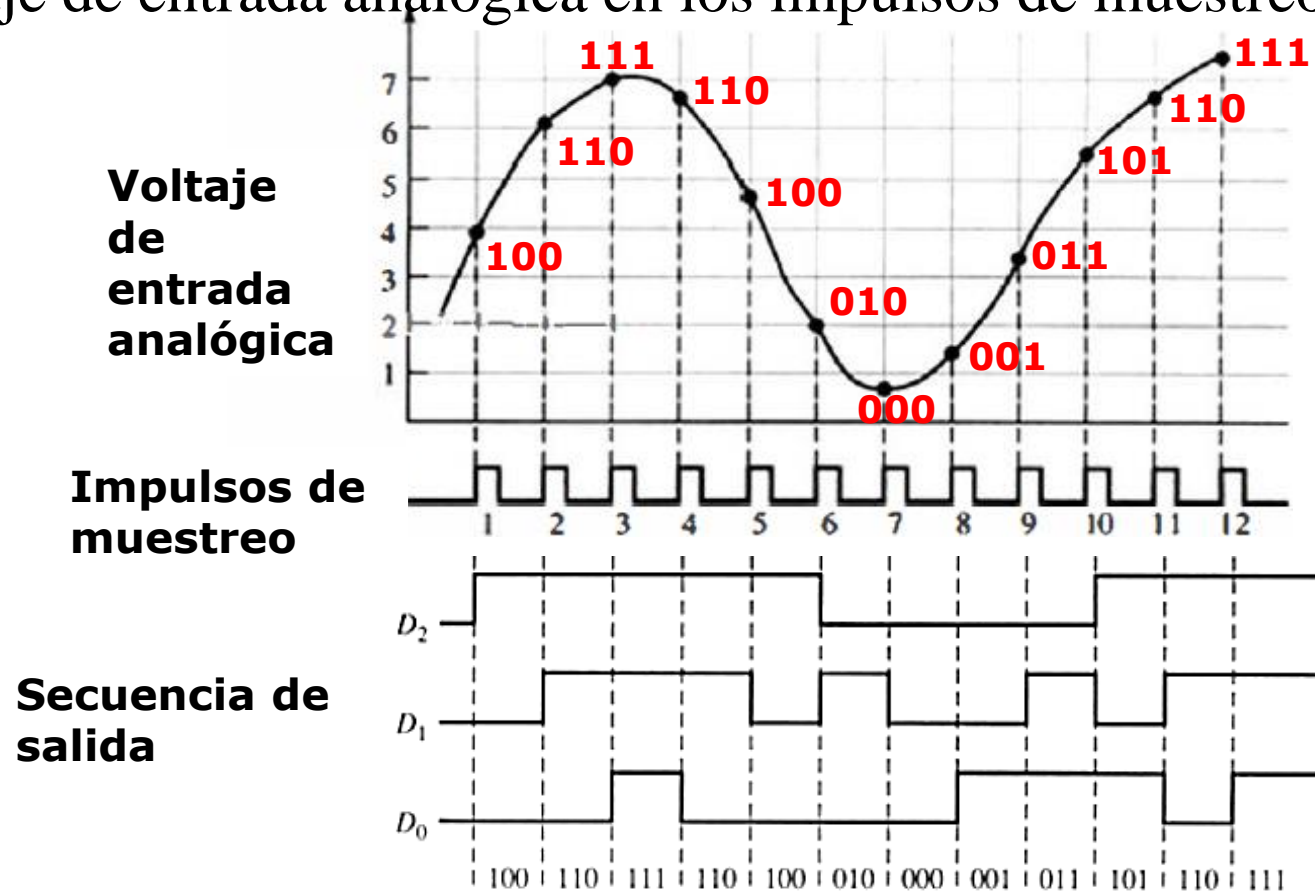


# CONVERSORES

## Conversor Analógico Digital (ADC)

### ADC paralelo flash

**Solucion:** La secuencia de salida resultante corresponde a los valores que se muestran en la figura; el cual tiene relación con los valores de voltaje de entrada analógica en los impulsos de muestreo.



# CONVERSORES

## Conversor Analógico Digital (ADC)

### Resolución y exactitud

---

- La Resolución del ADC es igual a la resolución de DAC que contiene.
- El voltaje de salida VAX es una forma de onda en escalera que aumenta a pasos discretos hasta exceder VA. De este modo, VAX es una aproximación al valor VA y lo mejor que se puede esperar es que VAX se encuentre dentro del tamaño de paso o resolución.
- La resolución también puede considerarse como un error que forma parte del convertidor y al que a menudo se hace referencia como "error de cuantización".
- El error de cuantización se puede reducir mediante el incremento del número de bits en el contador y en el DAC se especifica algunas veces como error de +1 LSB; esto indica que el resultado puede alejarse, a lo mucho, en una cantidad igual al factor de ponderación asociado con el LSB.

# CONVERSORES

## Conversor Analógico Digital (ADC)

### Resolución y exactitud

---

- La entrada VA puede tomar un número infinito de valores de 0 hasta su F.S. sin embargo, la aproximación VAX solo puede tomar un número finito de valores discretos.
- Esto significa que un pequeño rango de valores de VA tendrá la misma representación digital. En el ejemplo 8 se evidenció que todos los valores de VA que oscilan entre 3.72 V a 3.73 V, requerirán de 373 pasos, lo que da como resultado la misma representación digital. En otras palabras, VA debe cambiar por 10 mV (que es la resolución o el tamaño de paso) para producir un cambio en la salida digital.
- Como sucede con el DAC, la exactitud no se relaciona con la resolución, sino que depende de la precisión de los componentes del circuito, como el comparador, las resistencias de precisión del DAC e interruptores de corriente, las fuentes de referencia, etc.

# CONVERSORES

## Conversor Analógico Digital (ADC)

### Resolución y exactitud

---

- Por ejemplo, una especificación de error de  $(0.1\% \cdot FS)$  indica que el resultado del ADC puede alejarse 0.1% de FS debido a componentes no ideales.
- Este error aparece además del error de cuantización debido a la resolución. Estas dos fuentes de error son generalmente del mismo orden de magnitud para un determinado ADC.