

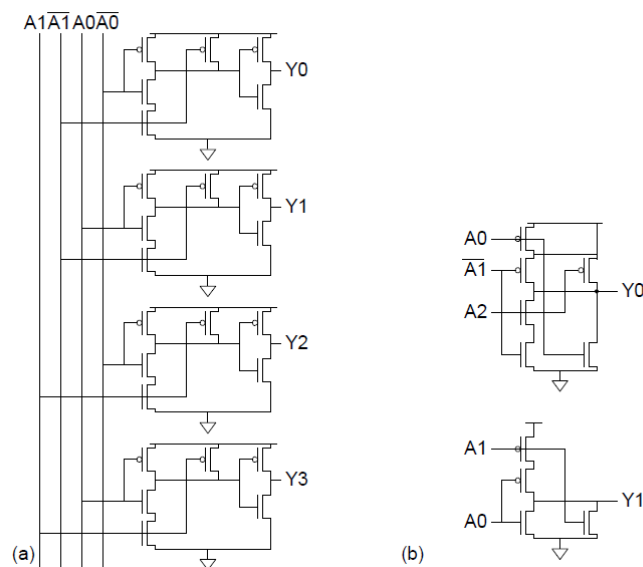
IC Design 2019

Homework #1 評分標準與參考解答

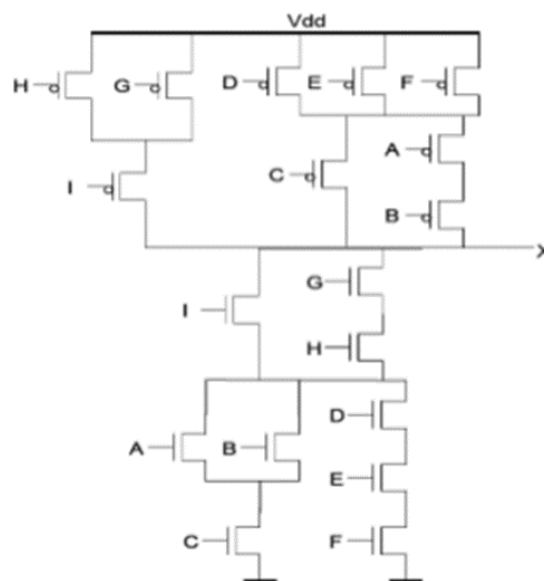
Due on 10/18/2019, 1:20PM in class,

10% penalty for each day of delay

1. (20%) 評分標準: 介紹(5%), 原理與特色(10%), 優點(5%)
2. (15%) 評分標準: 每題五分, 沒畫零分, 標示不清或錯誤超過三個以上扣三分, 錯誤處小於三個以下扣一分。
(a)(b) (畫法不只一種, 只要最後邏輯有對即可)



(c)



3.(20%)**評分標準：**錯一個node扣2.5分，GND寫0不扣分

- (A) A: **GND** B: **GND**
 (B) A: **GND+|V_{tp}|** B: **GND+2|V_{tp}|**
 (C) A: **GND+|V_{tp}|** B: **GND+|V_{tp}|**
 (D) A: **VDD** B: **VDD-V_{tn}**

4.(15%)**評分標準：**一題7.5分，有列出正確S,A,B即計算過程就滿分，過程有錯或沒有列出過程則扣五分。

- (a) 只要S,A,B代入可滿足 $SA + S'B = EF$ ，就是正確的S,A,B。以下為範例解答：

<i>Index</i>	<i>A</i>	<i>B</i>	<i>S</i>
# 1	<i>E</i>	0	<i>F</i>
# 2	<i>F</i>	0	<i>E</i>
# 3	<i>E</i>	<i>F</i>	<i>F</i>
# 4	<i>F</i>	<i>E</i>	<i>E</i>

- (b) 只要S,A,B代入可滿足 $SA + S'B = EF + E'F'$ ，就是正確的S,A,B。以下為範例解答

<i>Index</i>	<i>A</i>	<i>B</i>	<i>S</i>
# 1	<i>E</i>	<i>E'</i>	<i>F</i>
# 2	<i>F</i>	<i>F'</i>	<i>E</i>

5.(10%)**評分標準：**V_t 在 0.3V 上下，且有解釋如何用 4 個值取得 V_t 就有滿分。只用 2 個值，但有解釋怎麼取兩組值，不扣分。只用兩個值算且沒有解釋則扣 2 分。答案不在 0.3V 範圍，但有計算過程，依錯誤數目斟酌給分。

6.(20%)**評分標準：**最後比例，大約在 2 附近。有算出 non-stack leakage current 則得五分，算出正確 V_x 得五分，算出 stack leakage current 得五分，算出最後比例得五分。若式子列對但是 V_x 算錯，則扣五分。

- (1) For non-stack case

$$I_{\text{non-stack}} = I_0 \times \left(1 - e^{\frac{-0.1}{0.026}}\right) = 0.9786I_0$$

(2) For stacking case

By KCL, $I_0 \times (1 - e^{\frac{V_X-1}{0.026}}) = I_0 \times e^{\frac{V_X-1}{0.026}} \times (1 - e^{\frac{-V_X+0.9}{0.026}})$ in V_X

$$\rightarrow (1 - e^{\frac{V_X-1}{0.026}}) = (e^{\frac{V_X-1}{0.026}} - e^{\frac{-0.1}{0.026}})$$

$$\rightarrow 2 \times e^{\frac{V_X-1}{0.026}} = 1.0214$$

$$\rightarrow e^{\frac{V_X-1}{0.026}} = 0.5107$$

$$\rightarrow \frac{V_X-1}{0.026} = \ln(0.5107)$$

$$\rightarrow V_X = 0.9825V$$

$$\text{Then, } I_{\text{stack}} = I_0 \times \left(1 - e^{\frac{V_X-1}{0.026}}\right) = 0.4893I_0$$

By (1),(2),then

$$\frac{I_{\text{non-stack}}}{I_{\text{stack}}} = 2$$

TA：蘇倍陞，EE2-329

TA email: r07943001@ntu.edu.tw