

Estructura de Computadores 2018-2019

Evaluación práctica 1: Fundamentos de VHDL

Apellidos: _____ Nombre: _____

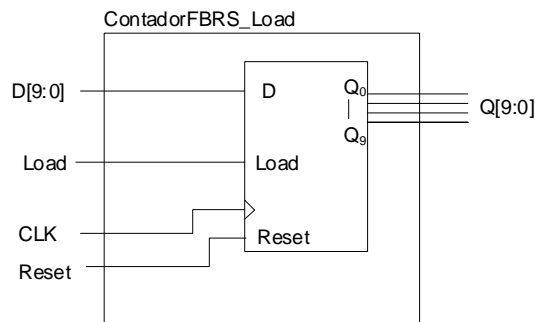
Apellidos: _____ Nombre: _____

Calificación:

No se podrá utilizar otro material que no esté incluido en este examen. **La duración de la prueba será de 75'.** Todo acceso a Internet o utilización de memorias de almacenamiento externas será considerado copia y la penalización se regirá según la normativa de la asignatura. Se proporciona un testbench para todos los ejercicios que comprueba la funcionalidad de los circuitos pedidos. Simule hasta que la consola imprima un mensaje con el resultado de la simulación.

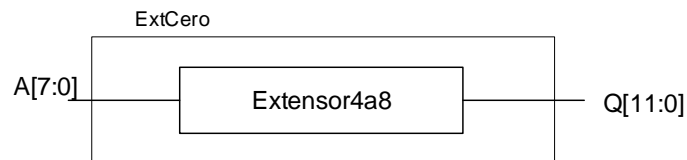
Ejercicio 1 (7 puntos):

Implemente el código de un contador ascendente de 10 bits, cuya salida está registrada en flanco de bajada y con reset síncrono activo a nivel alto. Además, el contador tiene carga en paralelo cuando la señal Load es igual a 1. Cuando Load está activo, la salida Q debe iniciarse al valor representado por D.



Ejercicio 2 (3 puntos):

Implemente el código de un extensor en cero de 8 a 12 bits.



Entrega de ficheros

En la actividad de Moodle para entregar esta práctica debe subir un fichero comprimido (.zip o .rar) con los ficheros ContadorFBRS_Load.vhd y ExtCero.vhd. Antes de entregar no olvide completar las cabeceras de los ficheros con su nombre y apellidos. Debe entregar los ficheros solicitados antes de cumplirse el tiempo estipulado para el examen. En caso contrario, el examen se considerará no entregado.