



Universidad
de Granada

TECNOLOGÍA Y ORGANIZACIÓN DE COMPUTADORES
1º Grado en Ingeniería Informática
RELACIÓN DE PROBLEMAS

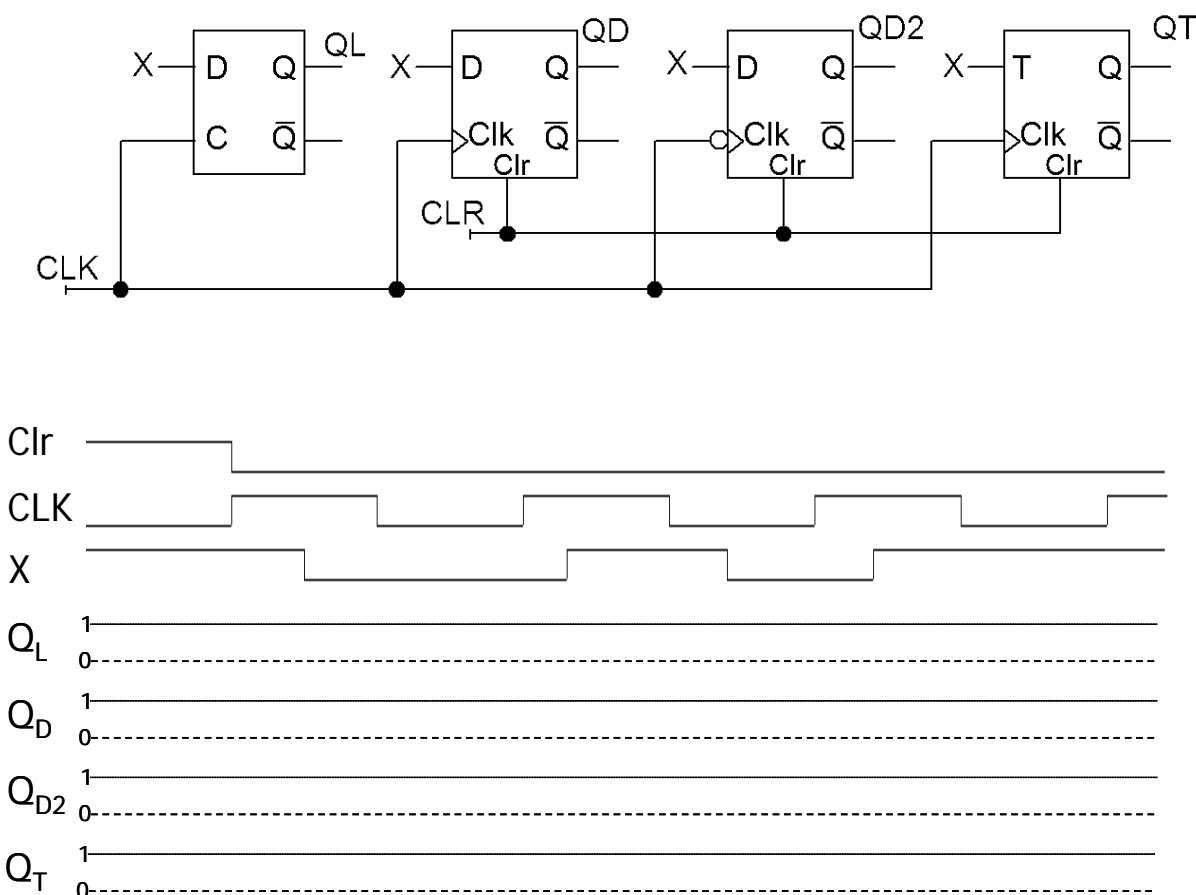


Departamento de Tecnología de
Computadores

Ejercicios del Tema 4

Estudio de sistemas secuenciales.

4.1.- Complete el siguiente diagrama de tiempos para el circuito de la figura.



4.2.- Dos flip-flops tipo JK que operan sincronizadamente están interconectados del siguiente modo: $J_0 = Q_1$, $K_0 = \overline{Q_1}$, $J_1 = Q_0$ y $K_1 = \overline{Q_0}$. Dibuje el circuito y analice su comportamiento mediante un cronograma, introduciendo por la señal de reloj tantos pulsos como sean necesarios hasta averiguar la función que realiza.

4.3.- Diseñe un registro de desplazamiento de 4 bits con una señal de control “LD/R” y 4 entradas de datos “D₃D₂D₁D₀” que tenga las características dadas por la siguiente tabla de funcionamiento simplificada:

Clk	Clr	LD/R	Q (Q ₃ ...Q ₀)
-	1	-	Q=0
↑	0	0	ROTACIÓN DERECHA
↑	0	1	CARGA SÍNCRONA EN PARALELO DE D ₃ ...D ₀

4.4.- Diseñe un registro de desplazamiento de 4 bits que tenga las características dadas por la siguiente tabla de funcionamiento simplificada:

Clk	Clr	S ₁	S ₀	Q (Q ₃ ...Q ₀)
-	1	-	-	Q _i =0
↑	0	0	0	ROTACIÓN IZQUIERDA
↑	0	0	1	ROTACIÓN DERECHA
↑	0	1	0	HOLD (Q _i =Q _i)
↑	0	1	1	CARGA SÍNCRONA EN PARALELO (Q _i =D _i)

4.5.- Diseñe los siguientes contadores síncronos binarios:

1. Contador ascendente módulo 8.
2. Contador descendente módulo 8.
3. Contador ascendente/descendente módulo 8.

4.6.- Diseñe los siguientes contadores síncronos:

1. Contador ascendente módulo 5, que genere la secuencia **0, 1, 2, 3, 4, 0, 1, ...**.
2. Contador descendente módulo 5, que genere la secuencia **4, 3, 2, 1, 0, 4, 3, ...**.
3. Contador ascendente/descendente módulo 5 que reúna las características de los dos anteriores, controlado por una señal de modo de cuenta externa **UP/DOWN**.

4.7.- Diseñe los siguientes contadores síncronos:

1. Contador ascendente, que genere la secuencia **10, 11, 12, 13, 14, 10, 11, ...**. ¿Cuál es su módulo?.
2. Contador descendente, que genere la secuencia **14, 13, 12, 11, 10, 14, 13, ...**. ¿Cuál es su módulo?.
3. Contador ascendente/descendente que reúna las características de los dos anteriores, controlado por una señal de modo de cuenta externa **UP/DOWN**.

4.8.- Diseñe los siguientes generadores de secuencia síncronos:

1. Que genere la secuencia **10, 13, 9, 13, 7, 10, 13, ...**. ¿Cuál es su módulo?.
2. Que genere la secuencia **7, 13, 9, 13, 10, 7, 13, ...**. ¿Cuál es su módulo?.
3. Que genere dos secuencias que reúnan las características de las dos anteriores, controlado por una señal **M**.

4.9.- Diseñe los siguientes generadores de secuencia síncronos:

1. Que genere la secuencia **10, 13, 9, 13, 7, 10, 13, ...**. ¿Cuál es su módulo?.
2. Que genere la secuencia **9, 3, 4, 9, 3, ...**. ¿Cuál es su módulo?.
3. Que genere dos secuencias que reúnan las características de las dos anteriores, controlado por una señal **M**.

4.10.- Diseñe un generador de secuencia síncronos que, en función de dos entradas de modo de cuenta (M_1M_0), genere las siguientes secuencias de salidas:

1. Si $M_1M_0 = 00$ genere la secuencia **10, 13, 9, 13, 10, 13, ...** .
2. Si $M_1M_0 = 01$ genere la secuencia **4, 3, 7, 4, 3, ...** .
3. Si $M_1M_0 = 10$ genere la secuencia **8, 7, 4, 8, 7, ...** .
4. Si $M_1M_0 = 11$ genere la secuencia **2, 3, 7, 6, 2, 3, ...** .

4.11.- Dibuje el diagrama de estados de un generador de secuencia síncrono que, en función de una entrada M, genere las siguientes secuencias de salidas:

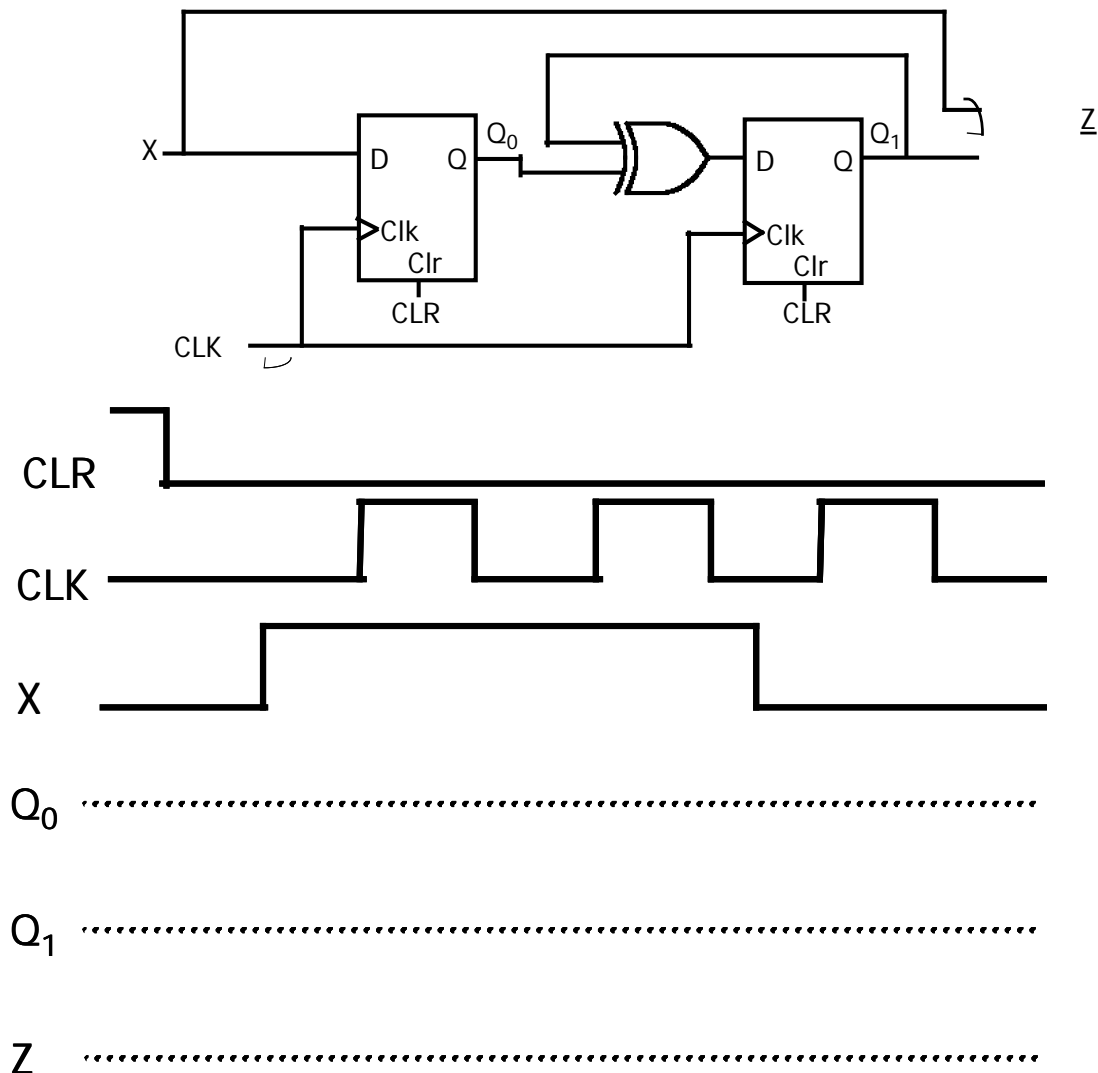
Si $M = 0$; $Z = \dots, 3, 0, 3, 4, 3, 0, 3, 4 \dots$

Si $M = 1$; $Z = \dots, 0, 6, 1, 0, 6, 1, \dots$

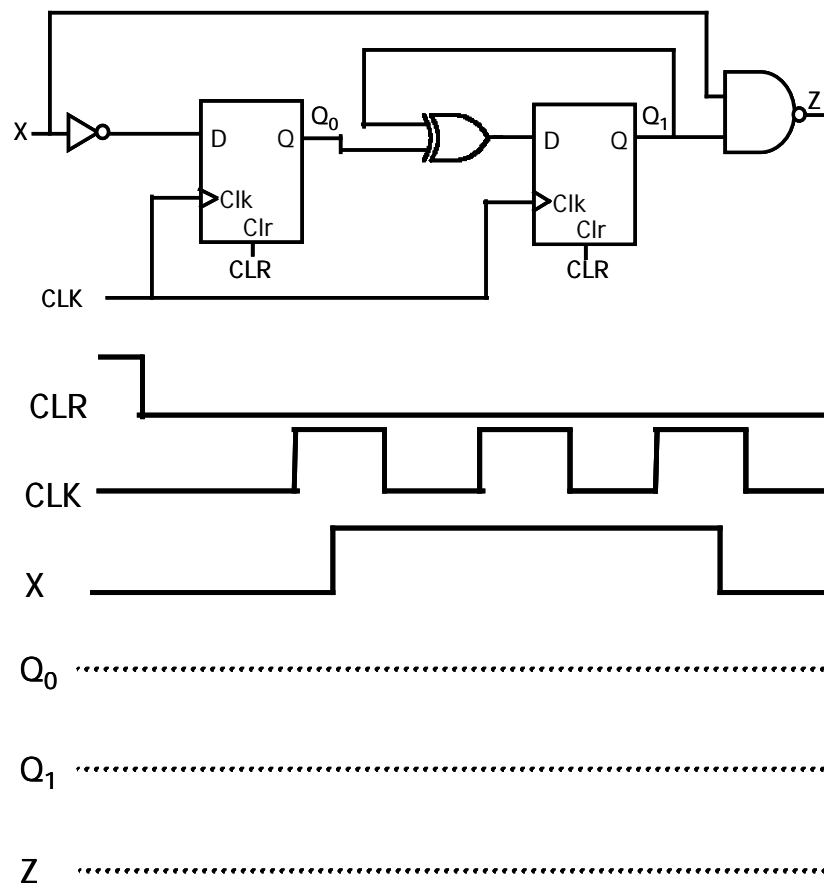
A la vista del generador de secuencia diseñado, responda a las siguientes preguntas:

- a) ¿Cuántas salidas se requieren para implementar el sistema?
- b) ¿Cuántos biestables se requieren para implementar el sistema?

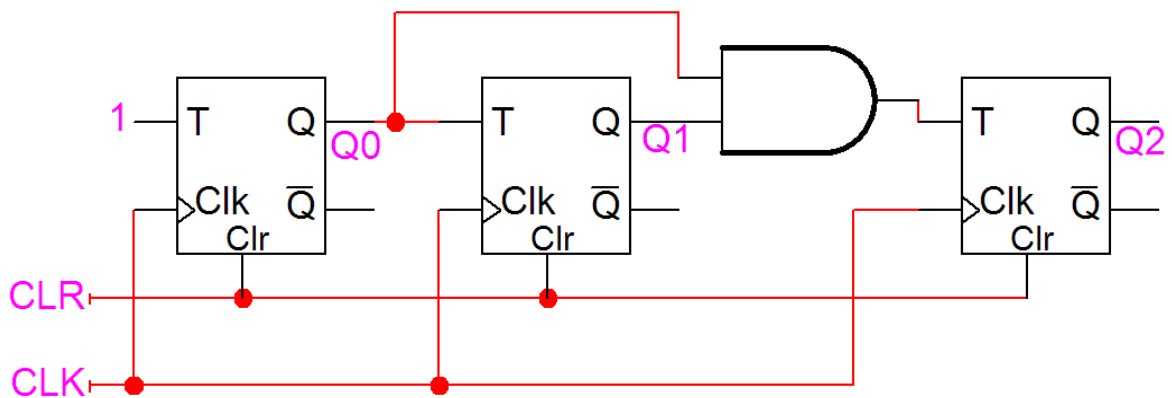
4.12.- Complete el siguiente diagrama de tiempos para el circuito de la figura.

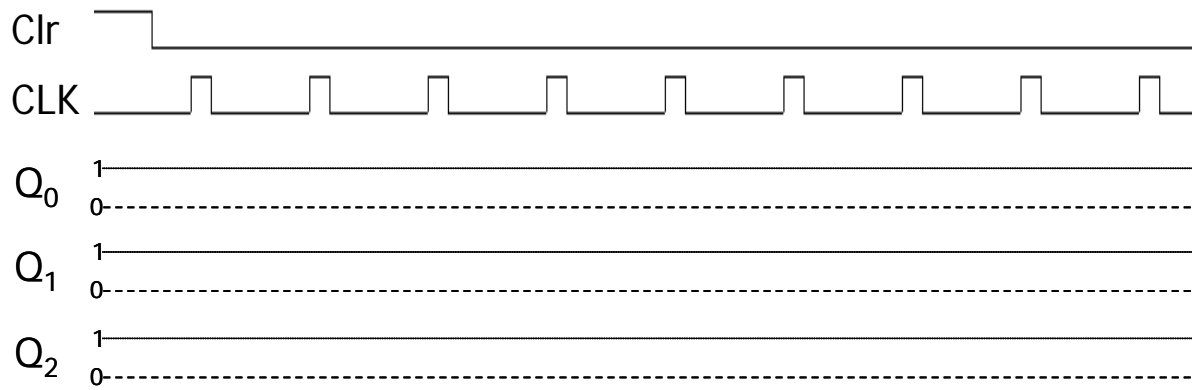


4.13.- Complete el siguiente diagrama de tiempos para el circuito de la figura.

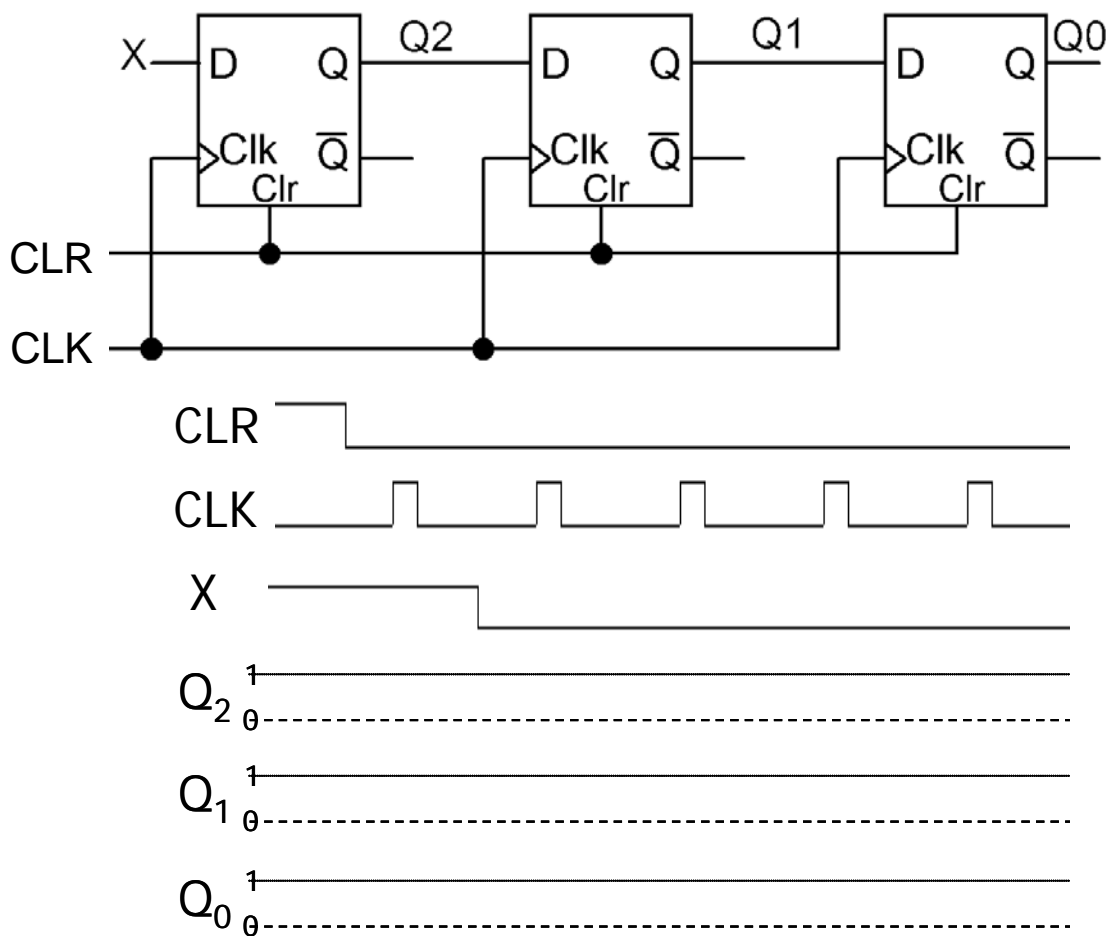


4.14.- Complete el siguiente diagrama de tiempos para el circuito de la figura. Dibuje el diagrama de estados del circuito y razone cuál puede ser su utilidad.

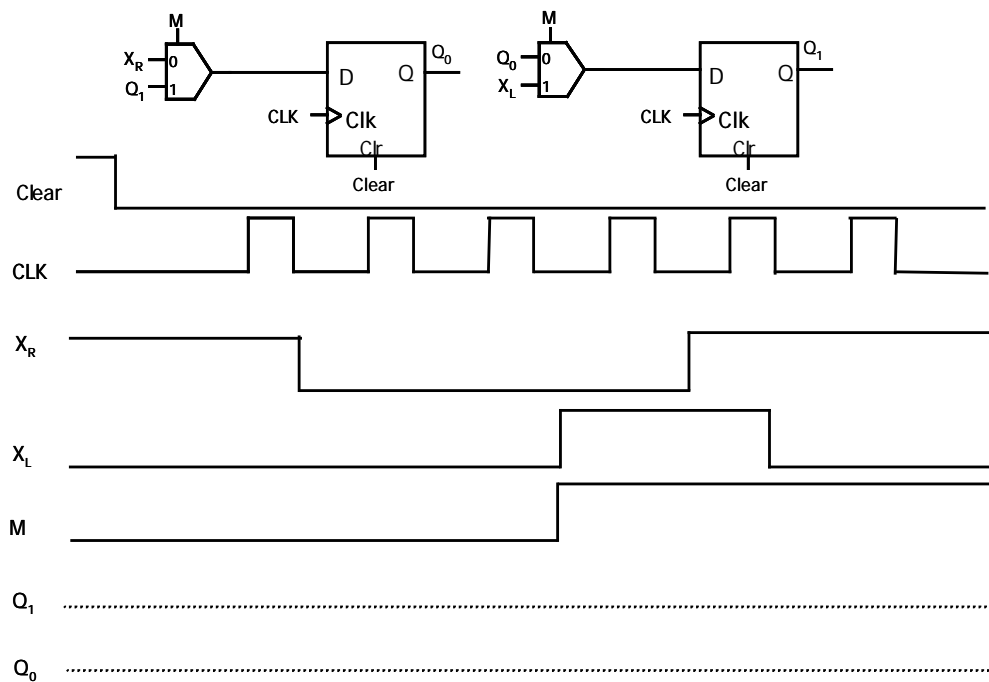




4.15.- Complete el siguiente diagrama de tiempos para el circuito de la figura. ¿Cuántos flancos de subida son necesarios para que el valor de X se propague hasta Q0?



4.16.- Complete el diagrama de tiempos para el circuito de la figura. Desprecie los retardos de propagación de las señales.



4.17.- Complete el siguiente diagrama de tiempos para el circuito de la figura. Dibuje el diagrama de estados del circuito y razone cuál puede ser su utilidad.

