PRÁCTICA 2. INSTRUCCIONES.

DISEÑO DE CIRCUITOS ARITMÉTICOS. SUMADORES Y RESTADORES.

Objetivos:

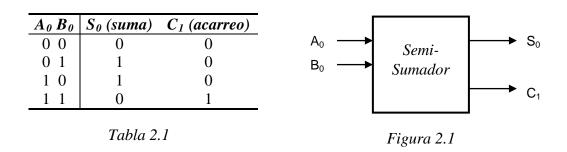
- Simular y verificar el funcionamiento de sumadores binarios con propagación del acarreo en cascada a partir de semi-sumadores.
- Construir un sumador/restador binario a partir de un sumador binario y puertas lógicas.

Material necesario para el desarrollo de la práctica:

- Guión de prácticas disponible en SWAD en el apartado ARCHIVOS>DOCUMENTOS>03.-PRACTICAS>PRACTICA_2 >PRACTICA_2_TOC.PDF.
- Material del Tema 3º disponible en SWAD en el apartado ARCHIVOS>DOCUMENTOS>01.-TEORIA y PROBLEMAS>TEMA_3> 03.-TEMA_3_TOC_SISTEMAS_COMBINACIONALES.PDF. Apartado 3.4.1.-Circuitos Aritméticos, diapositivas 25 a 33 (ambas inclusive).
- Videoclase del Tema 3. Clase 1 (minutos 19 a 28) ubicado en:
 https://drive.google.com/open?id=1LYnJsHz10UzPIDzAcr6vlaYK1XLKCTeb
- Seminario 5. Guía de Trabajo Autónomo. PARTE 1: INTRODUCCIÓN AL MANEJO DE UN SIMULADOR LÓGICO, páginas 1-3 a 1-10 (ambas inclusive) disponible en SWAD en el apartado ARCHIVOS>DOCUMENTOS>02.-SEMINARIOS>SEMINARIO_5>05.-SEMINARIO_5_TOC_SIMULADOR_ENTRENADOR_LOGICO_GUIA.
- Videoclases de Simulador Lógico disponibles en las direcciones siguientes:
 https://drive.google.com/open3id=10sHIOE1fdefGDe0p_6b7LtTThurseyYen
 - https://drive.google.com/open?id=1OsHIQ51fdcfGDe0p 6b7LtTTbwpovXop https://drive.google.com/open?id=1gvQIrsORnpHDrqPwKSyvEi2vprk6pulhttps://drive.google.com/open?id=16hp2vr4GTzM4j0 wm1KFXIB0FjWfnmFn https://drive.google.com/open?id=1tlFeDH0nthSq09fc75XL1NSP22aDifh5
- Software Simulador Lógico LogicWorks.

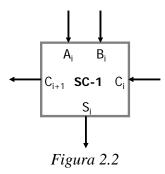
2.1. Circuito semi-sumador:

Utilizando el simulador lógico, realice y compruebe el funcionamiento de un semi-sumador binario (ver diapositiva 25 del Tema 3°) cuya tabla de verdad se representa en la Tabla 2.1. Cree un símbolo para el semi-sumador como el que se representa en la Figura 2.1 (Ayuda: creación de símbolos explicado en el video https://drive.google.com/open?id=1tlFeDH0nthSq09fc75XL1NSP22aDifh5).



2.2. Circuito sumador completo de 1 bit:

A partir de dos semi-sumadores (como el realizado en el apartado 2.1) y las puertas lógicas que considere oportunas del simulador, **construya un sumador completo de 1 bit** (ver diapositiva 28 del Tema 3°). El símbolo del sumador completo se muestra en la Figura 2.2. Guarde dicho circuito con el nombre SC1.cct y añada su símbolo en una librería denominada *milib.clf* (Ayuda: creación de símbolos explicado en el video https://drive.google.com/open?id=1tlFeDH0nthSq09fc75XL1NSP22aDifh5).



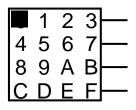
2.3. Circuito sumador completo de 4 bits:

Utilizando **cuatro** sumadores completos de 1 bit como el diseñado en el apartado 2.2, **realice un sumador completo** para datos de 4 bits (ver diapositivas 30 y 31 del Tema 3°). Utilice los componentes HEX DISPLAY y HEX KEYBOARD wo/STB de la biblioteca *Simulation IO.clf* para realizar el test del circuito. Para la utilización de estos dos símbolos, tenga en cuenta:

a) El símbolo HEX DISPLAY permite la visualización en hexadecimal de CUATRO bits simultáneamente. Su símbolo es:



- El pin situado junto al PUNTO GRUESO del símbolo HEX DISPLAY debe conectarse al bit de MENOS PESO o bit MENOS SIGNIFICATIVO del dato de cuatro bits que se desea visualizar en hexadecimal.
- El pin más alejado del PUNTO GRUESO del símbolo HEX DISPLAY debe conectarse al bit de MÁS PESO o bit MÁS SIGNIFICATIVO del dato de cuatro bits que se desea visualizar en hexadecimal.
- b) El símbolo HEX KEYBOARD wo/STB permite la generación de CUATRO bits simultáneamente. Su símbolo es:



- El pin situado junto a la letra F del símbolo HEX KEYBOARD wo/STB debe conectarse al bit de MENOS PESO o bit MENOS SIGNIFICATIVO del dato de cuatro bits que se desea generar.
- El pin situado junto al número 3 del símbolo HEX KEYBOARD wo/STB debe conectarse al bit de MÁS PESO o bit MÁS SIGNIFICATIVO del dato de cuatro bits que se desea generar.

Guarde dicho circuito con el nombre ADD_4.cct y añada su símbolo a la librería *milib.clf* (Ayuda: creación de símbolos explicado en el video https://drive.google.com/open?id=1tlFeDH0nthSq09fc75XL1NSP22aDifh5).

2.4. Circuito sumador/restador de 4 bits:

Realice un sumador/restador de 4 bits, añadiendo al sumador binario de 4 bits realizado en el apartado 2.3 las puertas lógicas que considere necesarias (ver diapositiva 33 del Tema 3°). En el caso de la resta, ésta se realizará sumando al minuendo (Dato $A = A_3A_2A_1A_0$) el complemento a dos del sustraendo (Dato $B = B_3B_2B_1B_0$). Guarde dicho circuito con el nombre ADD_SUB_4.cct y añada su símbolo a la librería *milib.clf*.

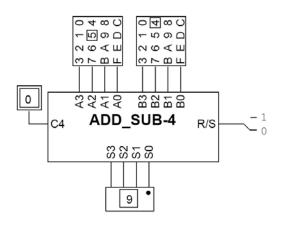


Figura 2.3