**复旦大学计算机科学技术学院**

**2021~2022学年第2学期期末考试试卷**

√**A卷 B卷**

**课程名称： 计算机体系结构 课程代码： COMP130012.02\_**

**开课院系： 计算机科学技术学院 考试形式：闭卷**

**姓名： 学号： 专业：**

声明：我已知悉学校对于考试纪律的严肃规定，将秉持诚实守信宗旨，严守考试纪律，不作弊，不剽窃；若有违反学校考试纪律的行为，自愿接受学校严肃处理。

学生（签名）:

年 月 日

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 题号 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 总分 |
| 得分 |  |  |  |  |  |  |  |  |

**1、选择题（20分）**

请在空格内填上最合适的字母序号(如A、B、C、D等)

（1）按Flynn提出的计算机系统分类方法，仓库级计算机属于 。

A．SISD B．SIMD C．MISD D．MIMD

（2）MIPS处理器的指令集采用的编码格式是 。

A．变长编码格式 B．定长编码格式 C．混合型编码格式 D．其他编码格式

（3）静态流水线是指 。

A．只有一种功能的流水线 B．功能不能改变的流水线

C．可同时执行多种功能的流水线 D．同时只能完成一种功能的多功能流水线

（4）在以下几种Cache优化技术中，不能降低缺失率的优化技术是 。

A．增加Cache容量 B．提高相联度 C．两级Cache D．指令与数据的硬件预取

（5）在VMIPS向量处理器中，采用 技术，来处理向量体系结构中的多维数组。

A．向量长度寄存器 B．步幅 C．集中-分散 D．向量遮罩寄存器

（6）使用Tomasulo算法的浮点单元的基本结构，采用硬件的推测技术后，硬件结构上没有的功能单元是 。

A．公共数据总线 B．保留站 C．重排序缓冲区 D．存储缓冲区

（7）相关是指两条指令之间存在某种依赖关系，共有3种不同类型的相关，以下不属于相关的是 。

A．结构相关 B．真数据相关 C．输出相关 D．控制相关

（8）一台以字节(B)为寻址单位的机器的物理地址为40位，采用一个32KB的直接映像Cache，块大小为64B，那么在这种Cache结构中，索引为 位，标识为 位。

A．9 B．10 C．24 D．25

（9）设E为交换函数，S为均匀洗牌函数， S(E1(1011)) = 。

A．0011 B．1111 C．1001 D．1010

（10）下面关于流水线的说法不一定正确的是 。

A．流水线由若干“段”或“级”组成 B．流水线的段数越多越好

C．流水线中各段的时间应尽量相等 D．流水线有通过时间

**2、考虑条件分支指令的两种不同设计方法：**

**（1）CPU1：通过比较指令设置条件码，然后测试条件码进行分支。**

**（2）CPU2：在分支指令中包括比较过程。**

**在这两种CPU中，条件分支指令都占用2个时钟周期，而所有其他指令占用1个时钟周期。对于CPU1，执行的指令中分支指令占20%；由于每条分支指令之前都需要有比较指令，因此比较指令也占20%。由于CPU1在分支时不需要比较，因此CPU2的时钟周期时间是CPU1的1.22倍。 问：哪一个CPU更快？(10分)**

**3、有一条动态多功能流水线由5段组成，加法用1、2、5段，乘法用1、3、4、5段，第2、4段的时间为2△t，其余各段的时间均为△t，而且流水线的输出可以直接返回输入端或暂存于相应的流水寄存器中。现要在该流水线上计算（A1×B1）＋(A2×B2）＋(A3×B3）＋(A4×B4），画出其时空图，并计算其吞吐率、加速比(与非流水线顺序执行方式相比)和效率。(10分)**



**4、给定以下的假设，试分别比较直接映象Cache和两路组相联Cache的平均访问时间以及CPU时间。(10分)**

**（1）理想Cache（命中率为100%）情况下的CPI为1.0，平均每条指令访存1.5次；**

**（2）两者Cache容量均为64KB，块大小都是32字节；**

**（3）直接映象Cache的时钟周期为1ns，组相联Cache中的多路选择器使CPU的时钟周期比直接映象Cache增加了10％；**

**（4）这两种Cache的失效开销都是90ns；**

**（5）命中时间为1个时钟周期；**

**（6）64KB直接映象Cache的失效率为4％，64KB两路组相联Cache的失效率为2％。**

**5、假设各种控制指令的执行数量占所有指令的执行数量的百分比如下：**

|  |  |
| --- | --- |
| **条件分支** | **40%（其中的20%是分支成功的）** |
| **无条件分支** | **20%** |

**现有一条段数为5的流水线，无条件分支在第2个时钟周期结束时就被解析出来（计算出分支目标地址，并修改PC），而条件分支要到第4个时钟周期结束时才能够被解析出来（计算出分支目标地址，分支条件判断，并修改PC）。没有控制相关时流水线的CPI＝1，在分别考虑采用排空流水线、预测分支失败二种解决控制相关策略情况下，计算流水线的实际CPI分别是多少？(10分)**

**6、考虑以下循环在具有推测功能的多发射处理器上的执行情况，它使整数数组的所有元素递增。**

**Loop: LD R2, 0（R1）**

**DADDIU R2, R2, #1**

**SD R2, 0（R1）**

**DADDIU R1,R1，#8**

**BNE R1,R3,Loop**

**假定：**

**（1）每个时钟周期内可以发射3条指令，但是分支指令单独流出；**

**（2）有3个独立的整数功能单元分别用于有效地址整数计算、ALU运算和分支条件求值；**

**（3）每个时钟周期内可以提交3条指令，但是分支指令后面的指令不能与分支指令在同一个时钟周期提交；**

**（4）发射、执行、访存、写CDB、提交等过程都需要1个时钟周期；**

**给出这个循环前2次迭代的控制表。(15分)**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **迭代**  **编号** | **指 令** | **发射指令的时钟周期编号** | **执行指令的时钟周期编号** | **访存指令的时钟周期编号** | **写CDB指令的时钟周期编号** | **提交指令的时钟周期编号** |
| **1** | **LD R2,0（R1）** | **1** | **2** | **3** | **4** | **5** |
| **1** | **DADDIU R2,R2,#1** |  |  |  |  |  |
| **1** | **SD R2,0（R1）** |  |  |  |  |  |
| **1** | **DADDIU R1,R1,#8** |  |  |  |  |  |
| **1** | **BNE R1,R3,Loop** |  |  |  |  |  |
| **2** | **LD R2,0（R1）** |  |  |  |  |  |
| **2** | **DADDIU R2,R2,#1** |  |  |  |  |  |
| **2** | **SD R2,0（R1）** |  |  |  |  |  |
| **2** | **DADDIU R1,R1,#8** |  |  |  |  |  |
| **2** | **BNE R1,R3,Loop** |  |  |  |  |  |

**7、下面的一段代码是MIPS汇编程序，用于完成下面公式的计算：**

**Y = a × X + Y+Z**

**X、Y、Z三个数组的元素（双精度浮点数）个数都为100。其浮点指令延迟如下表所示：**

|  |  |  |
| --- | --- | --- |
| **产生结果的指令** | **使用结果的指令** | **延迟（插入的时钟周期数）** |
| **浮点乘** | **另一个浮点计算** | **4** |
| **浮点加** | **另一个浮点计算** | **3** |
| **浮点计算** | **浮点store** | **3** |
| **整数运算和所有load** | **所有指令** | **1** |

**浮点和整数部件均采用流水线，分支延迟是1个时钟周期。浮点寄存器F0用于保存常数a，R1被设置为数组X的基地址，R2被设置为数组Y的基地址，R3被设置为数组Z的基地址。(25分)**

DADIU R4，R1，#800

FOO: L.D F2, 0(R1)

MUT.D F2,F2,F0

L.D F4,0(R2)

ADD.D F4,F4,F2

L.D F6,0(R3)

ADD.D F4,F4,F6

S.D F4, 0(R2)

DADDIU R1,R1, #8

DADDIU R2,R2, #8

DADDIU R3,R3, #8

DSUBIU R5,R4, R1

BNEZ R5, FOO

（1）对于标准的MIPS流水线，上述循环部分计算一个Y值需要多少时间？其中有多少空转周期？（10分）

（2）对于标准的MIPS流水线，将上述循环展开最少的次数，并优化和调度指令，使调度后的程序没有停顿。计算一个Y值平均需要多少时间？（15分）