2023 年全国大学生电子设计竞赛

B 题 同轴电缆长度与终端负载检测装置



2023年8月5日

同轴电缆长度与终端负载检测装置

摘要:以 STM32F103 单片机和 AD5933 为控制核心,结合算法,设计制作了同轴电缆长度与终端负载检测装置。通过测量同轴电缆的输入阻抗,实现了电缆长度、终端负载的检测。其中,AD5933 与由 DDS、DFT等模块构成。测试结果表明:整个装置完成了题目要求,能够显示出工作状态、电缆长度、负载类型、负载参数。可以测量出 100cm 到 2000cm 长度的电缆,而且相对误差的绝对值不大于5%,一次检测时间不超过 5 秒。系统功能由按键控制,系统的稳定性和安全性高,可对测量结果实时显示,人机交互界面友好。

关键词:输入阻抗、STM32F103单片机、AD5933、无损耗传输线

1. 系统方案

1.1 方案比较与选择

方案一:使用时域反射计的原理测量导线的长度。利用自制的脉冲发生器并用单片机进行信号处理组成一套便宜的时域反射计来测量导线的长度。利用 ADC 计算发射信号和反射回来的信号的时间差,套入公式:

$$L = \frac{\Delta t}{2} (C \times VF) \tag{1}$$

计算出电缆的长度。但是自制脉冲发生器复杂,反射信号与发射信号时间差过小, 无法在采集设备中明显观察到,不易计算,且该电路具有一定的不稳定性,故该 方案被否决。

方案二: 利用测量输入阻抗同轴电缆长度

同轴电缆输入阻抗为

$$Z_{\rm in} = Z_0 \frac{Z_L + jZ_0 \tan \theta}{Z_0 + jZ_1 \tan \theta}$$
 (2)

其中

$$\theta = \beta L \tag{3}$$

当电缆的长度小于电缆上工作信号波长的 1/2 时,如果测量到终端开路时的输入阻抗,可以根据(2)(3)求出电缆长度 L。 在已知电缆长度后,如果终端加负载,可以根据(2)(3)求出所加的负载。

AD5933 是一款高精度的阻抗转换器系统解决方案,片上集成频率发生器与 12 位、1MSPS 的模数转换器 (ADC)。 用频率发生器产生的信号来激励外部复阻抗,外部阻抗的响应信号由片上 ADC 进行采样,然后由片上 DSP 进行离散健里叶变换 (DFT) 处理。DFT 算法在每个频率上返回一个实部 (R) 数据字和一个虚部 (I) 数据字。

校准之后,很容易算出各扫描频率点的阻抗幅度和相对相位。计算是利用实部和虚部寄存器内容在片外完成,寄存器内容可以从串行 I2C 接口读取。在对寄存器读取的数据进行处理就可以算出线缆的长度。

综上,我们的同轴电缆长度与终端负载检测装置采用方案二来制作。

2. 理论分析与计算

2.1 系统整体设计框架

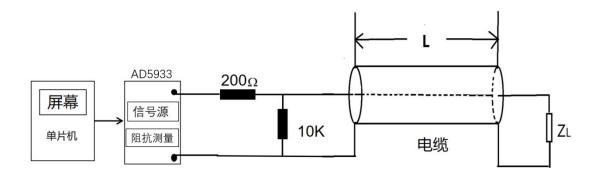


图 1 系统整体设计框架

系统整体设计框架如图 1 所示,该系统由 STM32F103 单片机和 AD5933 组成,信号源集成于 AD5933 中。另外在 AD5933 和被测电缆中间,串联了一个 100Ω 的电阻并且并联了一个 10KΩ的电阻,这样做的目的是为了使电缆长度变化时,同轴线的阻抗不超过 AD5933 的测量范围,测量负载时的线性校准因子为同一个,便于测量负载更加准确,减小误差。

2.2 阻抗的计算

计算每个频率点的阻抗的第一步,是计算该点的 DFT 幅度。幅度的计算公式为:

幅度=
$$\sqrt{R^2 + I^2}$$
 (4)

其中:

R 是寄存器地址 0×94 和寄存器地址 0x95 中存储的实数。

I 是寄存器地址 0x96 和寄存器地址 0x97 中存储的虚数。

为将幅度值转换为阻抗,必须乘一个称为增益系数的比例系数。增益系数是在系统校准期间利用接在 VOUT 和 VIN 引脚之间的已知阻抗算出。算出增益系数后,就可以用它计算接在 VOUT 和 VIN 引脚之间的任何未知阻抗。

利用公式:

增益系数=
$$\left(\frac{\text{导纳}}{\text{码}}\right) = \frac{\left(\frac{1}{\text{阻抗}}\right)}{\text{幅度}}$$
 (5)

阻抗=
$$\frac{1}{\dot{\text{Y}}$$
增益系数*幅度 (6)

可以计算出阻抗的值

计算增益系数时,接收级必须在其线性区间内工作。这就要求精心选择 激励信号范围、电流电压增益电阻和 PGA 增益。

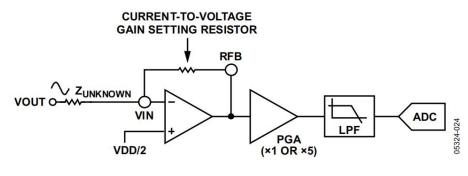


图 2. 系统电压增益

输出激励电压范围×
$$\frac{增益设置电阻}{Z_{UNKNOWN}}$$
×PGA 增益 (7)

如果下列任一参数发生变化,则必须重新计算增益系数:

- 电流电压增益设置电阻
- 输出激励电压
- PGA 增益

2.3 阻抗相位的测量

AD5933 可以返回有单独的实部和虚部组成的复数输出码。每次扫描测量后,实部数据存储在寄存器地址 0x94 和寄存器地址 0×95 中,虚部数据存储在寄存器地址 0x96 和寄存器地址 0x97 中。这些数值对应于 DFT 的实部和虚部,而不是待测阻抗的电阻性和电抗性分量。

阻抗的幅度(Z)可以通过计算 DFT 实部和虚部的幅度来计算,首先必须针对已知阻抗范围校准 AD5933,确定增益系数,然后才能进行有效测量。确定增益系数的方法是将一个已知阻抗放在 AD5933 的输入和输出之间,并测量所得到的码的幅度。应适当选择 AD5933 的系统增益设置,使得激励信号位于

片上 ADC 的线性区间内。

由于 AD5933 返回由实部和虚部组成的复数输出码,因此也可以计算通过 AD5933 信号路径的响应信号的相位。相位的计算公式如下:

相位 (rads) =
$$tan^{-1}(I/R)$$
 (8)

从公式(8)得到的相位考虑了两点:一是 DDS 输出信号在经过 AD5933 发射端和接收端上的内部放大器及低通滤波器时所产生的相移,二是 AD5933 的 VOUT 和 VIN 引脚之间的阻抗。

但相位的计算需要由 I、R 所处的象限来确定,具体计算方式见表 1。C 语言的 math. h 库中提供了 atan2(x, y)函数,可以根据 x, y 的正负值自动计算相位角度,故我们选择用这种简便方法。

实部	虚部	象限	相位角度
正	正	第一	$\tan^{-1}(I/R) \times \frac{180^{\circ}}{\pi}$
正	负	第二	$180^{\circ} + \left(\tan^{-1}(I/R) \times \frac{180^{\circ}}{\pi}\right)$
负	负	第三	$180^{\circ} + \left(\tan^{-1}(I/R) \times \frac{180^{\circ}}{\pi}\right)$
Œ	负	第四	$360^{\circ} + \left(\tan^{-1}(I/R) \times \frac{180^{\circ}}{\pi}\right)$

表 1 相位角度

相位(ϕ)的测量分为两步:

第一步是计算 AD5933 的系统相位,方法是将一个电阻放在 AD5933 的 VOUT 和 VIN 引脚上,并在每个扫描测量点之后利用公式(3) 计算相位。将一个电阻放在 VOUT 和 VIN 引脚上, AD5933 信号路径便不会发生其它相位超前或滞后情况,由此所得的相位完全是由 AD5933 的内部极点所引起,因而是系统相位。

利用电阻校准系统相位之后,第二步便是将未知阻抗插入 AD5933 的 VIN和 VOUT 引脚之间,利用同样的公式重新计算新相位(包括未知阻抗引起的相位),从而得到未知阻抗的相位。未知阻抗的相位(ϕ)为::

$$\phi = (\phi \text{ unknown} - \nabla \text{system}) \tag{9}$$

其中: ∇system 是将一个校准电阻接在 VIN 和 VOUT 之间所测得的系统相位。 φunknown 是将未知阻抗接在 VIN 和 VOUT 之向所测得的系统相位。

注意,将一个电阻接在 AD5933 的 VOUT 和 VIN 引脚之间时,可以利用同样的实值和虚值计算增益系数并校准系统相位,从而测量电容等的阻抗相位 (ϕ) 。

对于电容,激励信号电流超前激励信号电压-90°。因此,电阻的系统相位响应与容性阻抗的系统相位响应之间存在大约-90°的相位差。

如果希望确定容性阻抗的相位角度(ϕ),首先必须确定系统相位响应(∇ system),然后从电容接在 VOUT 和 VIN 之间时所获得的相位(ϕ unknown)去减去系统相位响应。

正确算出阻抗幅度(Z) 和阻抗相位角度(ϕ ,单位弧度)之后,阻抗的 实部 Z_{REAL} 和虚部 Z_{IMAG} 可表示为:

$$Z_{REAL} = Z \times \cos (\phi)$$
 (10)

$$Z_{IMAG} = Z \times \sin (\phi)$$
 (11)

2.4 测量同轴电缆长度分析与计算

同轴电缆输入阻抗 Z_{in}为:

$$Z_{\rm in} = Z_0 \frac{Z_L + jZ_0 \tan\theta}{Z_0 + jZ_L \tan\theta}$$
 (12)

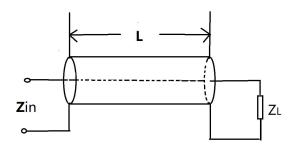


图 3 线缆示意图

其中Z₀为电缆的特性阻抗,Z₁为终端的负载阻抗

当终端开路时,

$$Z_{\rm in} = \frac{Z_O}{\rm jtan}\theta \tag{13}$$

$$\theta = \beta L \tag{14}$$

注: Z_o 是导线的特征阻抗, θ 为该导线的电长度, β 为相位常数根据公式(13)、(14)得出该导线的长度 L。

2.5 终端负载检测分析

当导线接入负载(电阻、电容)时,如图3所示。

AD5933 中的频率发生器可以产生特定的频率来激励外部阻抗网络,得到的响应信号被 ADC 采样,而后通过片上的 DSP 进行离散傅里叶变换。变换后返回在这个输出频率下得到的阻抗实部值 R 和虚部值 I,由此可以很容易得出在每个扫描频率下的阻抗与相角。通过相角值判断元件种类与数值。通过公式:

$$Z_{\rm in} = Z_O \frac{Z_L + jZ_0 \tan \theta}{Z_O + jZ_1 \tan \theta}$$
 (15)

$$\theta = \beta L \tag{16}$$

导线的长度 L 已知, 便可得出 ZL 的值

3. 电路与程序设计

3.1 AD5933 模块电路图

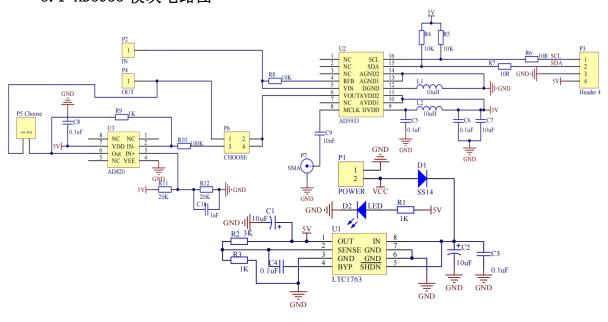


图 4 AD5933 模块电路图

AD5933 模块电路图如图 4 所示,AD5933 默认测量 $1k \Omega - 10M \Omega$ 的阻抗,通过外加 AD820 及附加电路,可实现对 100Ω 到 $1k \Omega$ 的测量。该模块将测量范围设为两个挡位,当用跳线帽将 P6 的 1、2 连接,3、4 断开,P5 的 1、2 断开,可较为精地确测量 5. 1k-10M 欧姆的电阻;当用跳线帽将 P6 的 1、2 断开,3、4 连接,P5 的 1、2 连接,便可以实现 $100 \Omega - 5$. $1k \Omega$ 较为精确地测量了。这也是我们在模块外另外并联 $10K \Omega$,串联 200Ω 电阻的原因,就是为了让测量的阻抗处于 AD5933 可以实现的较为精确的测量范围内。

3.2 程序设计框图

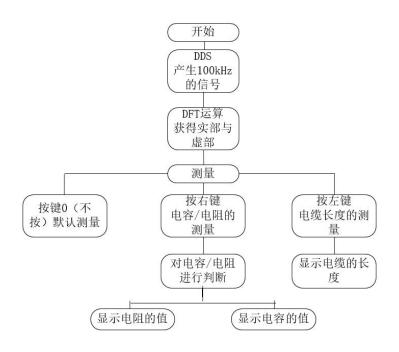


图 5 程序设计框图

该程序的设计框图如图 5 所示,程序首先通过 AD5933 模块产生 100kHz 的信号,然后通过运算获得实部与虚部,然后通过单片机的按键进行测量控制,最后在单片机的显示屏上显示出测量的结果。

4. 测试结果

4.1 测试方案与测试条件

将电缆接入到 AD5933 中,保持电缆终端开路,观察显示屏上显示出的电缆长度,分别测试 2000cm、1500cm、1000cm、500cm、100cm 长度的电缆。之后将电阻、电容接入电缆中,测试电阻、电容的值。负载电阻的范围为 $10\Omega \sim 30\Omega$,负载电容的范围为 $100pF \sim 300pF$,观察显示屏上显示的电阻/电容的值。

4.2 测试结果

电缆长度的测量结果如表 2 所示。

表 2 电缆的长度测量结果

实际长度 (cm)	2008. 10	1506.09	1009.99	505.65	107. 36
测量长度 (cm)	1998. 36	1494. 16	1010.35	502.22	105.96

测量的长度为 1494.16 的实际显示情况见附录图 1 电阻的阻值测量结果如表 3 所示。

表 3 电阻的阻值测量结果

实际阻值(Ω)	10. 23	15. 90	19.91	24. 36	30.98
测量阻值(Ω)	10. 17	16.11	20.11	25. 11	32. 25

测量电阻的阻值时电缆的长度为1496cm。

测量的电阻为 10.23 的实际显示情况见附录图 2,测量 15.90 的电阻实际显示情况见附录图 3,测量 30.12 的电阻实际显示情况见附录图 4。

电容的容值测量结果如表 4 所示。

表 4 电容的容值测量结果

实际电容 (pF)	83. 27	152. 95	210. 45	251. 31	302. 38
测量电容(pF)	80. 50	151.41	211.86	250. 46	303. 56

测量电容的容值时电缆的长度为1496cm。

测量的电容为83.27的实际显示情况见附录图5,测量152.95的实际显示情况见附录图6,测量210.45的实际显示情况见附录图7,测量302.38的实际显示情况见附录图8。

5. 结束语

本系统结构简单、性能良好,基本达到题目的要求,并且完成一部分发 挥题目的要求。系统功能由按键控制,系统的稳定性和安全性高,可对测量结 果实时显示,人机交互界面友好,达到了友好的性能指标。同时,通过本次大赛, 提高了我们的工程实践素质的培养,同时也提高了我们针对实际问题进展电子设 计制作的能力,促进了全面素质的提高。

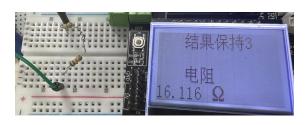
附录



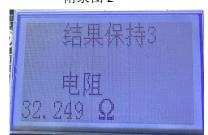
附录图1



附录图 2



附录图3



附录图 4



附录图 5



附录图 6



附录图7



附录图8