



Chương 5 – Mạch Tuần tự

5.1. Xung đồng hồ

5.2. Mạch lật (chốt – latch)

5.2.1. Mạch lật SR (SR-latch)

5.2.2. Mạch lật D

5.2.3. Mạch lật JK

5.2.4. Mạch lật T

5.3. Mạch lật lễ (Flip-flop)

5.4. Mạch tuần tự



Xung đồng hồ

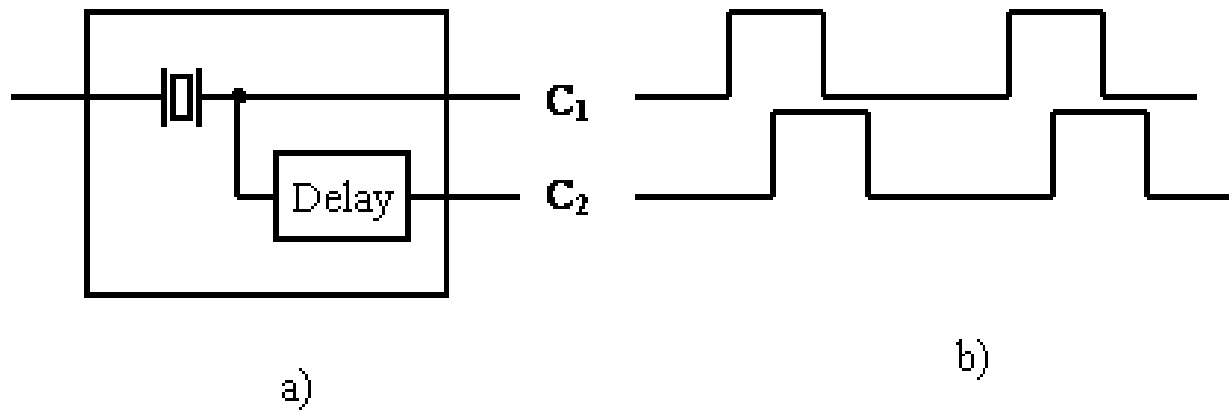
h.a) Đồng hồ (clock) –

bộ phát tần (impulse generator)

- thời gian chu kỳ đồng hồ (clock cycle time)

h.b – giản đồ thời gian của tín hiệu đồng hồ (4 tín hiệu thời gian cho các sự kiện khác nhau)

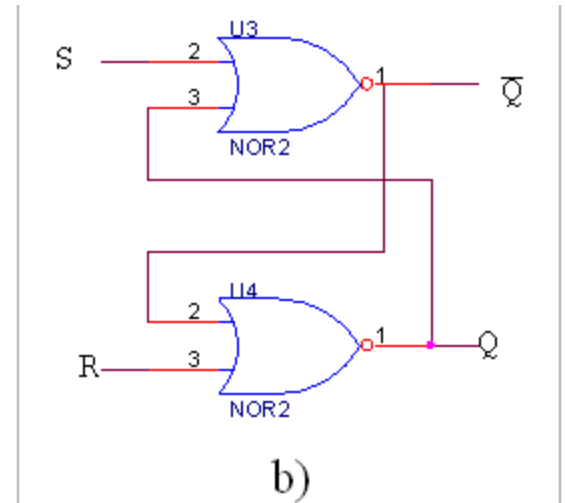
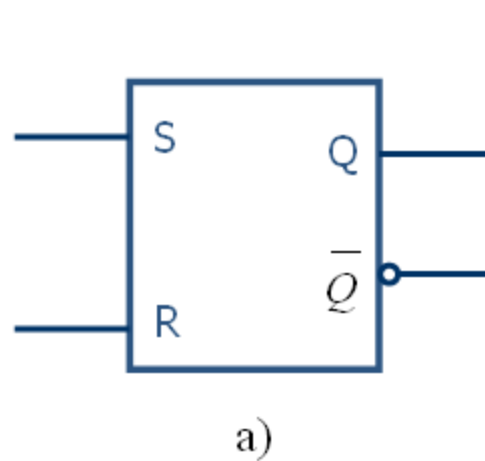
Sự sinh tín hiệu đồng hồ không cân xứng??





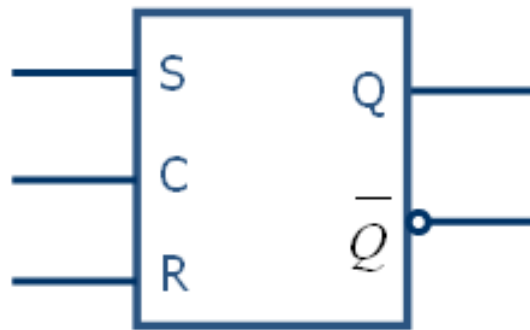
Mạch lật (Chốt - Latch)

Sơ đồ và ký hiệu chốt SR không dùng tín hiệu đồng hồ

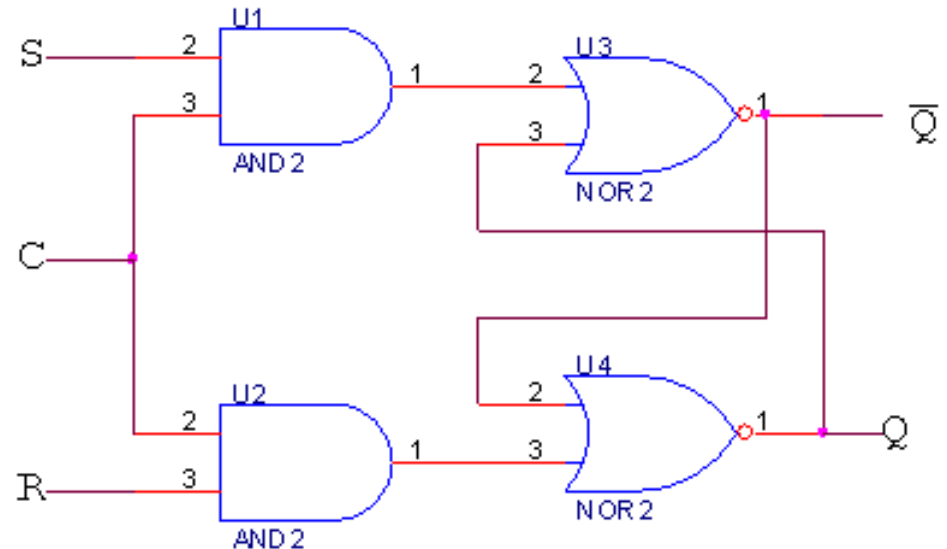


S	R	$Q(t+1)$	
0	0	$Q(t)$	No change
0	1	0	Clear to 0
1	0	1	Set to 1
1	1	X	Indeterminate

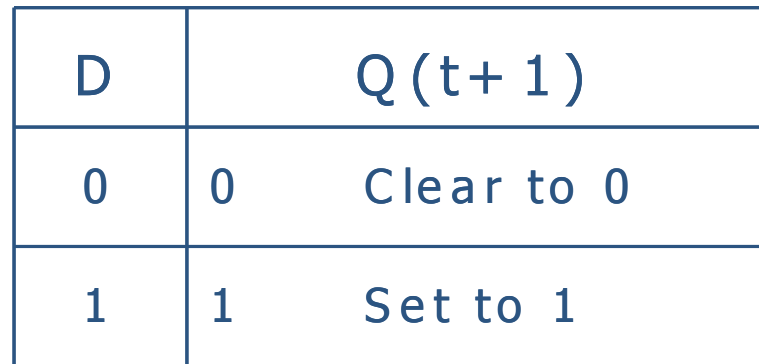
b) Mạch lật SR dùng tín hiệu đồng hồ



a)



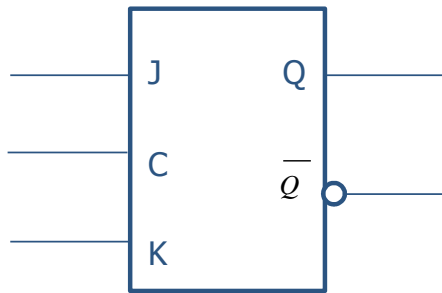
b)





JK latch

- ❑ Từ mạch lật SR
- ❑ Khắc phục nhược điểm của SR

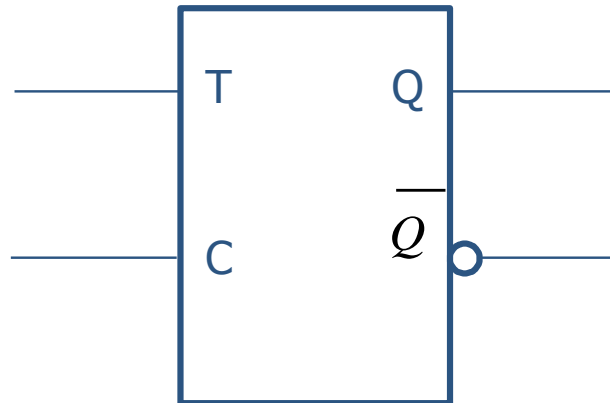


<i>J</i>	<i>K</i>	<i>Q(t+1)</i>	
0	0	Q(t)	No change
0	1	0	Clear to 0
1	0	1	Set to 1
1	1	$\overline{Q(t)}$	Complement



T latch

- ❑ Từ JK latch
- ❑ Nối J với K

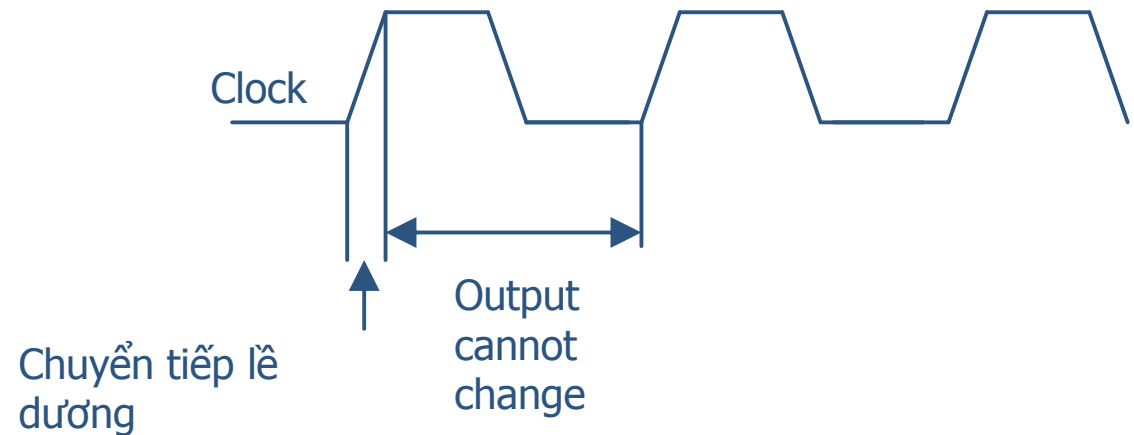
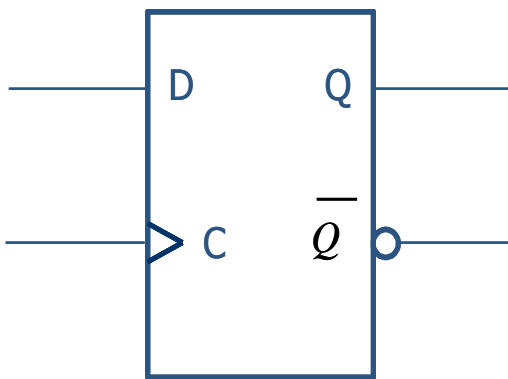


T	$Q(t+1)$
0	$Q(t)$ No change
1	$\overline{Q(t)}$ Complement



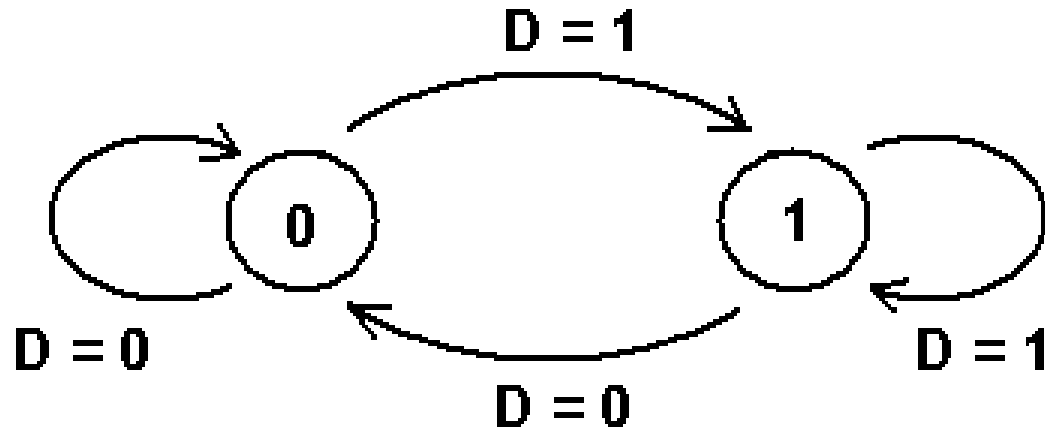
Mạch lật lẽ (Flip-flop)

- ❑ *Mạch lật kích thích bằng mức (level triggered), còn mạch lật lẽ kích thích bằng biên (edge triggered)*
- ❑ Flip-flop D với chuyển tiếp dương:

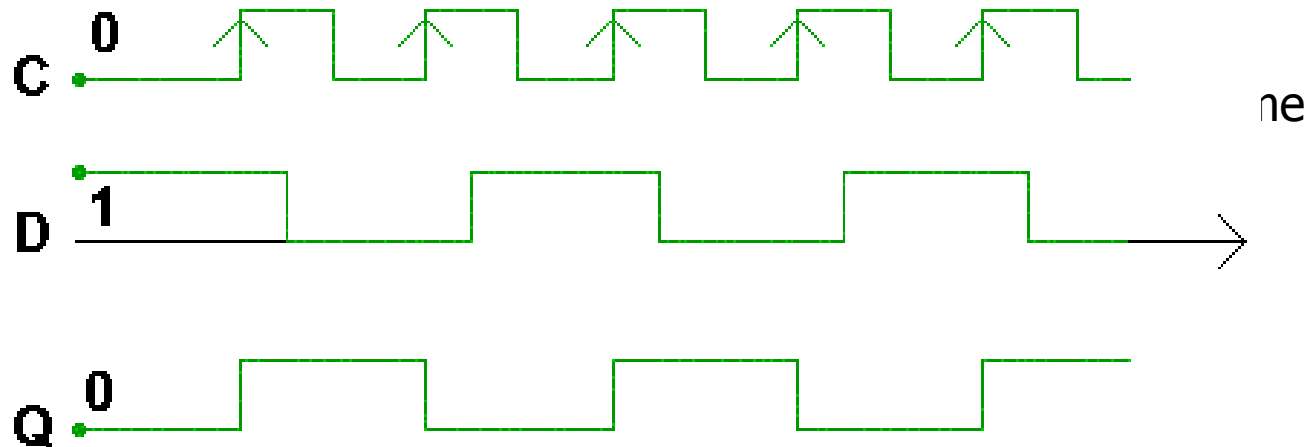




Flip-flop D



Biểu đồ trạng thái

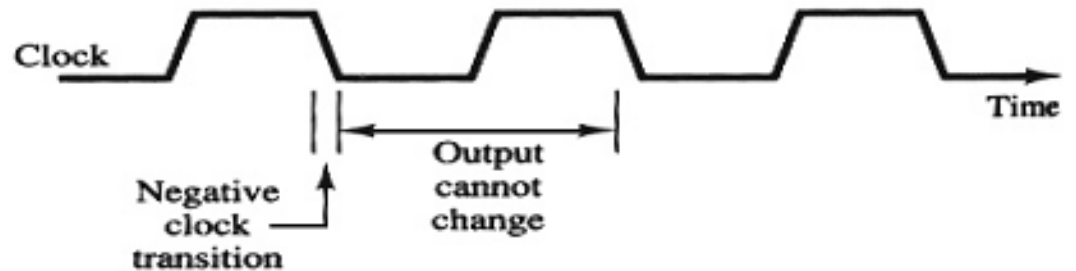
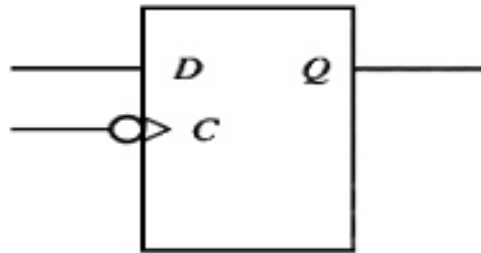


Đồ thị dạng tín hiệu



Flip-flop D

❑ Flip-flop D với chuyển tiếp âm



(b) Negative-edge-triggered *D* flip-flop.



Bảng kích thích của bốn mạch lật lề

SR

$Q(t)$	$Q(t+1)$	S	R
0	0	0	X
0	1	1	0
1	0	0	1
1	1	X	0

D

$Q(t)$	$Q(t+1)$	D
0	0	0
0	1	1
1	0	0
1	1	1

JK

$Q(t)$	$Q(t+1)$	J	K
0	0	0	X
0	1	1	x
1	0	x	1
1	1	X	0

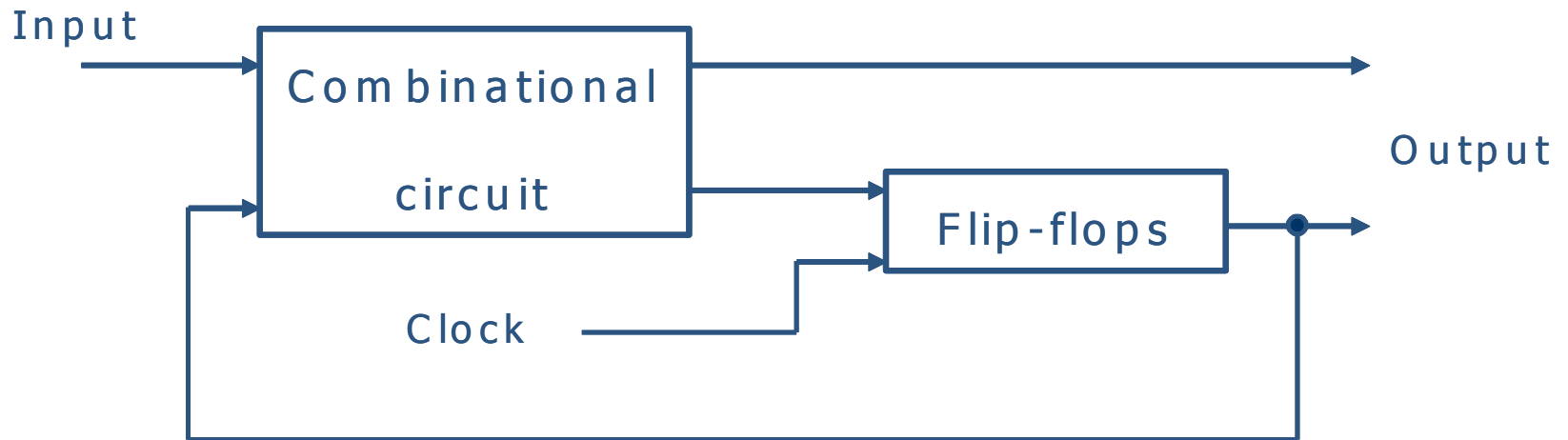
T

$Q(t)$	$Q(t+1)$	T
0	0	0
0	1	1
1	0	1
1	1	0

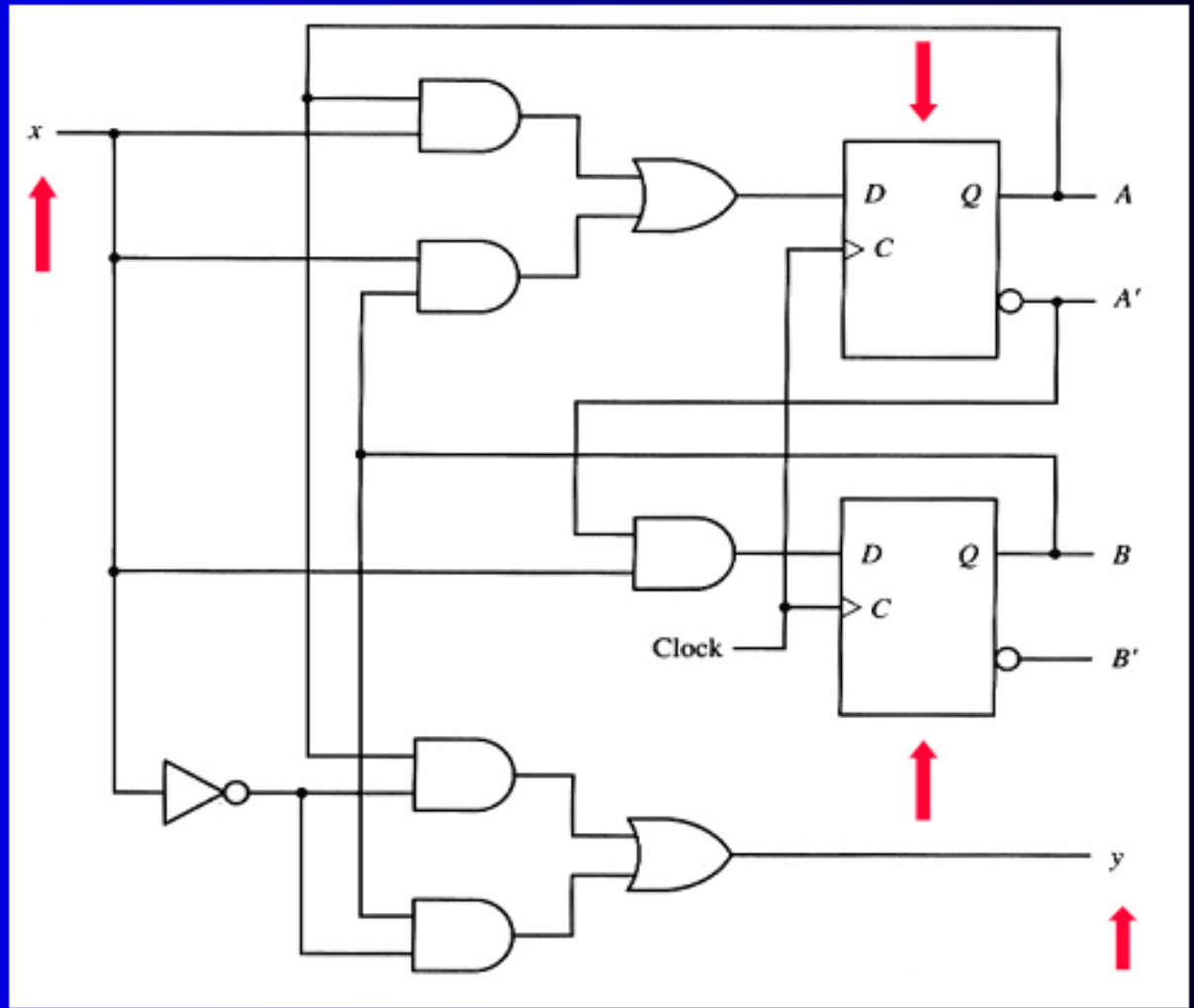


Mạch tuần tự

Mạch tuần tự là mạch gồm các mạch lật kết nối với mạch tổ hợp.



- Ví dụ mạch tuần tự hình bên có một biến nhập x
- Một biến xuất y
- Hai mạch lật D.

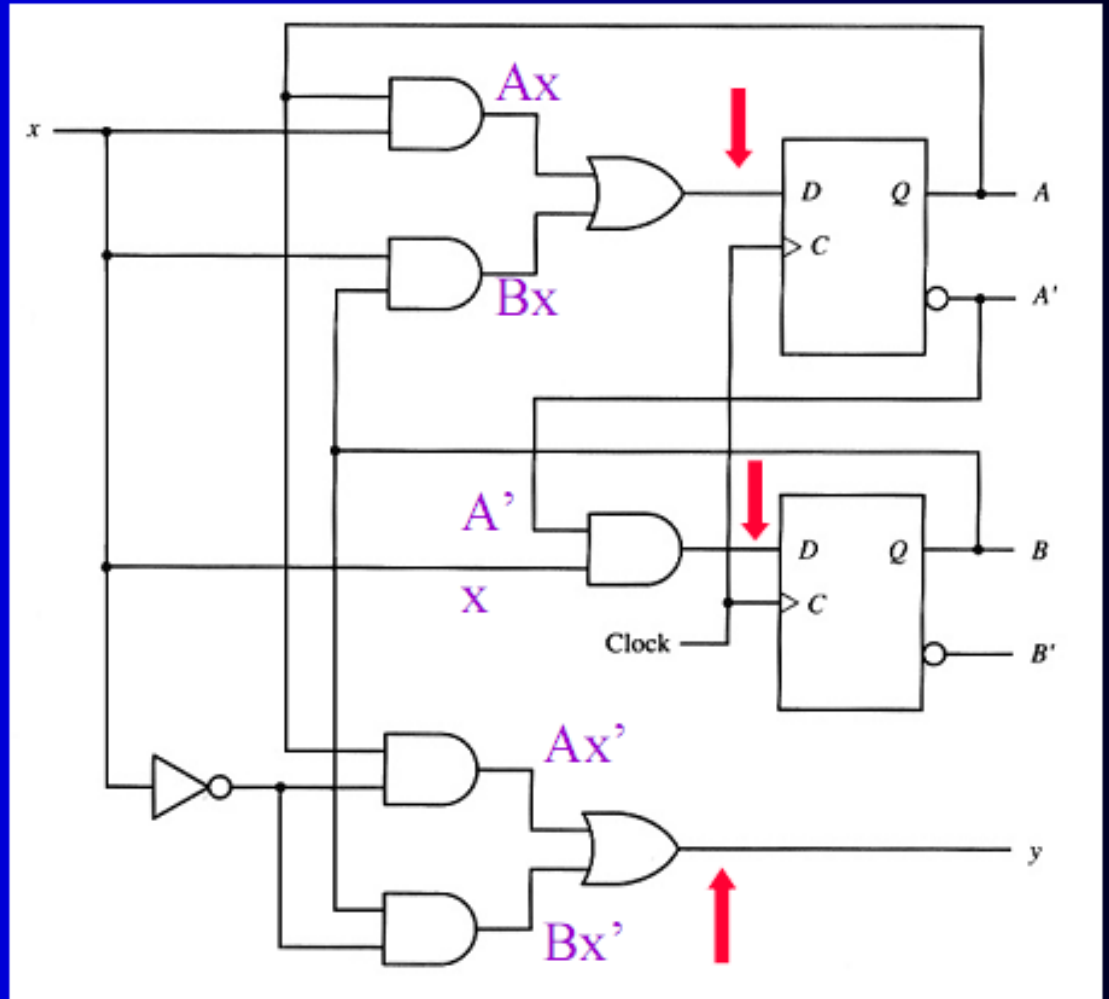




Mạch tuần tự

- Phần mạch tổ hợp tạo ngõ nhập cho các mạch lật được mô tả qua các biểu thức Boolean gọi là phương trình nhập mạch lật.
- Chúng ta sẽ theo qui ước dùng ký hiệu nhập mạch lật để ghi tên biến phương trình nhập và một chỉ số để đặt tên ký hiệu chọn làm ngõ ra của mạch lật.

- Theo hình bên ta có:
 $D_A = Ax + Bx$
 $D_B = A'x$
 $y = Ax' + Bx'$
 (ngõ xuất ngoài)





Mạch tuần tự

Trạng thái hiện tại		Nhập	Trạng thái kế		Ngõ nhập vào các flip-flop				Đầu ra
A	B	x	A	B	S _A	R _A	S _B	R _B	y
0	0	0	0	0	0	x	0	x	0
0	0	1	1	1	1	0	1	0	0
0	1	0	0	1	0	x	x	0	0
0	1	1	0	0	0	x	0	1	1
1	0	0	1	0	x	0	0	x	0
1	0	1	0	1	0	1	1	0	1
1	1	0	1	1	x	0	x	0	0
1	1	1	1	0	x	0	0	1	0



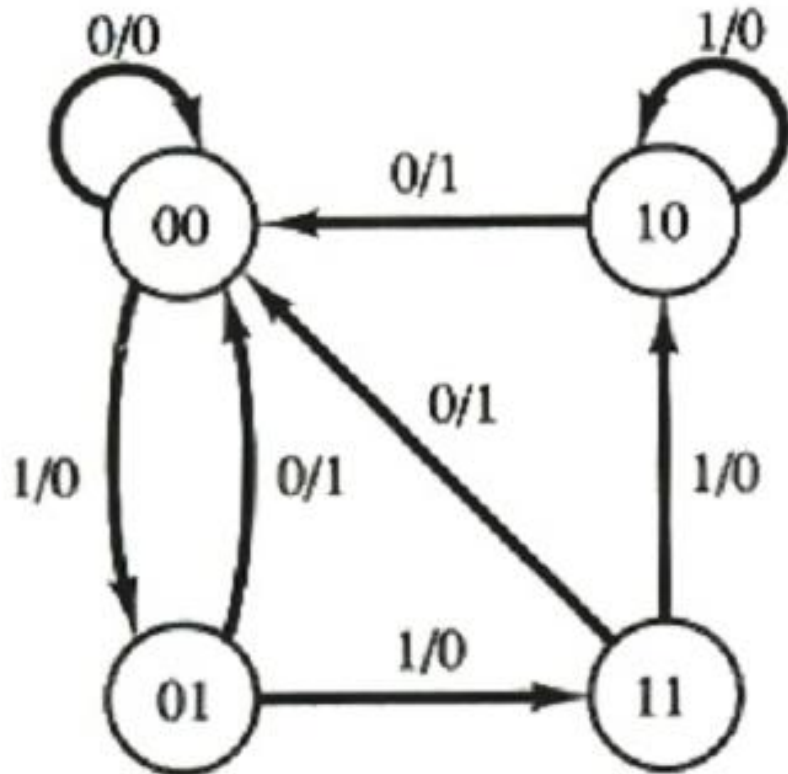
Mạch tuần tự

- Bảng trạng thái của bất kỳ mạch tuần tự nào có được bằng cách theo trình tự như trong ví dụ trên.
- Tổng quát, một mạch tuần tự có m mạch lật, n biến nhập, và p biến xuất sẽ có m cột trạng thái hiện hành, n cột nhập, m cột trạng thái kế, và p cột xuất.



Mạch tuần tự

Thông tin trong bảng trạng thái có thể biểu diễn dưới dạng hình ảnh gọi là lược đồ trạng thái.





□ Quy trình thiết kế mạch tuần tự

- Bước 1: Chuyển đặc tả mạch sang lược đồ trạng thái
- Bước 2: lược đồ trạng thái \Rightarrow bảng trạng thái
- Bước 3: Từ bảng trạng thái viết hàm cho các ngõ nhập của Flip-flops
- Bước 4: vẽ sơ đồ mạch

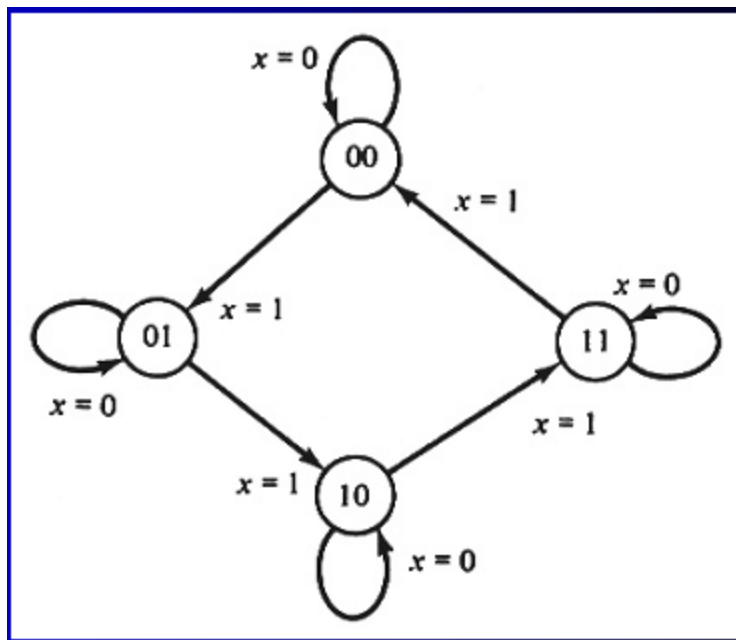


Mạch tuần tự

- Ví dụ chúng ta sẽ thiết kế mạch tuần tự có đồng hồ đi qua một dãy trạng thái nhị phân 00, 01, 10, 11 khi ngõ nhập ngoài x có trị 1. Trạng thái mạch không đổi khi $x = 0$.
- Loại mạch này được gọi là mạch đếm nhị phân 2-bit vì dãy trạng thái đồng nhất với dãy số đếm hai ký số nhị phân. Ngõ nhập x là biến điều khiển thao tác đếm.



Mạch tuần tự

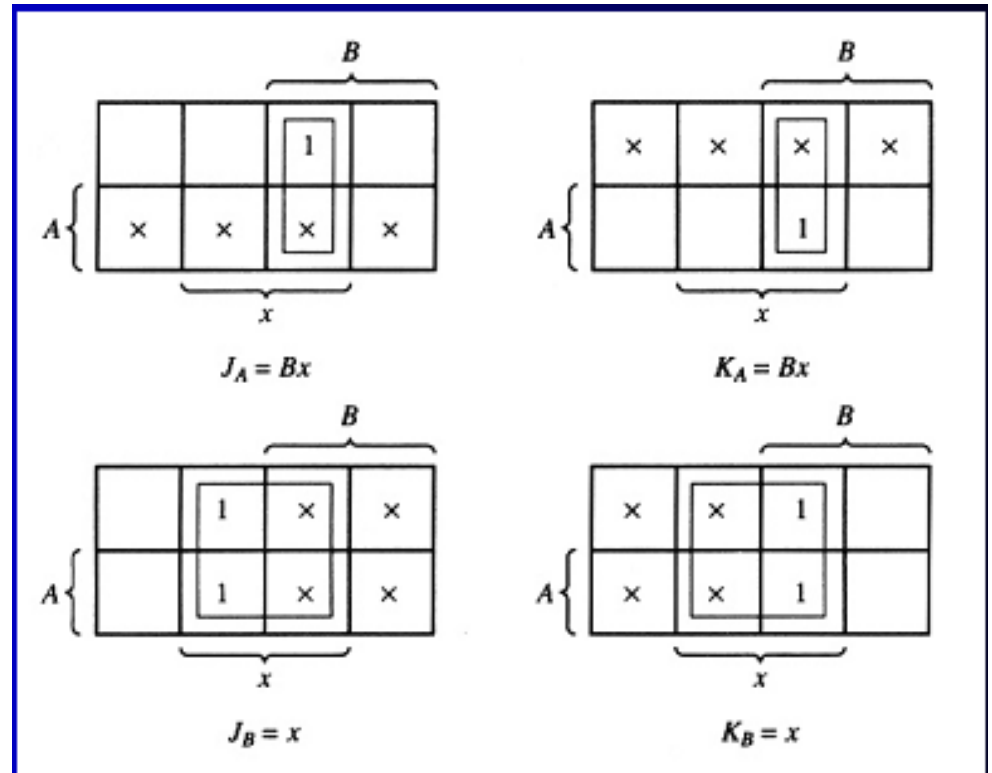


Trạng thái hiện hành		Nhập x	Trạng thái kế	
A	B		A	B
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	1	0
1	0	1	1	1
1	1	0	1	1
1	1	1	0	0



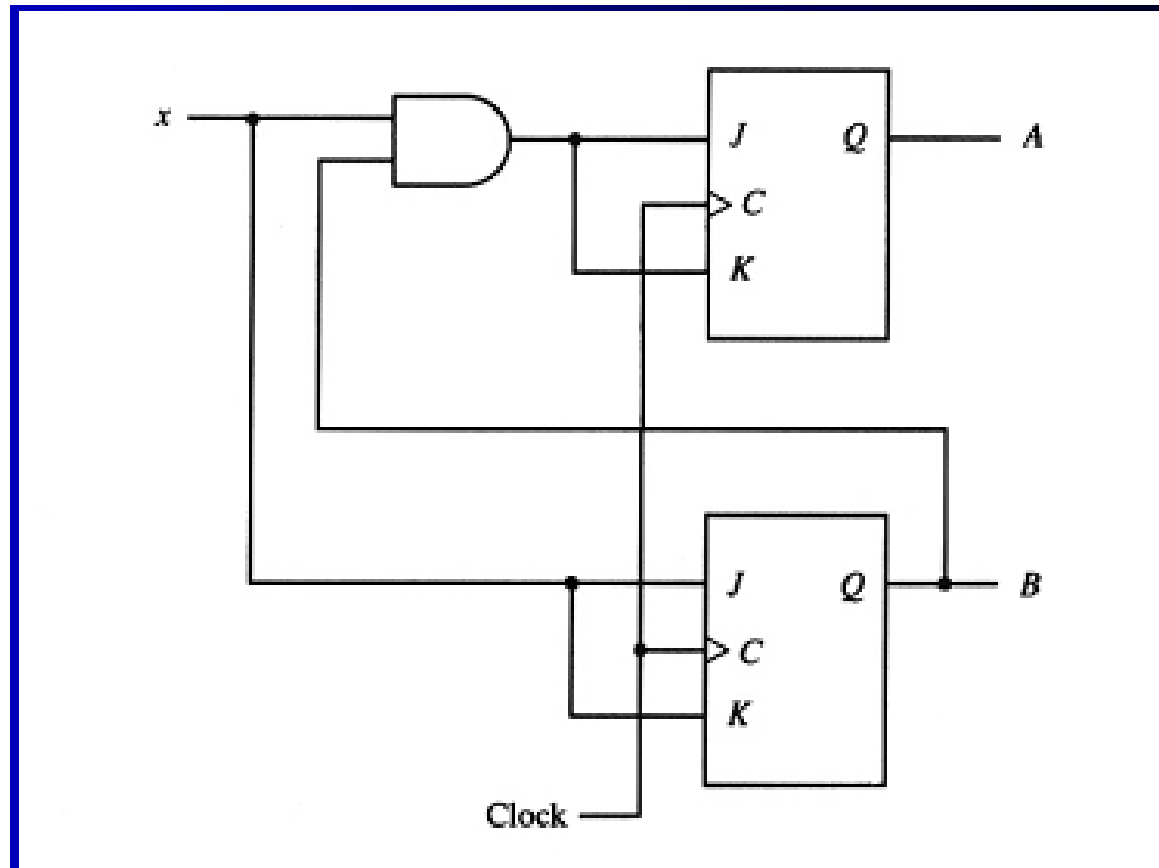
Mạch tuần tự

Trạng thái hiện hành		N h ậ p	Trạng thái kế		Ngõ nhập mạch lật			
A	B		A	B	J	K	J	K
		x			A	A	B	B
0	0	0	0	0	0	x	0	x
0	0	1	0	1	0	x	1	x
0	1	0	0	1	0	x	x	0
0	1	1	1	0	1	x	x	1
1	0	0	1	0	x	0	0	x
1	0	1	1	1	x	0	1	x
1	1	0	1	1	x	0	x	0
1	1	1	0	0	x	1	x	1





Mạch tuần tự





Ví dụ thiết kế mạch tuần tự

- ❑ Thiết kế mạch tuần tự dùng mạch lật SR. Khi ngõ nhập $x=0$, trạng thái mạch lật lẽ không thay đổi, ngõ xuất $y=0$. Khi $x=1$, dãy trạng thái là 11,10,01,00 và lặp lại còn ngõ xuất y sẽ có giá trị là 1 khi số bit trạng thái mạch lật lẽ bằng 1 là lẻ, các trường hợp còn lại thì bằng 0.