

RiscCPU 的设计及验证

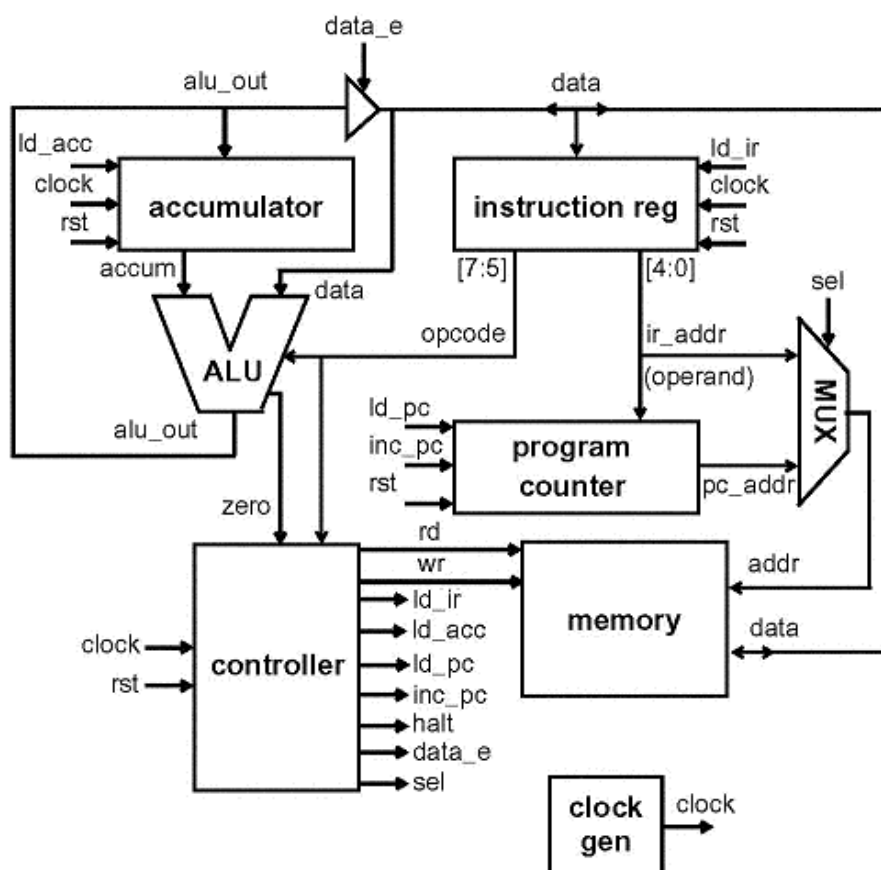


图 1 RiscCPU 整体框图

设计要求：

- 1、指令定长 (8bit)，其中高 3 位 [7:5] 为操作码，低 5 位 [4:0] 为操作数，一般为地址；
- 2、可实现 8 种操作：HLT、SKZ、ADD、AND、XOR、LDA、STO、JMP；

指令名	说明	操作码
HLT	halt	000
SKZ	遇零跳转（零标志位置 1）	001
ADD	数据总线与累加器加	010
AND	数据总线与累加器与	011
XOR	数据总线与累加器异或	100
LDA	装载累加器	101
STO	存储累加器	110
JMP	跳转	111

表 1 指令说明

- 3、指令周期为 8 个时钟周期；

4、工作流程：

上电复位后，由 controller 产生控制信号，从 memory 中读取一条指令，装入指令寄存器 (IR)，高 3 位作为操作码 (opcode) 输入 alu 或者 controller，低 5 位作为操作数输入指令计数器 (PC)，MUX 选择下一条指令地址，alu 算数运算，最后存储结果到 memory

或累加器。

5、工作量

共计需要设计 6 个模块：

register 用于累加器和 IR；

alu 用于算数运算

mux 地址分配

counter 指令计数器（PC）

memory 存储器

controller 产生控制信号

每个模块编写逻辑功能模块和测试模块，提交实验报告。