

实验3 计数器的设计与验证

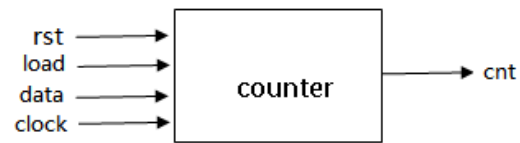


图 计数器框图

实验说明：

- 1、计数器为异步复位、异步装载；
- 2、rst 信号为0 时，延迟3个时间单位后计数器输出为0；
- 3、load 信号为1 时，延迟3个时间单位后输入端口data存入cnt；
- 4、在clock 信号的上升沿，延迟4个时间单位后cnt 自加1；
- 5、数据端口为5bit。