

A thick dark blue vertical bar is positioned on the left side of the page. A blue arrow-shaped banner points to the right from this bar, containing the date. Below the banner, several thin, curved lines in dark blue and light grey sweep upwards from the bottom left corner.

21-4-2024

# Programación de sistemas reconfigurables

VHDL Y ASM

Ingeniería en electrónica y computación

**ANDRADE SALAZAR, IGNACIO**

CENTRO UNIVERSITARIO DE LOS VALLES, UNIVERSIDAD DE  
GUADALAJARA

## VHDL Y ASM

**1.- El algoritmo o carta ASM utiliza tres símbolos básicos para describir el comportamiento de un sistema, mencione ¿cuáles son? y ponga un ejemplo de cada uno de ellos**

El bloque de estado representa el estado de una maquina secuencial y debe contener la siguiente información:

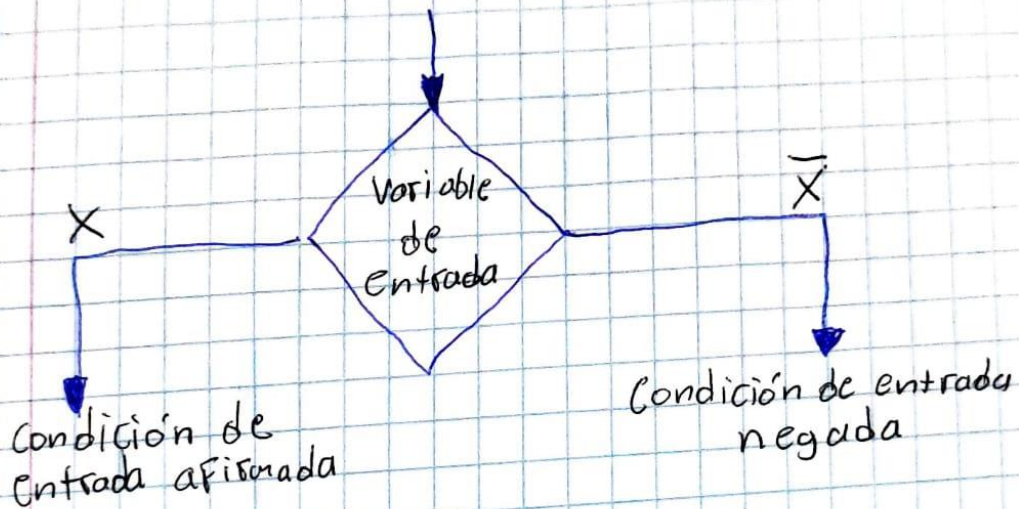
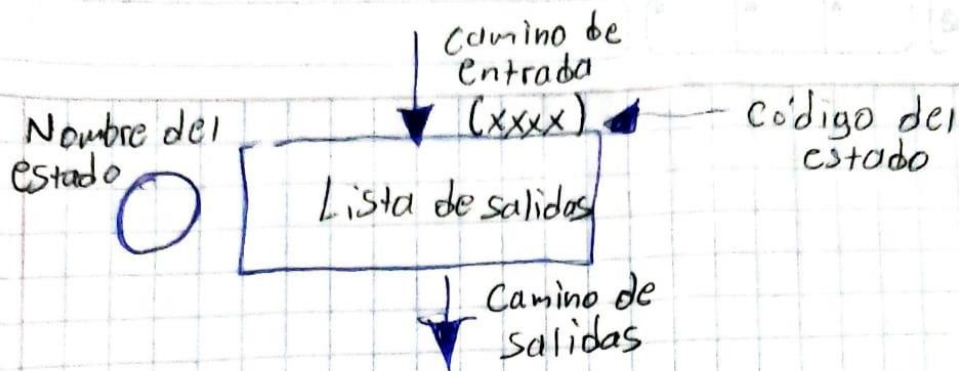
- Nombre del estado: Por lo general se utilizan números (0, 1, 2, 3 ...) o letras (A, B, C...).
- Código del estado ("xxxx"): Se refiere al código binario asignado al estado.
- Lista de salidas: Señales asignadas al estado y que solo se encuentran activas durante el tiempo que se permanezca en este.

El rombo o bloque de decisión involucra a las variables de entrada al sistema; el bloque en cuestión contiene la siguiente información:

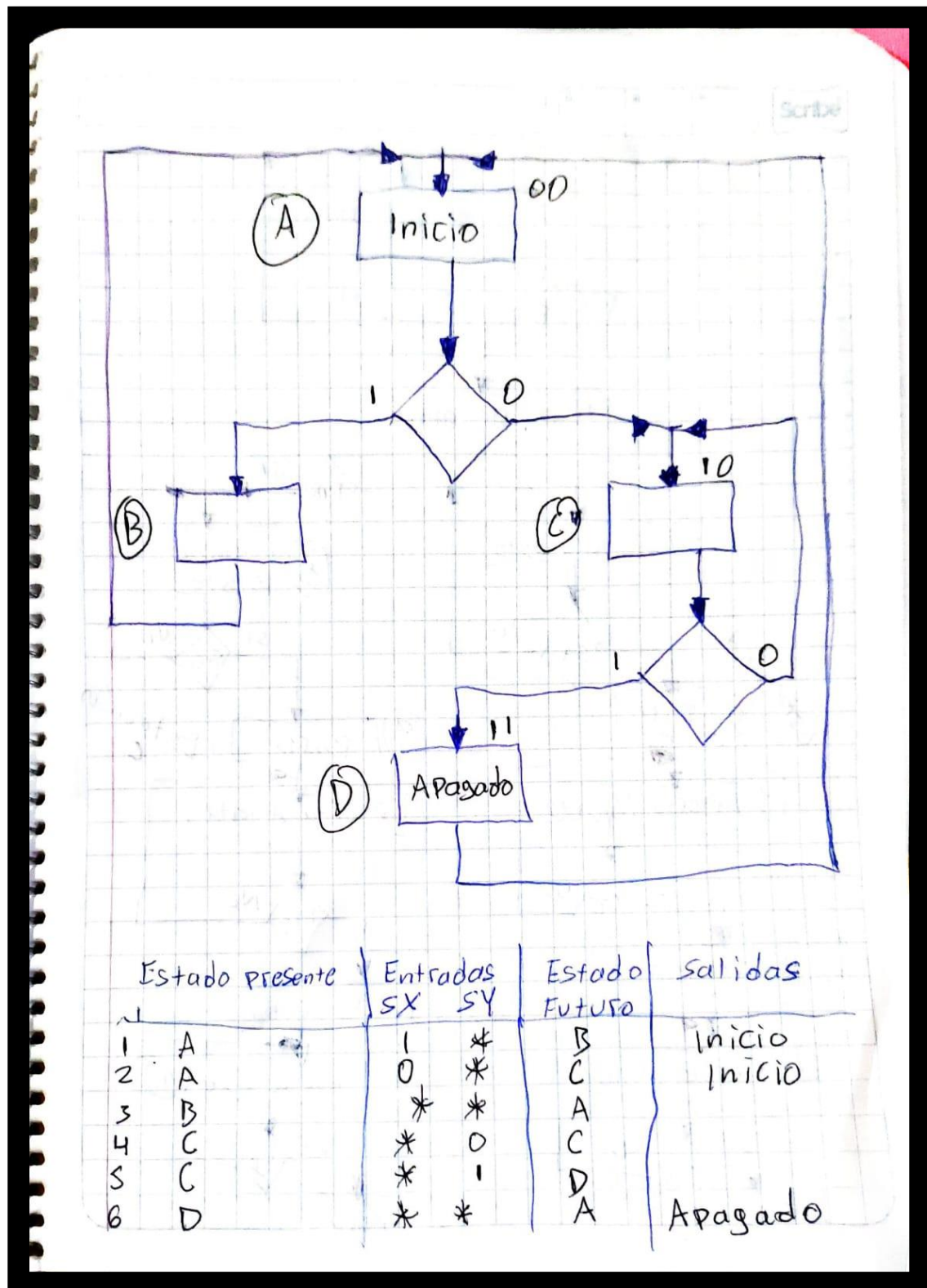
- Variable de entrada
- Condición de entrada afirmada
- Condición de entrada negada

El bloque de asignación de salidas condicionales se utiliza para activar señales de salida que solo se encuentran disponibles en ciertas condiciones de entrada; la información contenida dentro de dicho bloque es la siguiente.

Una lista de salidas condicionales que dependen de cierta condición de entrada. Este bloque se utiliza con mucha frecuencia para descubrir las máquinas de Mealy.



2.- Dibuje la estructura básica de una carta ASM, Figura 4.5, a mano



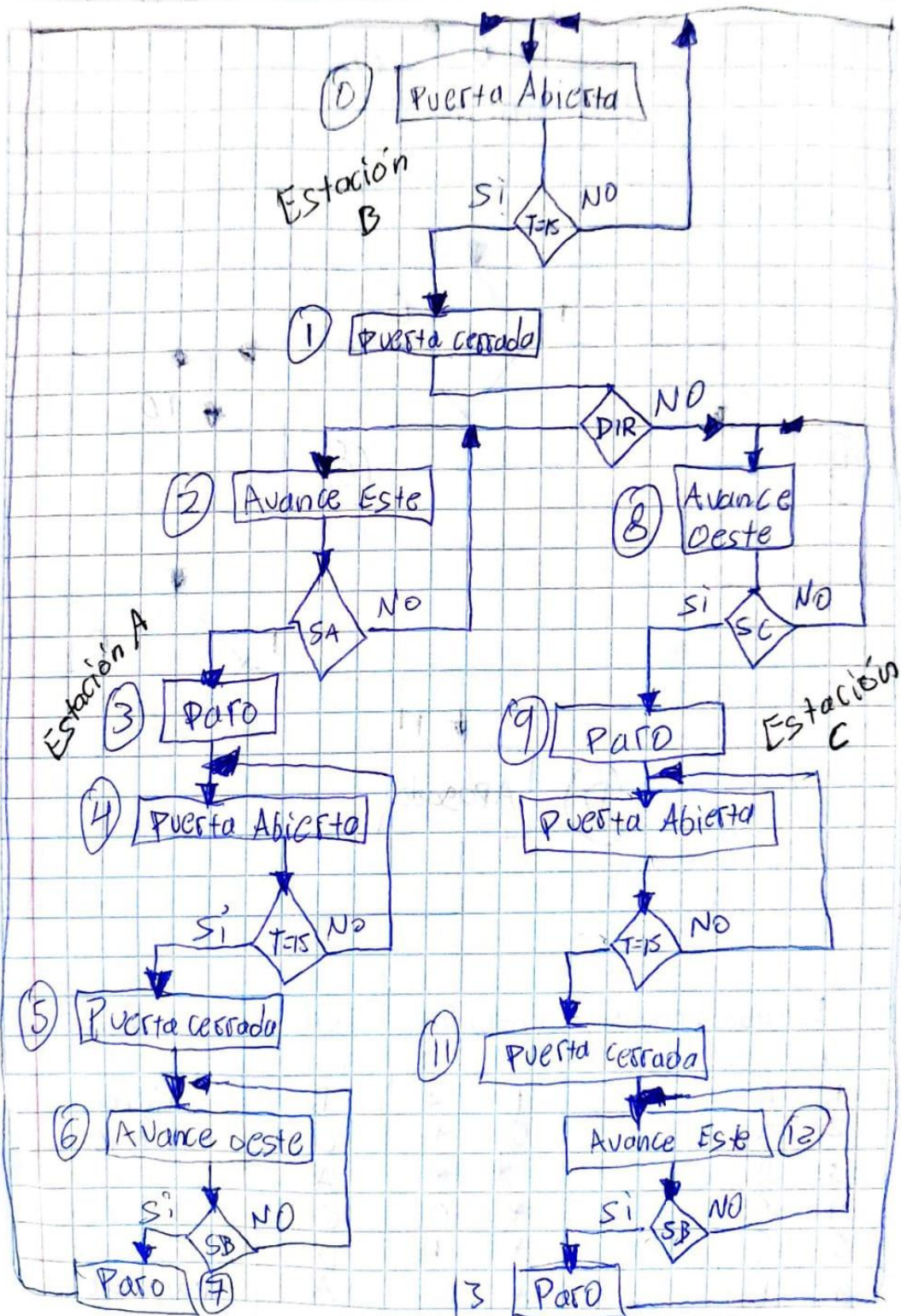
### **3.- ¿Cuál es la diferencia entre una carta ASM y un diagrama de estados?**

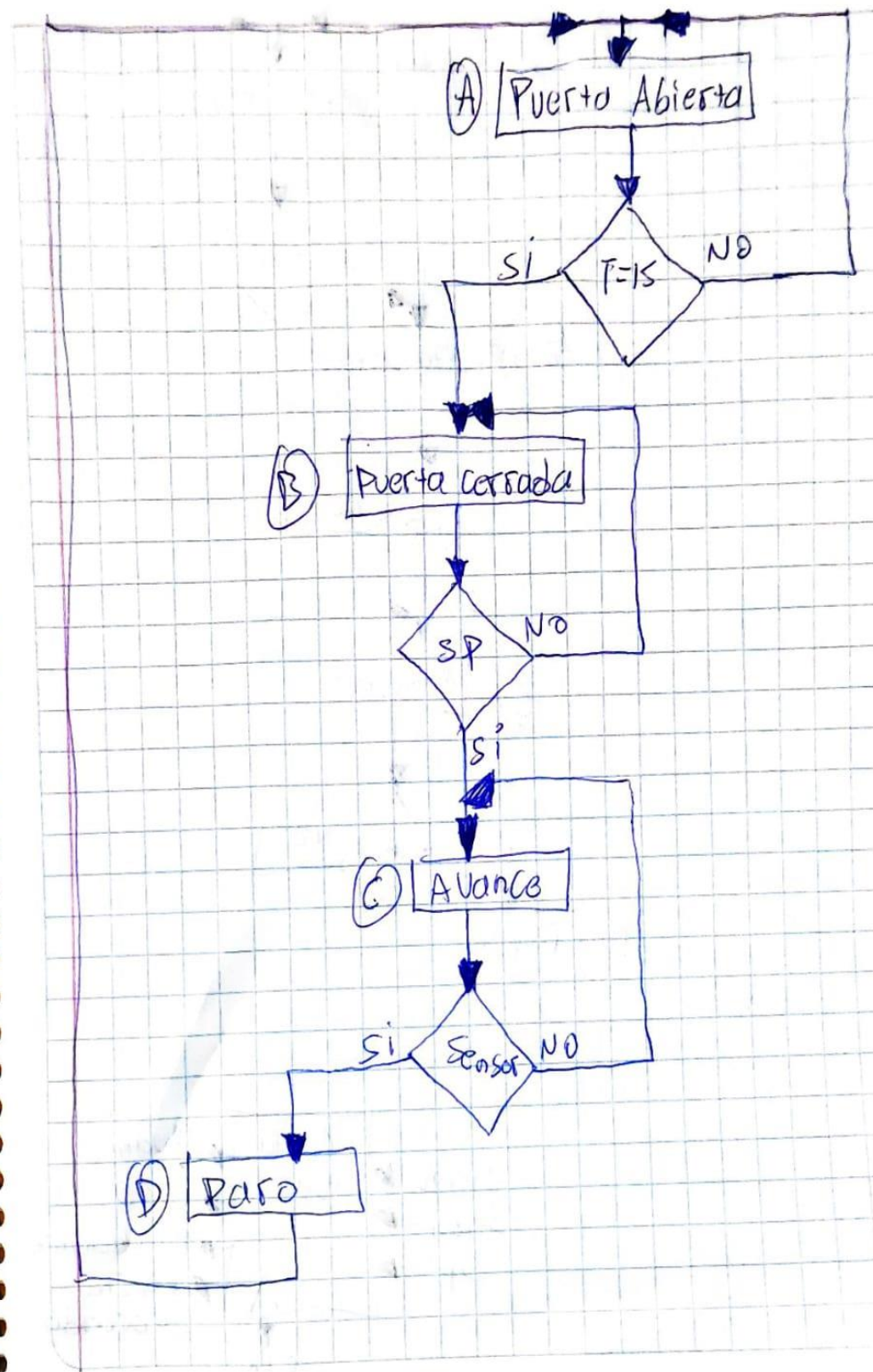
Uno muestra las condicionales mediante rombos y las salidas con rectángulos, mientras que otro solo tiene flechas que te dirigen a la siguiente indicación dependiendo de la entrada, en caso de regresar al estado anterior se representa con una flecha apuntando al mismo estado.

### **4.- Dibuje la carta ASM completa del tren suburbano y la carta ASM simplificada de la misma. Figura 4.17 y Figura 4.20, mencione ¿porque se reduce a ese tamaño? Es decir que consideraciones se hacen para poder llegar a eso**

En el diseño de algoritmos ASM se involucra de manera relevante el sentido común y la experiencia del diseñador; por ejemplo, en la carta anterior es posible considerar que los sensores SA, SB Y SC actúan de forma similar, por lo cual, en lugar de representar a tres sensores diferentes, lo mas correcto seria utilizar solo uno de estos (S) dado que nuestro vagón no esta en posibilidad de observar cual es la estación en la que se encuentra; en consecuencia, solo podría tenerse un solo estado X, que representa la estación actual. Al hacer estos arreglos, la carta anterior podría simplificarse de la siguiente manera.

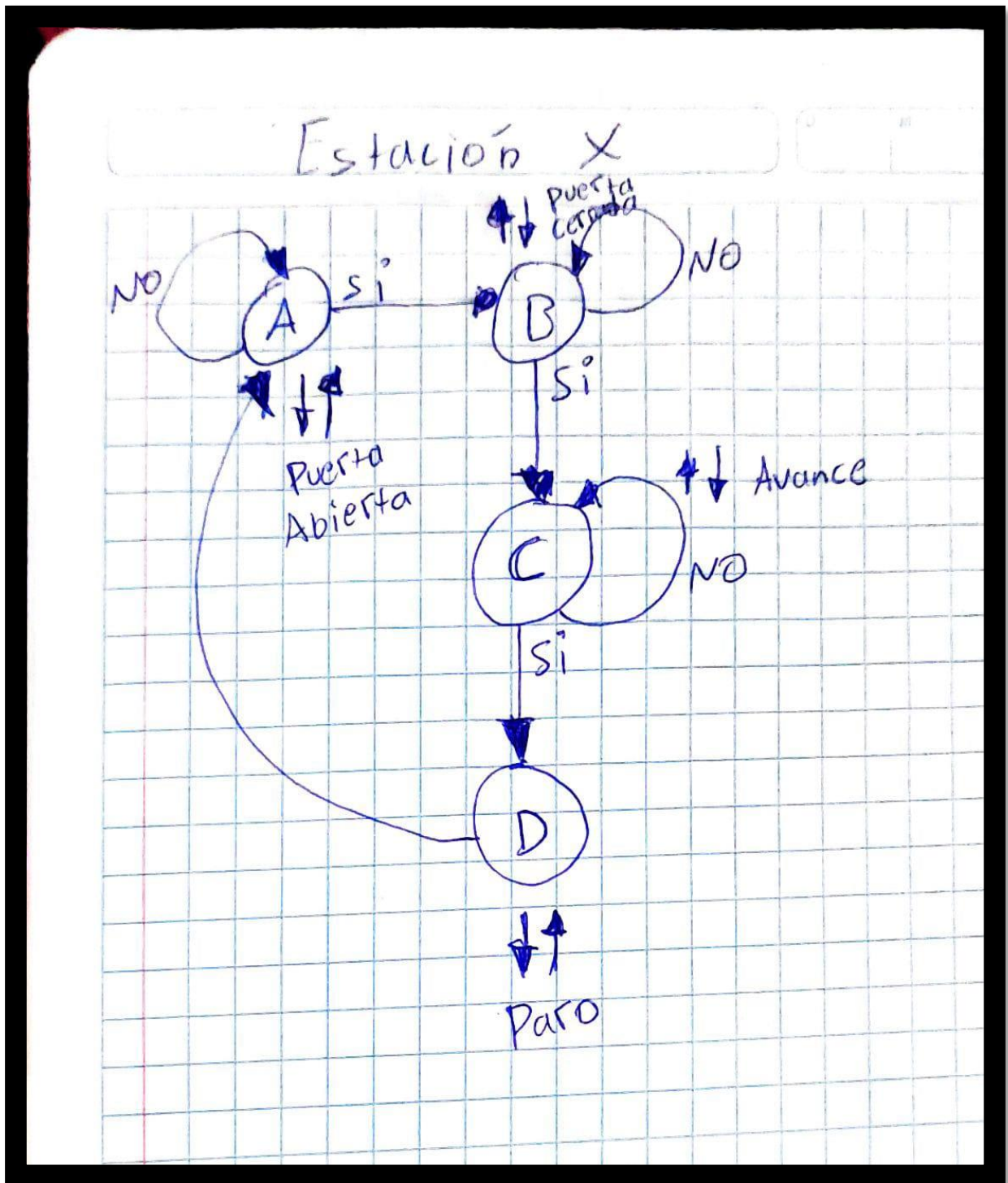








5.- Proponga un diagrama de estados de la carta ASM, Figura 4.20

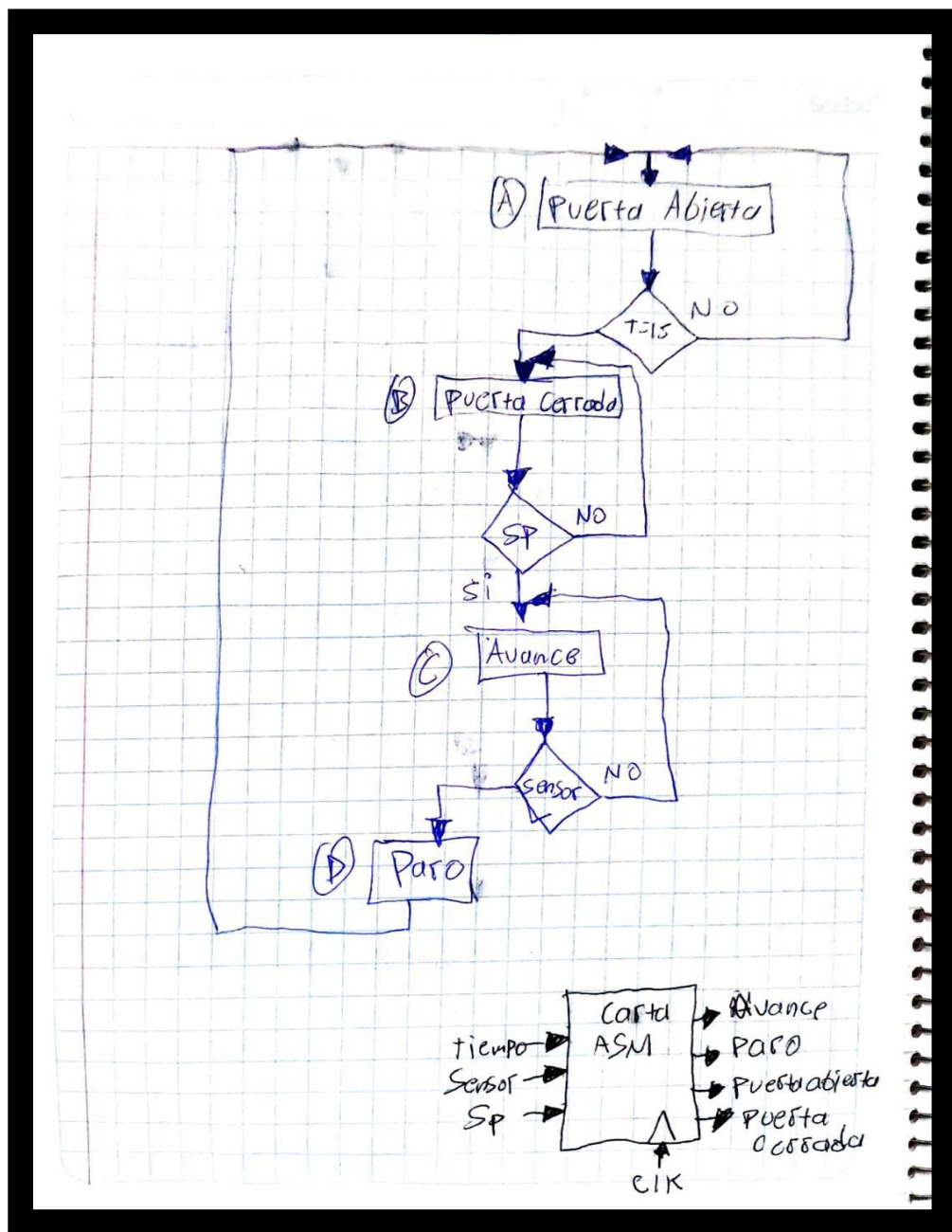




## 6.- Transcriba el primer párrafo de tema 4.5

El proceso de programación de una carta ASM es muy similar al que se emplea en la programación de un diagrama de estado, como ejemplo considérese la carta de la figura 4.21 a); en tanto, las variables de entrada y salida se muestran en la figura 4.21 b).

## 7.- Transcriba las figuras 4.21a y b y el listado 4.1 y 4.2, hasta ahí



```
-- Control de tren
library ieee;
use ieee.std_logic_1164.all;
entity tren is
    port (tiempo, sensor, clk, Sp: in std_logic;
          PA, PC, PARO, AVANCE: out std_logi;
          Q1, Q0: inout std_logic);
end tren;
architecture asm of tren is
    type estados is (A, B, C, D);
    signal edo_pres, edo_fut: estados;
begin
    p_estados: process (edo_pres, tiempo, sensor, sp)
begin
```