

Mariana Osorio Rojas - 464679

Fabio Andrés Guzman Figueroa

Universidad Pontificia Bolivariana - Facultad de Ingeniería

Ingeniería de Sistemas e Informática - Sistemas Operativos

PRESENTACIÓN - GESTIÓN DE MEMORIA

Video base: <https://youtu.be/XN3cQcMxxik>

Temas:

Unidad de Manejo de Memoria (MMU): Esta unidad se encarga de traducir direcciones lógicas a direcciones físicas. Las direcciones físicas hacen referencia a la memoria RAM real, mientras que las direcciones lógicas se refieren a las direcciones de los procesos.

Dirección Base y Límite: Para referirse a un proceso, se define una dirección base y un límite. Si un proceso supera este límite, la MMU generará un error.

Asignación Dinámica: La MMU asigna dinámicamente espacios a los procesos. Cuando un proceso termina, deja huecos que se asignan a nuevos procesos. Hay diferentes políticas para asignar estos huecos, y las simulaciones muestran que algunas políticas, como la "first fit", funcionan mejor.

Fragmentación: La fragmentación ocurre cuando hay huecos dispersos en la memoria. Una forma de contrarrestarla es mediante la compactación.

Frames y Páginas: La memoria se organiza en "frames", que son bloques de tamaño fijo. Estos frames se relacionan con las "páginas", que son bloques lógicos de memoria. La MMU utiliza una tabla llamada "Look Up Table" para traducir entre páginas y frames.

Protección de la Memoria: Se utiliza un bit de validez para indicar las posiciones válidas dentro de la asignación de memoria.

Buffer de Traducción (TLB): Es una memoria caché que reduce los tiempos de acceso a la memoria. Si una dirección está en el TLB, se accede rápidamente; de lo contrario, se debe buscar en la memoria principal, lo que lleva más tiempo.

Tasa de Acierto: Se refiere a la proporción de veces que una dirección buscada se encuentra en el TLB. Una tasa de acierto alta indica un buen rendimiento del sistema de memoria.