

Modelagem de Sistemas

Modelo de um banco de registradores em SystemC

Objetivo : projetar, simular e sintetizar um banco de registradores similar ao utilizado no MIPS utilizando descrição nível RTL (*Register Transfer Level*).

Características :

- 32 registradores de 32 bits
- duas entradas de endereço para leitura de registrador e uma entrada de endereço para escrita em registrador
- dois saídas com os registradores lidos
- uma entrada de dados para escrita em registrador
- registrador 0 (índice zero) é constante, não pode ser alterado. Qualquer leitura deste registrador retorna o valor zero e escritas não afetam o seu valor.

Interface :

```
SC_MODULE(breg)
{
    sc_in<sc_uint<5>> > addreg1, addreg2, wadd;
    sc_in<unsigned> wdata;
    sc_in<bool> wreg, clk;
    sc_out<unsigned> data1, data2;
    ...
};
```

onde:

- *wreg*: sinal de escrita. Ao ser acionado, o registrador endereçado por *wadd* é escrito com o valor presente no barramento *wdata* na transição de subida do relógio.
- *clk*: relógio do circuito
- *addreg1*: endereço do registrador a ser lido em *data1*, 5 bits
- *addreg2*: endereço do registrador a ser lido em *data2*, 5 bits.
- *wdata*: valor a ser escrito no registrador endereçado por *wadd*, 32 bits.
- *data1*: barramento de saída para leitura do registrador endereçado por *addreg1*, 32 bits
- *data2*: barramento de saída para leitura do registrador endereçado por *addreg2*, 32 bits

Verificação:

Implementar um *test bench* que verifique as funções básicas: escrever e ler o conteúdo de qualquer registrador; verificar a escrita na transição de subida do relógio (e não na descida); verificar o comportamento do registrador zero.