

ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỒ CHÍ MINH
TRƯỜNG ĐẠI HỌC BÁCH KHOA
KHOA KHOA HỌC & KỸ THUẬT MÁY TÍNH



KIẾN TRÚC MÁY TÍNH (TH) (CO2008)

Báo cáo Bài tập cá nhân
Chủ đề 4

GVHD: Nguyễn Xuân Minh
SV thực hiện: Trần Minh Hiếu - 2113363

Tp. Hồ Chí Minh, Tháng 12/2022

1 Câu 2: (Đề 4)

Cho danh sách địa chỉ 32-bit truy xuất theo **địa chỉ Word** như sau:

5, 164, 45, 6, 251, 90, 173, 165, 91, 44, 186, 252

a) Nếu dùng bộ nhớ cache Direct-mapped có 16 block, mỗi block chứa 1 word. Hãy xác định địa chỉ theo bit, từ đó suy ra các vùng tag, index lưu trữ vào cache. Cho biết trạng thái Hit/Miss của chuỗi truy xuất trên.

Theo cấu hình trên thì ta có:

Block - 1 word \Rightarrow 2 bit offset
Cache - 16 block \Rightarrow 4 bit index
Vì thanh ghi địa chỉ 32 - bit \Rightarrow 26 bit tag.

Decimal	Binary	Tag	Index	Offset	Miss / Hit
5	0000 0000 0000 0000 0000 0000 0101 00	0	5	0	Miss
164	0000 0000 0000 0000 0000 0010 10 0100 00	10	4	0	Miss
45	0000 0000 0000 0000 0000 0000 10 1101 00	2	13	0	Miss
6	0000 0000 0000 0000 0000 0000 00 0110 00	0	6	0	Miss
251	0000 0000 0000 0000 0000 0011 11 1011 00	15	11	0	Miss
90	0000 0000 0000 0000 0000 0001 01 1010 00	5	10	0	Miss
173	0000 0000 0000 0000 0000 0010 10 1101 00	10	13	0	Miss
165	0000 0000 0000 0000 0000 0010 10 0101 00	10	6	0	Miss
91	0000 0000 0000 0000 0000 0001 01 1011 00	5	11	0	Miss
44	0000 0000 0000 0000 0000 0000 10 1100 00	2	12	0	Miss
186	0000 0000 0000 0000 0000 0010 11 1010 00	11	10	0	Miss
252	0000 0000 0000 0000 0000 0011 11 1100 00	15	12	0	Miss

b) Làm lại câu a) với bộ nhớ cache Direct-mapped có 8 block, mỗi block chứa 2 word.

Theo cấu hình trên thì ta có:

Block - 2 word \Rightarrow 3 bit offset
Cache - 8 block \Rightarrow 3 bit index
Vì thanh ghi địa chỉ 32 - bit \Rightarrow 26 bit tag.

Decimal	Binary	Tag	Index	Offset	Miss / Hit
5	0000 0000 0000 0000 0000 0000 010 100	0	2	4	Miss
164	0000 0000 0000 0000 0000 0010 10 010 000	10	2	0	Miss
45	0000 0000 0000 0000 0000 0000 10 110 100	2	6	4	Miss
6	0000 0000 0000 0000 0000 0000 00 011 000	0	3	0	Miss
251	0000 0000 0000 0000 0000 0011 11 101 100	15	5	4	Miss
90	0000 0000 0000 0000 0000 0001 01 101 000	5	5	0	Miss
173	0000 0000 0000 0000 0000 0010 10 110 100	10	6	4	Miss
165	0000 0000 0000 0000 0000 0010 10 010 100	10	2	4	Hit
91	0000 0000 0000 0000 0000 0001 01 101 100	5	5	4	Hit
44	0000 0000 0000 0000 0000 0000 10 110 000	2	6	0	Miss
186	0000 0000 0000 0000 0000 0010 11 101 000	11	5	0	Miss
252	0000 0000 0000 0000 0000 0011 11 110 000	15	6	0	Miss

c) Hãy xác định tổng số bit bộ nhớ cần dùng để xây dựng bộ nhớ cache trong cả 2 trường hợp. Biết rằng 1 phần tử cache sẽ chứa 1 bit V, các bit tag và dữ liệu.

- Bộ nhớ đệm của câu a:

Số Bit bộ nhớ của 1 phần tử trong cache là :

$$1 + 4 * 8 + 26 = 59 \quad (bit)$$

Số Bit bộ nhớ của cache là :

$$59 * 16 = 944 \quad (bit)$$



- Bộ nhớ đệm của câu b:
Số Bit bộ nhớ của 1 phần tử trong cache là :

$$1 + 8 * 8 + 26 = 91 \quad (bit)$$

Số Bit bộ nhớ của cache là :

$$91 * 8 = 728 \quad (bit)$$