### BÀI 3. ADC

#### 1. Mục đích

Qua bài học sinh viên có thể đạt được các kiến thức sau:

- Hiểu biết về cấu trúc của bộ ADC trong PIC24F.
- Xây dựng các ứng dụng cơ bản dùng ADC để đọc nhiệt độ và giá trị của biến trở trên board Explorer 16/32.

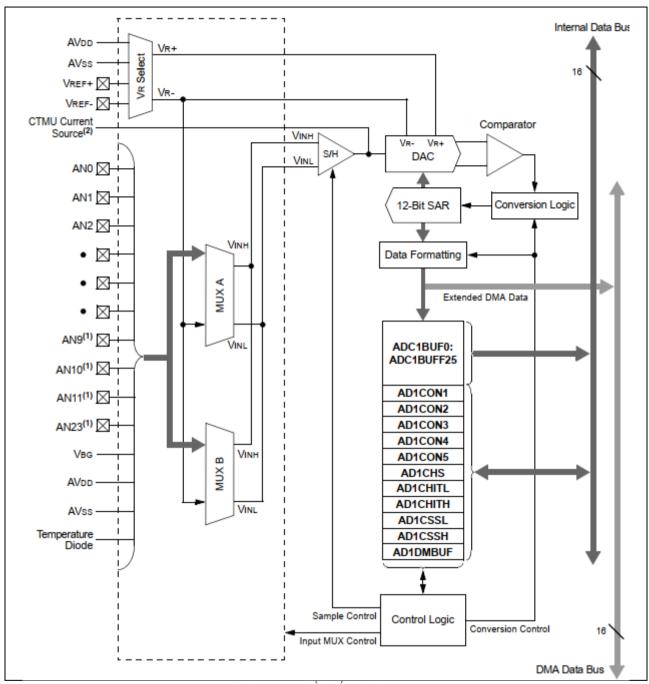
# 2. Tóm tắt nội dung lý thuyết

#### 2.1. Giới thiệu

Bộ ADC 10-bit trong PIC24F có những đặc điểm sau:

- ADC chuyển đổi theo phương pháp xấp xỉ.
- Có thể chọn độ phân giải là 10-bit hoặc 12-bit.
- Tốc độ chuyển đổi đạt được 200 kbps (12 bit).
- Có 24 đầu vào.
- Có chân tín hiệu điện thể tham chiếu bên ngoài.
- Chế độ dò kênh tự động.
- Có khả năng lựa chọn nguồn trigger.
- Buffer kết quả chuyển đổi 16-word.
- Có khả năng lựa chọn chế độ ghi dữ liệu và buffer.
- Bốn tùy chọn căn chỉnh kết quả.
- Tăng cường hoạt động với DMA.
- Hoạt động ngay cả khi CPU đang ngủ hoặc không hoạt động.

Tùy thuộc vào sơ đồ chân của thiết bị cụ thể, bộ chuyển đổi ADC 10 bit (12 bit) có thể có tối đa 24 chân đầu vào tương tự, được chỉ định AN0 đến AN23. Ngoài ra, có hai chân đầu vào tương tự cho các kết nối tham chiếu điện áp bên ngoài. Các đầu vào tham chiếu điện áp này có thể được chia sẻ với các chân đầu vào tương tự khác. Số lượng chân thực của đầu vào tương tự và cấu hình đầu vào tham chiếu điện áp bên ngoài sẽ phụ thuộc vào thiết bị.



Hình 2.1. Sơ đồ khối của bộ ADC.

# 2.2. Các thanh ghi của bộ ADC

# 2.2.1. Thanh ghi AD1CON1: Thanh điều khiển ADC 1

R/W-0	U-0	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0
ADON <sup>(1)</sup>	_	ADSIDL	_	_	_	FORM1	FORM0
bit 15 bit 8							

R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0, HCS	R/C-0, HCS
SSRC2	SSRC1	SSRC0	_	_	ASAM	SAMP	DONE
bit 7							bit 0

Legend:	C = Clearable bit	HCS = Hardware Cleara	HCS = Hardware Clearable/Settable bit		
R = Readable bit	W = Writable bit	U = Unimplemented bit,	U = Unimplemented bit, read as '0'		
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown		

Hình 2.2. Thanh ghi AD1CON1.

Bảng 2.1. Bảng mô tả các bit của thanh ghi AD1CON1.

<b>D</b> **	TENA	CIL /
Bit	Tên	Chức năng
15	<b>ADON</b> : A/D Operating Mode bit.	1 = Bộ ADC đang hoạt động.
		0 = Bộ ADC đang tắt.
13	<b>ADSIDL</b> : Stop in Idle Mode bit.	1 = Khi thiết bị vào chế độ nghỉ (Idle) thì bộ ADC
		không làm việc.
		0 = Bộ ADC tiếp tục làm việc khi thiết bị vào chế
		độ nghỉ.
12	<b>DMABM:</b> Extended DMA Buffer	1 = Chế độ mở rộng bộ đệm: Địa chỉ của bộ đệm
	Mode Select bit	được xác định bởi thanh ghi DMADSTn.
		0 = Chế độ PIA: Địa chỉ của bộ đệm được xác
		định bởi DMA controller và thanh ghi
		AD1CON4<2:0>.
11	<b>DMAEN</b> : Extended DMA/Buffer	1 = Tính năng mở rộng bộ đệm và DMA được cho
	Enable bit	phép.
		0 = Vô hiệu hóa tính năng mở rộng.
10	MODE12: A/D 12-Bit Operation	1 = Bộ ADC hoạt động với độ phân giải 12 bit.
	Mode bit	0 = Bộ ADC hoạt động với độ phân giải 10 bit.
9-8	<b>FORM</b> <1:0>: Data Output Format	11 = Phân số có dấu (sddd dddd dd00 0000).
	bits	10 = Phân số (sddd dddd dd00 0000).
		01 = Số nguyên có dấu (ssss sssd dddd dddd).
		$00 = S\acute{o}$ nguyên (0000 00dd dddd dddd).
7-5	SSRC<2:0>: Sample Clock Source	111 = Bộ đếm nội kết thúc và bắt đầu chuyển đổi
	Select bits	(tự động chuyển đổi).
		110 = Timer1 (có thể trigger trong chế độ sleep
		mode).
		101 = Timer1 (không trigger trong chế độ sleep
		mode).

		100 = CTMU Trigger
		010 = Timer3 so sánh kết thúc lấy mẫu và bắt đầu
		chuyển đổi.
		001 = Kích hoạt chuyển đổi trên chân INT0 khi
		kết thúc lấy mẫu và bắt đầu chuyển đổi.
		000 = Xóa bit SAMP kết thúc lấy mẫu và bắt đầu
		chuyển đổi.
2	<b>ASAM</b> : A/D Sample Auto-Start bit	1 = Lấy mẫu bắt đầu ngay sau khi chuyển đổi cuối
		cùng hoàn thành; SAMP bit được tự động thiết
		lập.
		0 = Lây mẫu bắt đầu khi bit SAMP được đặt.
1	<b>SAMP</b> : A/D Sample Enable bit	1 = ADC bộ khuyết đại Sample-and-Hold đang lấy
		mẫu đầu vào.
		0 = ADC bộ khuyết đại Sample-and-Hold đang
		giữ tín hiệu đầu vào.
0	<b>DONE</b> : A/D Conversion Status bit	1 = ADC chuyển đổi đã hoàn tất.
		0 = ADC chuyển đổi chưa hoàn tất.

# 2.2.2. Thanh ghi AD1CON2: Thanh ghi điều khiển ADC 2

R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	U-0	U-0
VCFG2	VCFG1	VCFG0	r	_	CSCNA	_	_
bit 15	•	•		•	•	•	bit 8

R-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
BUFS	_	SMPI3	SMPI2	SMPI1	SMPI0	BUFM	ALTS
bit 7							bit 0

Legend:	r = Reserved bit		
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'	
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown

Hình 2.3. Thanh ghi AD1CON2.

Bảng 2.2. Bảng mô tả các bit của thanh ghi AD1CON2.

Bit	Tên	Chức năng
15-14	<b>PVCFG</b> <2:0>: Voltage Reference	1x = Chưa được định nghĩa.
	Configuration bits	01 = VREF+ từ chân ngoài.
		00 = AVDD.
13	<b>NVCFG0:</b> A/D Converter Negative	1 = VREF- từ chân ngoài.
	Voltage Reference Configuration bit	0 = AVSS.
10	CSCNA: Scan Input Selections for	1 = Quét dữ liệu từ các đầu vào.
	CH0+ S/H Input for MUX A Input	0 = Không quét các đầu vào.
	Multiplexor Setting bit	
7	<b>BUFS</b> : Buffer Fill Status bit (valid	Khi $DMAEN = 1$ and $DMABM = 1$ :
	only when $BUFM = 1$ )	1 = Bộ ADC đang điền dữ liệu vào buffer từ
		[buffer start + (buffer size/2)] đến [buffer start +

		(buffer size – 1)]. Người dùng có thể truy cập dữ liệu từ [buffer start] đến [buffer start + (buffer size/2) – 1].  0 = Bộ ADC đang điền dữ liệu vào buffer từ [buffer start] đến [buffer start + (buffer size/2) – 1]. Người dùng có thể truy cập từ [buffer start + (buffer size/2)] đến [buffer start + (buffer size – 1)].  Khi DMAEN = 0:  1 = Bộ ADC đang điền dữ liệu vào  ADC1BUF13-ADC1BUF25, người dùng có thể truy cập dữ liệu từ DC1BUF0-ADC1BUF12.  0 = Bộ ADC đang điền dữ liệu vào Buffer  ADC1BUF0-ADC1BUF12, người dùng có thể truy cập dữ liệu từ ADC1BUF13-ADC1BUF25.
6-2	SMPI<4:0>: Interrupt Sample/DMA Increment Rate Select bits	+ Khi DMAEN =1 và DMAMB = 0  • 11111 = Tăng địa chỉ DMA sau khi hoàn thành việc lấy mẫu hoặc chuyển đổi thứ 32.  • 11110 = Tăng địa chỉ DMA sau khi hoàn thành việc lấy mẫu hoặc chuyển đổi thứ 31.  •  • 00001 = Tăng địa chỉ DMA sau khi hoàn thành việc lấy mẫu hoặc chuyển đổi thứ 2.  • 00000 = Tăng địa chỉ DMA sau khi hoàn thành một lần lấy mẫu hoặc chuyển đổi.  + Khi DMAEN = 1 và DMABM = 1:  • 11111 = Reset địa chỉ offset DMA sau khi hoàn thành lần lấy mẫu hoặc chuyển đổi thứ 32.  • 1110 = Reset địa chỉ offset DMA sau khi hoàn thành lần lấy mẫu hoặc chuyển đổi thứ 31.  •  • 00001 = Reset địa chỉ offset DMA sau khi hoàn thành lần lấy mẫu hoặc chuyển đổi thứ 31.  •  • 00000 = Reset địa chỉ offset DMA sau khi hoàn thành lần lấy mẫu hoặc chuyển đổi thứ 2.  • 00000 = Reset địa chỉ offset DMA sau khi hoàn thành lần lấy mẫu hoặc chuyển đổi thứ 2.

1	BUFM: Buffer Mode Select bit	<ul> <li>1111 = Ngắt khi hoàn thành chuyển đổi cho lần chuyển đổi hoặc lấy mẫu thứ 32.</li> <li>11110 = Ngắt khi hoàn thành chuyển đổi cho lần chuyển đổi hoặc lấy mẫu thứ 31.</li> <li></li> <li>00001: Ngắt khi hoàn thành chuyển đổi cho lần chuyển đổi hoặc lấy mẫu thứ 2.</li> <li>0000 = Ngắt khi hoàn thành chuyển đổi cho một lần lấy mẫu hoặc chuyển đổi.</li> <li>1 = Bắt đầu ghi dữ liệu vào ADC1BUF0 vào lần interrupt đầu tiên và ADC1BUF13 vào interupt tiếp theo.</li> <li>0 = Luôn bắt đầu ghi dữ liệu vào bộ đệm ADC1BUF0.</li> </ul>
0	ALTS: Alternate Input Sample Mode Select bit	1 = Sử dụng MUX A đầu vào multiplexor cài đặt cho các mẫu đầu tiên, sau đó xen giữa các thiết lập multiplexor MUX B và MUX A cho tất cả các mẫu tiếp theo.  0 = Luôn sử dụng thiết đặt multiplexor MUX A đầu vào.

# 2.2.3. Thanh ghi AD1CON3: Thanh ghi điều khiển ADC 3

R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADRC	_	_	SAMC4	SAMC3	SAMC2	SAMC1	SAMC0
bit 15							bit 8

| R/W-0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| ADCS7 | ADCS6 | ADCS5 | ADCS4 | ADCS3 | ADCS2 | ADCS1 | ADCS0 |
| bit 7 |       |       |       |       |       |       | bit 0 |

R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'

-n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

Hình 2.4. Thanh ghi AD1CON3.

Bảng 2.3. Bảng mô tả các bit của thanh ghi AD1CON3.

Bit	Tên	Chức năng
15	<b>ADRC</b> : A/D Conversion Clock	1 = Dùng clock nội của bộ ADC.
	Source bit	0 = Clock được lấy từ clock hệ thống.
14	<b>EXTSAM:</b> Extended Sampling	1 = Bộ ADC đang thực hiện lấy mẫu sau khi
	Time bit	SAMP = 0.
		0 = Bộ ADC thực hiện xong việc lấy mẫu.
13	<b>PUMPEN:</b> Charge Pump	1 = Cho phép charge pump.
	Enable bit	0 = Vô hiệu hóa charge pump.

12-8	SAMC<4:0>: Auto-Sample	11111 = 31 TAD
	Time bits	
		00001 = 1  TAD
		00000 = 0 TAD (not recommended)
7-0	<b>ADCS</b> <7:0:> A/D Conversion	11111111 = 256 * TCY
	Clock Select bits	
		00000001 = 2 * TCY
		00000000 = TCY

# 2.2.4. Thanh ghi AD1CON4: Thanh ghi cấu hình ADC 4

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
_	_	_	_	_	-	_	_
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
_	_	_	_	_	ı	OMABL<2:0> <sup>(1</sup>	)
bit 7							bit 0

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, rea	d as '0'
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown

Hình 2.5. Thanh ghi AD1CON4.

Bảng 2.4. Bảng mô tả các bit của thanh ghi AD1CON4.

Bit	Tên	Chức năng
2-0	DMABL<2:0>: DMA Buffer	111 = Phân bổ 128 word buffer cho mỗi analog input.
	Size Select bits	110 = Phân bổ 64 word buffer cho mỗi analog input.
		101 = Phân bổ 32 word buffer cho mỗi analog input.
		100 = Phân bổ 16 word buffer cho mỗi analog input.
		011 = Phân bổ 8 word buffer cho mỗi analog input.
		010 = Phân bổ 4 word buffer cho mỗi analog input.
		001 = Phân bổ 2 word buffer cho mỗi analog input.
		000 = Phân bổ 1 word buffer cho mỗi analog input.

# 2.2.5. Thanh ghi AD1CON5: Thanh ghi cấu hình ADC 5

R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0
ASEN	LPEN	CTMREQ	BGREQ	_	_	ASINT1	ASINT0
bit 15							bit 8

U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
_	_	_	_	WM1	WM0	CM1	CM0
bit 7							bit 0

#### Legend:

R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'

-n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

Hình 2.6. Thanh ghi AD1CON5.

Bảng 2.5. Bảng mô tả các bit của thanh ghi AD1CON5.

Bit	Tên	Chức năng
15	<b>ASEN</b> : Auto-Scan Enable bit	1 = Cho phép chức năng tự đồng quét kênh.
		0 = Vô hiệu hóa chức năng tự động quét kênh.
14	<b>LPEN</b> : Low-Power Enable bit	1 = Chế độ low power được kích hoặt sau khi
		quét kênh.
		$0 = \text{Ch\'e}  \text{d\^o}  \text{d\`a}  \text{y\'e}  \text{u\'e}  \text{n\'e}  \text{u\'e}  \text{v\'e}  \text{hoat}$
		sau khi quét kênh.
13	<b>CTMREQ</b> : CTMU Request bit	1 = CTMU Được kích hoạt khi bộ ADC được
		cho phép hoạt động.
		0 = CTMU bị vô hiệu hóa bởi bộ ADC.
12	<b>BGREQ</b> : Band Gap Request bit	1 = Band được kích hoạt khi bộ ADC được cho
		phép hoạt động.
		0 = Band gap bị vô hiệu hóa bởi bộ ADC.
9-8	ASINT<1:0>: Auto-Scan	11 = Interrupt xảy ra sau khi lấy ngưỡng và so
	(Threshold Detect) Interrupt	sánh hoàn tất.
	Mode bits	10 = Interrupt xảy ra sau khi so sánh hoàn tất.
		01 = Interrupt xảy ra sau khi lấy ngưỡng hoàn
		tất.
		00 = Không có interrupt.
3-2	<b>WM&lt;1:0&gt;:</b> Write Mode bits	11 = Chưa được đỉnh nghĩa.
		10 = Chỉ thực hiện tự động quét kênh.
		01 = Thực hiện chuyển đổi và lưu trữ.
		00 = Thực hiện chế độ legacy.
1-0	CM<1:0>: Compare Mode bits	11 = Chế độ bên ngoài cửa số: Dữ liệu hợp lệ
		xảy ra nếu kết quả chuyển đổi nằm ngoài cửa số
		được xác định bởi cặp buffer tương ứng.
		10 = Chế độ bên trong cửa số: Dữ liệu hợp lệ
		xảy ra nếu kết quả chuyển đổi nằm trong cửa số
		được xác định bởi cặp buffer tương ứng.

01 = Chế độ lớn hơn: Dữ liệu hợp lệ xảy ra khi kết quả lớn hơn giá trị trong thanh ghi buffer tương ứng. 00 = Chế độ nhỏ hơn: Dữ liệu hợp lệ xảy ra khi kết quả nhỏ hơn giá trị trong thanh ghi buffer
tương ứng.

# 2.2.6. Thanh ghi AD1CHS: Thanh ghi lựa chọn ADC

R/W-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
CH0NB	_	_	_	CH0SB3	CH0SB2	CH0SB1	CH0SB0
bit 15			•				bit 8

R/W-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
CH0NA	_	_	_	CH0SA3	CH0SA2	CH0SA1	CH0SA0
bit 7							bit 0

1	_	~	_	n	a	
L	C	y	C	ш	u	•

R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'

-n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

Hình 2.7. Thanh ghi AD1CHS.

Bảng 2.6. Mô tả các bit của thanh ghi AD1CHS.

Bit	Tên	Chức năng
15-13	<b>CH0NB&lt;2:0&gt;</b> : Channel 0	xxx = Chưa đỉnh nghĩa.
	Negative Input Select for MUX	000 = Dầu vào âm kênh $0$ là AVss.
	B Multiplexor Setting bit	
11-8	<b>CH0SB&lt;4:0&gt;</b> : Channel 0	11110 = AVDD(1)
	Positive Input Select for MUX	11101 = AVSS(1)
	B Multiplexor Setting bits	11100 = Band Gap Reference (VBG)(1)
		11011 = Reserved
		11010 = Reserved
		11001 = No channels connected (used for CTMU)
		11000 = No channels connected (used for CTMU
		temperature sensor)
		10111 = AN23
		10110 = AN22
		10101 = AN21
		10100 = AN20
		10011 = AN19
		10010 = AN18
		10001 = AN17
		10000 = AN16
		01111 = AN15
		01110 = AN14
		01101 = AN13

		01100 = AN12
		01011 = AN11
		01010 = AN10
		01001 = AN9
		01000 = AN8
		00111 = AN7
		00110 = AN6
		00101 = AN5
		00100 = AN4
		00011 = AN3
		00010 = AN2
		00001 = AN1
		00000 = AN0
7-5	<b>CH0NA&lt;2:0&gt;</b> : Channel 0	Định nghĩa như <b>CH0NB</b> <2:0>.
	Negative Input Select for MUX	_
	A Multiplexor Setting bit	
4-0	<b>CH0SA</b> <4:0>: Channel 0	Định nghĩa như <b>CH0SB</b> <4:0>.
	Positive Input Select for MUX	
	A Multiplexor Setting bits	

### 2.2.7. Thanh ghi AD1PCFG: Thanh ghi cấu hình ADC

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PCFG15	PCFG14	PCFG13	PCFG12	PCFG11	PCFG10	PCFG9	PCFG8
bit 15							bit 8

| R/W-0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| PCFG7 | PCFG6 | PCFG5 | PCFG4 | PCFG3 | PCFG2 | PCFG1 | PCFG0 |
| bit 7 |       |       |       |       |       |       | bit 0 |

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit,	read as '0'
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown

Hình 2.8. Thanh ghi AD1PCFG.

Bit **PCFGx** nếu là "1" thì các chân analog được cấu hình là chân digital, cho phép đọc như I/O port. Ngược lại, nếu bit PCFGx là "0" thì chân được cấu hình là analog, không cho phép đọc I/O port và trở thành chân ADC lấy mẫu.

# 2.2.8. Than ghi AD1CSSL: Thanh ghi chọn quét kênh

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CSSL15	CSSL14	CSSL13	CSSL12	CSSL11	CSSL10	CSSL9	CSSL8
bit 15							bit 8

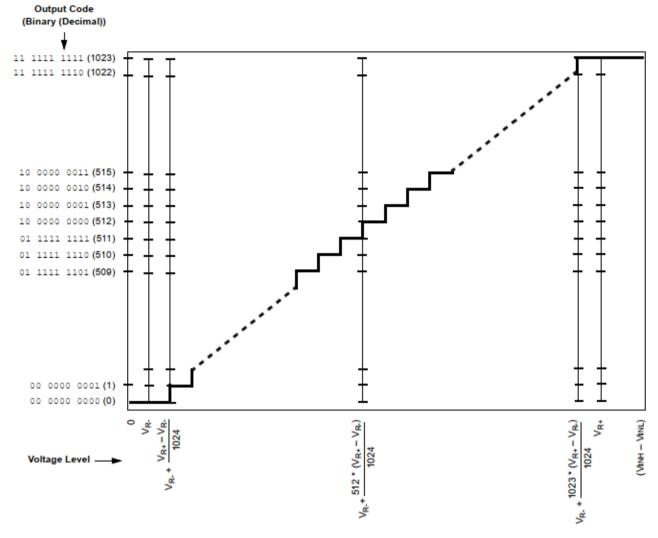
| R/W-0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| CSSL7 | CSSL6 | CSSL5 | CSSL4 | CSSL3 | CSSL2 | CSSL1 | CSSL0 |
| bit 7 |       |       |       |       |       |       | bit 0 |

Legend:				7	
R = Readable bit	W = Writable bit	U = Unimplemented bit,	U = Unimplemented bit, read as '0'		
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown		

Hình 2.9. Thanh ghi AD1CSSL.

Bit **CSSLx** nếu là "1" thì kênh analog tương ứng được chọn để quét đầu vào, nếu là "0" thì kênh analog là bỏ qua từ quét đầu vào.

# 2.3. Hàm chuyển đổi



Hình 2.10. Hàm chuyển đổi ADC.

Chức năng chuyển của bộ chuyển đổi ADC được hiển thị trong hình 2.8. Sự khác biệt của điện áp đầu vào, (VINH - VINL), được so sánh với tham chiếu, ((VR +) - (VR-)). Do đây là ADC 10-bit nên có được 1024 mã giá trị.

Công thức chuyển đổi: 
$$V_{out} = \frac{Code \times (V_{R+} - V_{R-})}{1024}$$

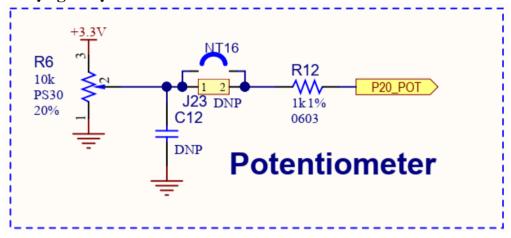
### 3. Nội dung thực hành

#### 3.1. Các bước cấu hình ADC

- 1. Cấu hình chân analog bởi cấu hình thanh ghi ANSx.
- 2. Lựa chọn giá điện thế tham chiếu bằng bit **AD1CON2<15:13>**.
- 3. Chọn bộ multiplexer là âm hay dương cho mỗi kênh bằng bit **AD1CHS<15:0>**.
- 4. Cấu hình clock cho bô ADC bằng bit AD1CON3<7:0>.
- 5. Chọn chuỗi mẫu/chuyển đổi thích hợp bằng bit AD1CON1<7:4> và AD1CON3<12:8>.

- 6. Đối với hoạt động quét kênh A, chọn các kênh tích cực tương ứng bằng than ghi AD1CSSL.
- 7. Cấu hình cách thể hiện kết quả trong buffer bằng bit **AD1CON1<9:8>** và thanh ghi **AD1CON5**.
- 8. Cấu hình tốc độ tăng địa chỉ DMA bằng bit **AD1CON2<6:2>**.
- 9. Bật bộ ADC bằng bit **AD1CON1<15>**.

#### 3.2. Đọc giá trị biến trở



Hình 2.11. Biến trở trên board Explorer 16.

Trên board Explorer 16/32 có biến trở như hình 2.11 và được nối với chân số 5 PORTB tương ứng với kênh số 5 của bộ ADC. Đoạn code bên dưới thực hiện đọc giá trị điện thế đầu ra của biến trở sau khi đã được chuyển đổi bở bộ ADC.

```
#include "xc.h"
#include <p24fj1024gb610.h>
#define POT 5 // 10k potentiometer connected to AN5 input
#define AINPUTS 0xffef // Analog inputs for Explorer16 POT

void initADC(int pinNumber) {
   ANSB = pinNumber;
   _SSRC = 0x7;
   AD1CSSL = 0;
   AD1CON2 = 0;
   AD1CON3 = 0x1F02;
   _ADON = 1;
}

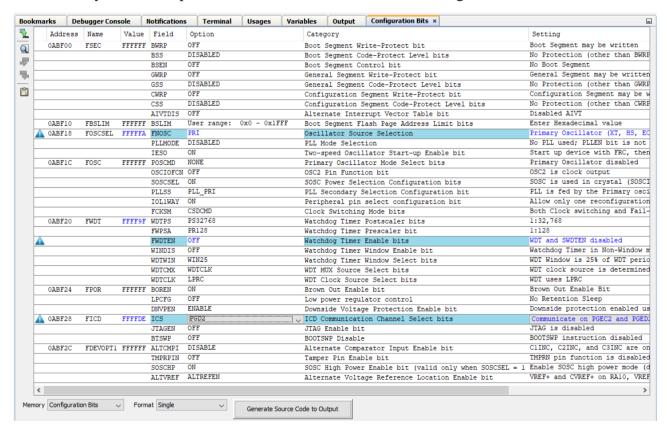
int readADC(int ch) {
   AD1CHS = ch;
   _SAMP = 1;
   while (_DONE == 1); //AD1CON1bits.DONE
```

```
return ADC1BUF0;
} // readADC

main (){
    int a;
    initADC( AINPUTS); // initialize the ADC for the Explorer16 analog inputs
    TRISA = 0xff00; // select the PORTA pins as outputs to drive the LEDs
    while( 1){
        a = readADC( POT); // select the POT input and convert
        // reduce the 10-bit result to a 3 bit value (0..7)
        // (divide by 128 or shift right 7 times
        a >>= 7;
        // turn on only the corresponding LED
        // 0 -> leftmost LED.... 7-> rightmost LED
        PORTA = (0x80 >> a);
    }
}
```

Tạo project trên MPLAB-X chọo device là **PIC24FJ1024GB610** và đặt tên **Lab3** rồi lưu ở thư mục **D:\VDK\Lab3**. Thực hiện thêm file main.c với nội dung như đoạn code trên.

Lưu ý: sinh viên phải cấu hình bit như hình 2.12 để xuất giá trị LED.



Hình 2.12. Cấu hình bit.

Tiến hành chạy chương trình và cho biết kết quả.

Chú ý: Cấu hình bit như bài 1 để xuất giá trị ra LED.

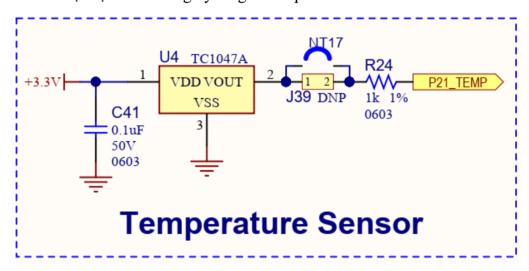
#### 4. Bài tập

#### 4.1. Bài tập chuẩn bị ở nhà

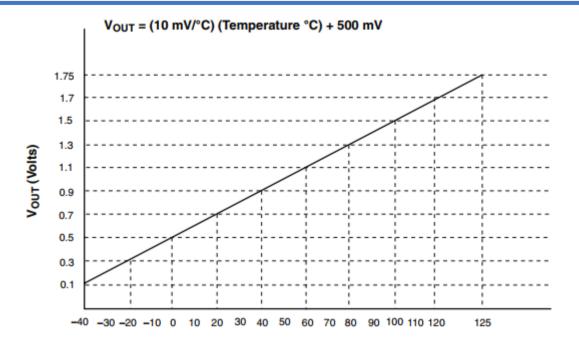
- 1. Trình bày cách hoạt động của bộ ADC, cho biết có bao nhiều loại ADC và cách tính điện thế ngõ ra tương ứng với mã được tạo bởi ADC.
- 2. Giải thích đoạn code mẫu dùng để cấu hình ADC trong phần 3.

#### 4.2. Bài tập trên lớp

1. Trên board Explorer 16 có cảm biến nhiệt độ được kết nối như hình 2.13. Công thức tính nhiệt độ và đồ thị biểu diễn nhiệt độ theo điện thế ngõ ra được thể hiện trong hình 2.13. Tiến hành viết chương trình C để thực hiện đọc nhiệt độ từ cảm biến nhiệt độ sau mỗi 1 giây và ghi kết quả ra LED.



Hình 2.13. Cảm biến nhiệt đô TC1047A.



Hình 2.14. Công thức và biểu đồ biểu thị nhiệt độ theo điện thế ngõ ra.

### TÀI LIỆU THAM KHẢO

- 1. Explorer 16-32 Development Board User's Guide.pdf.
- 2. PIC24FJ1024GB610 family datasheet.pdf.
- 3. Explorer\_16\_32\_Schematics\_R6\_3.pdf.
- 4. PIC24FJ1024GB610 Plug-In Module (PIM) Information Sheet.pdf.
- 5. Section 51. 12-Bit ADC Converter Threshold Detect PIC24F FRM.pdf.