BÀI 2. TIMER

1. Mục đích

Qua bài học sinh viên có thể đạt được các kiến thức sau:

- Hiểu biết về cấu trúc của các bộ Timer trong PIC24F và các chế độ hoạt động của Timer.
- Xây dựng các ứng dụng cơ bản sử dụng Timer.

2. Tóm tắt nội dung lý thuyết

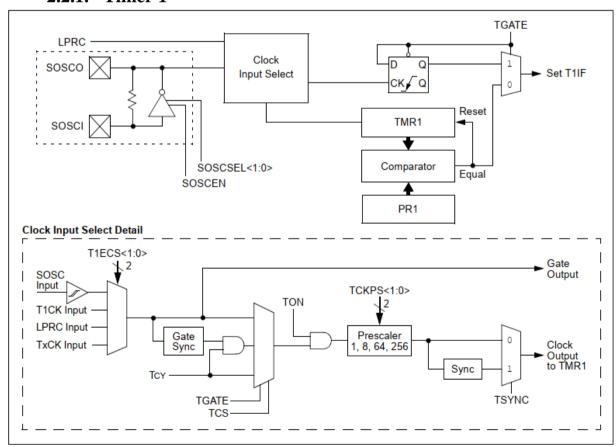
2.1. Giới thiệu

Vi điều khiển **PIC24FJ1024GB610** gồm năm bộ Timer: Timer1, Timer2, Timer3, Timer4 và Timer5. Mỗi Timer là một timer/counter 16-bits gồm nhiều thanh ghi có khả năng đọc và ghi. Các thanh ghi của Timer là:

- TMRx: Thanh ghi đếm Timer 16 bit.
- PRx: Thanh ghi chu kì Timer 16 bit.
- TxCON: Thanh ghi điều khiển Timer 16 bit.

2.2. Phân loại

2.2.1. Timer 1



Hình 2.1. Cấu trúc của Timer 1.

Hình 2.1 thể hiện cấu trúc của Timer loại 1. Tính năng độc đáo của Timer 1 là cho phép nó được sử dụng như một timekeeping hoặc như một clock hệ thống phụ (secondary system clock source).

Thanh ghi điều khiển **T1CON** của Timer1:

R/W-0	U-0	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0
TON	_	TSIDL	_	_	_	TECS1	TECS0
bit 15	•						bit 8

U-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	U-0
_	TGATE	TCKPS1	TCKPS0	_	TSYNC	TCS	_
bit 7							bit 0

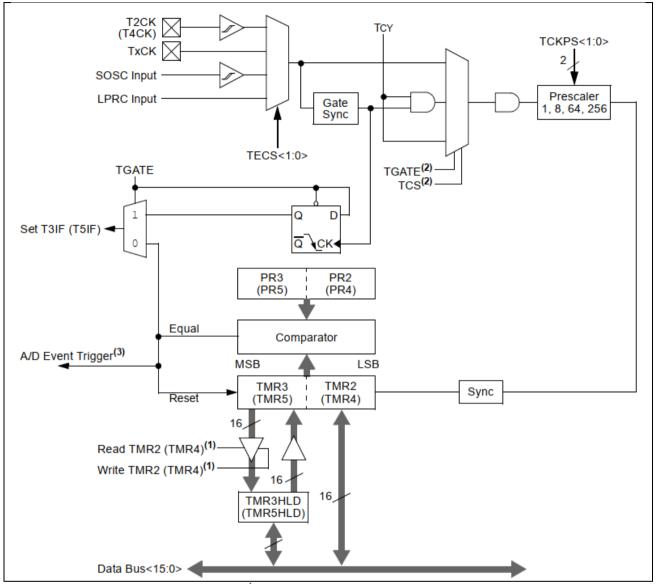
Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit,	, read as '0'
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown

Hình 2.2. Thanh ghi T1CON của Timer1.

Bảng 2.1. Bảng mô tả thanh ghi T1CON của Timer1.

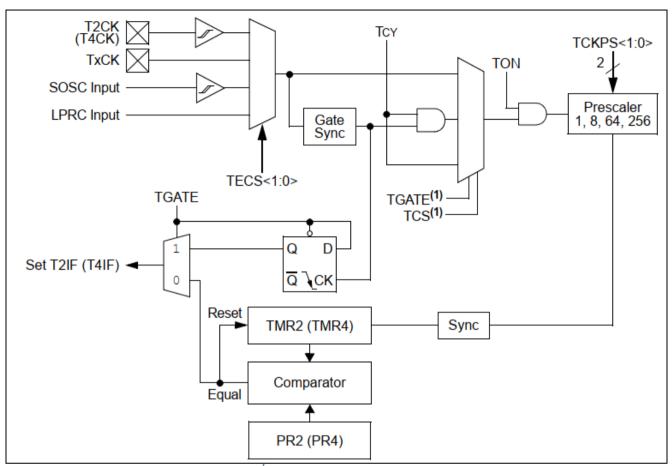
Bit	Tên	Chức năng
15	TON : Timerx On bit	1 = Timer bắt đầu hoạt động
		0 = Timer ngừng hoạt động.
13	TSIDL : Stop in Idle Mode bit	1 = Timer ngừng hoạt động khi thiết bị ở chế độ Idle.
		0 = Timer tiếp tục hoạt động ở chế độ Idle.
9-8	TECS<1:0>: Timer1 Extended	11 = Clock ngoài từ chân TxCK.
	Clock Source Select bits	10 = Clock từ bộ giao động LPRC.
	(selected when $TCS = 1$).	01 = Clock ngoài từ chân T1CK.
		00 = SOSC
6	TGATE : Timerx Gated Time	Khi TCS = 1: bit này bị bỏ qua.
	Accumulation Enable bit	Khi $TCS = 0$:
		■ 1 = cho phép gated time accumulation.
		■ 0 = không cho phép gated time accumulation.
5-4	TCKPS<1:0> Timerx Input	11 = 1:256 prescale value
	Clock Prescale Select bits.	10 = 1:64 prescale value
		01 = 1:8 prescale value
		00 = 1:1 prescale value
2	TSYNC: Timerx Enternal Clock	Khi TCS = 0: Bit này bị bỏ qua.
	Input Synchronization Select bit.	Khi TCS = 1:
		■ 1 = Đồng bộ với clock bên ngoài vào1.
		■ 0 = Không đồng bộ với clock bên ngoài cấp.
1	TCS: Timerx Clock Source	1 = Clock ngoài từ chân TxCK.
	Select bit	0 = Clock trong (Fosc/2).

2.2.2. Timer2/3 và Timer4/5

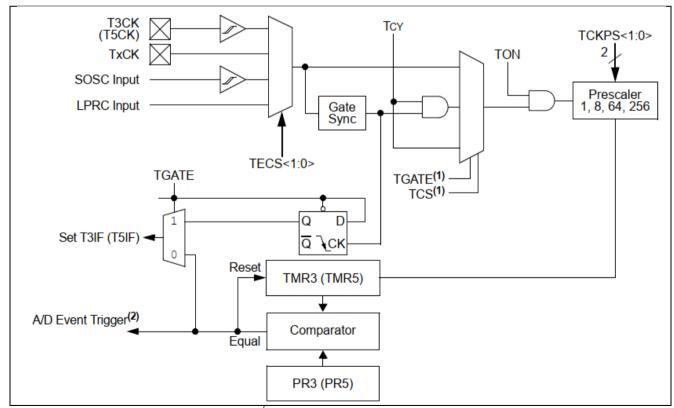


Hình 2.3. Cấu trúc của Timer2/3 và Timer4/5 (32 bit).

Timer 2/3 và Timer4/5 có thể được ghép cặp để tạo thành timer 32 bit hoặc hoạt động riêng lẻ để tạo thành timer 16 bit. Hình 2.3 thể hiện cấu trúc 32 bit của Timer 2/3 và Timer4/5. Ngoài ra, cấu trúc Timer2 và Timer4 được thể hiện trong hình 2.4, cấu trúc hình Timer3 và Timer5 được thể hiện trong hình 2.5



Hình 2.4. Cấu trúc của Timer2 và Timer4 (16 bit).



Hình 2.5. Cấu trúc của Timer 3 và Timer 5 (16 bit).

Thanh ghi điều khiển TxCON của Timer 2 và Timer 4.

R/W-0	U-0	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0
TON	_	TSIDL	_	_	_	TECS1 ⁽²⁾	TECS0 ⁽²⁾
bit 15	•						bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	U-0
_	TGATE	TCKPS1	TCKPS0	T32 ^(3,4)	_	TCS ⁽²⁾	_
bit 7	•			•			bit 0

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit	t, read as '0'
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown

Hình 2.6. Thanh ghi TxCON của Timer 2 và Timer 4.

Bảng 2.2. Bảng mô tả thanh ghi TxCON của Timer 2 và Timer 4.

Bit	Tên	Chức năng
15	TON: Timerx On bit	Khi T32 = 1 (ghép với Timer loại C để tạo thành Timer
		32 bits).
		 1 = Bắt đầu hoạt động cặp Timer TMRx:TMRy.
		 0 = Ngừng hoạt động cặp Timer TMRx:TMRy.
		Khi T32 = 0 (ở chế độ Timer 16 bits)
		■ 1 = Bắt đầu hoạt động Timer 16 bits.
		■ 0 = Ngừng hoạt động Timer 16 bits.
13	TSIDL : Stop in Idle Mode bit	1 = Timer ngừng hoạt động khi thiết bị ở chế độ Idle.
		0 = Timer tiếp tục hoạt động ở chế độ Idle.
9-8	TECS<1:0>: Timerx Extended	Khi TCS = 1:
	Clock Source Select bits	 11: Clock ngoài từ chân TxCK.
	(selected when $TCS = 1$).	 10: Clock từ nguồn giao động LPRC.
		 01: Clock nguồn ngoài TyCK.
		■ 00: SOSC.
		Khi $TCS = 0$:
		 Các bit này bị bỏ qua, nguồn clock của timer
		được chọn là clock nội (FOSC/2).
6	TGATE: Timerx Gated Timer	J
	Accumulation Enable bit	Khi $TCS = 0$:
		■ 1 = Cho phép gated time accumulation.
	moving to my	• 0 = Không cho phép gated time accumulation.
5-4	TCKPS<1:0>: Timerx Input	_
	Clock Prescale Select bits	10 = 1:64 prescale value
		01 = 1:8 prescale value
	Waa aa Dir Wi	00 = 1:1 prescale value
3	T32 : 32-Bit Timerx Mode Select	1 = TMRx và TMRy được cấu hình như Timer 32 bits.
	bit	

				0 = TMRx va TMRy được cấu hình như các Timer 16 bits độc lập.
1	TCS: Timerx	Clock	Source	1 = Clock ngoài từ chân TxCK.
	Select bit			0 = Clock trong (FOSC/2).

R/W-0	U-0	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0
TON ⁽²⁾	_	TSIDL ⁽²⁾	_	_	_	TECS1 ^(2,3)	TECS0 ^(2,3)
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	U-0
_	TGATE ⁽²⁾	TCKPS1(2)	TCKPS0 ⁽²⁾	_	_	TCS ^(2,3)	_
bit 7							bit 0

Legend:			
R = Readable bit	W = Writable bit	U = Unimplemented bit, read	d as '0'
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown

Hình 2.7. Thanh ghi TyCon của Timer 3 và Timer 5.

Bảng 2.3. Thanh ghi TyCON của Timer 3 và Timer 5.

Bit	Tên	Chức năng
15	TON : Timerx On bit	 1 = Bắt đầu hoạt động 16 bit Timer TMRy.
		 0 = Ngừng hoạt động 16 bit Timer TMRy.
13	TSIDL : Stop in Idle Mode bit	1 = Timer ngừng hoạt động khi thiết bị ở chế độ
		Idle.
		0 = Timer tiếp tục hoạt động ở chế độ Idle.
9-8	TECS<1:0>: Timerx Extended	 11: Clock ngoài từ chân TxCK.
	Clock Source Select bits (selected	 10: Clock từ nguồn giao động LPRC.
	when $TCS = 1$).	 01: Clock nguồn ngoài TyCK.
		■ 00: SOSC.
6	TGATE: Timerx Gated Timer	Khi TCS = 1: bit này bị bỏ qua.
	Accumulation Enable bit	Khi $TCS = 0$:
		■ 1 = Cho phép gated time accumulation.
		■ 0 = Không cho phép gated time
		accumulation.
5-4	TCKPS<1:0>: Timerx Input Clock	11 = 1:256 prescale value
	Prescale Select bits	10 = 1:64 prescale value
		01 = 1:8 prescale value
		00 = 1:1 prescale value
1	TCS: Timerx Clock Source Select	1 = Clock ngoài từ chân TxCK.
	bit	0 = Clock trong (FOSC/2).

2.3. Các chế độ hoạt động

Mỗi bộ Timer có thể hoạt động theo một trong các chế độ sau đây:

- Bộ định thời.
- Bộ đếm đồng bộ.

- Bộ định thời khi có tác động đến chân cổng.
- Bộ đếm bất động bộ.

Chế độ hoạt động trên được cấu hình thông qua các bit sau:

- TCS (TxCON<1>): Timer Clock Sourc Control bit.
- TSYNC (T1CON<2>): Timer Synchronization Control bit. (Chỉ dùng cho Timer1).
- TGATE (TxCON<6>): Timer Gate Control bit.

2.3.1. Chế độ định thời

a. Hoạt động

Bộ đếm động bộ 16-bit Timer có các đặc điểm sau:

- Đo thời gian.
- Định thời.
- Ngắt chu kì.

Tất cả các loại Timer đều có thể hoạt động ở chế độ định thời. Trong chế độ này, xung ngõ vào cho bộ đếm được cung cấp bởi xung của hệ thống (Fosc/2). Khi hoạt động, bộ đếm sẽ cộng lên một sau mỗi xung clock trong n chu kỳ lệnh nếu prescale thiết lập là 1:n.

Công thức tính thời gian định thời: $T_{delay} = (PRx \times Prescale) \div F(Hz)$

Trong đó Tdelay: thời gian định thời; PRx là thanh ghi chu kì và F là tần số của bộ Timer đang dùng, Ví dụ:

 $T_{delay} = 1$ s với Prescale = 64 và F = Fosc/2 = 4 Mhz thì PRx= 62500.

b. Thiết lập

Chế độ định thời được lựa chọn bằng cách xóa bit TCS (TxCON<1>).

c. Chương trình mẫu

2.3.2. Chế độ đếm đồng bộ sử dụng clock ngoài

a. Hoạt động

Clock của timer được cấp từ bên ngoài và bộ đếm trong timer sẽ tăng một lần tại mỗi cạnh lên của pin TxCK. Clock này được đồng bộ với nguồn clock của hệ thống.

b. Thiếp lập

- Xóa bit TON trên thanh ghi T1CON để tắt bộ timer.
- Thiết lập nguồn clock ngoài TECS<1:0> = 1 và bit TCS bằng 1.
- Bât timer bằng cách thiết lập bit TON<15>=1.

c. Chương trình mẫu

2.3.3. Chế độ đếm bất đồng bộ sử dụng clock ngoài

a. Hoạt động

Timer1 có khả năng hoạt động ở chế độ đếm không đồng bộ, sử dụng một nguồn clock bên ngoài kết nối với pin TxCK. Clock này không được đồng bộ với nguồn clock của hệ thống.

b. Thiết lập

- Bit TCS được thiết lập bằng 1.
- Bit TSYNC phải được thiết lập bằng 0.

c. Chương trình mẫu

```
void Timer1_Init(void){T1CON = 0x00;// Dừng Timer1 và reset lại thanh ghi điều khiển.TMR1 = 0x00;// Xoá nội dung của Timer1PR1 = 0x8CFF;// Thiết lập thanh ghi chu kì với giá trị 0x8CFFT1CON = 0x8012;// Bắt đầu Timer1 với thiết lập prescaler là 1:08 và nguồn clock từ<br/>// bên ngoài không được đồng bộ
```

2.3.4. Chế độ Gated Time (Gated Time Accumulation Mode)

a. Hoạt động

Trong chế độ này, Timer được cung cấp xung clock hệ thống (Fosc/2) và đếm lên khi chân TxCK chuyển từ mức thấp sang mức cao. Timer sẽ tiếp tục đếm cho đến khi chân TxCK xuống mức thấp hoặc Timer đạt đến giá trị lưu trong thanh ghi chu kì. Khi chân TxCK xuống mức thấp, ngắt có thể được sinh ra.

b. Thiết lập

Bit TCS được thiết lập bằng 0. Bit TGATE (TxCON<6>) được thiết lập bằng 1.

c. Chương trình mẫu

```
T2CONbits.TON = 1;
}
```

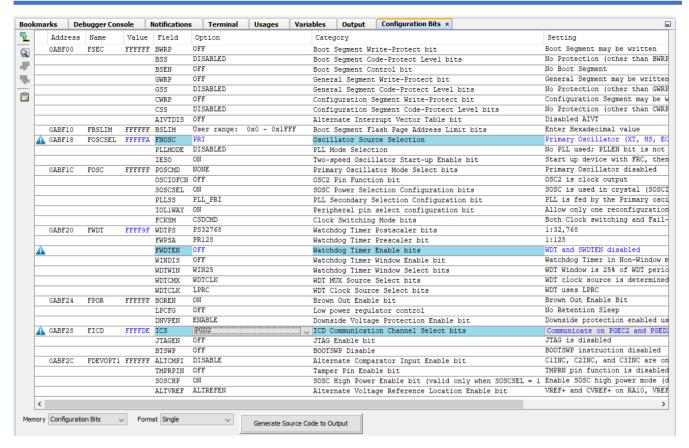
3. Nội dung thực hành

Tiến hành tạo Project cho **PIC24FJ1024GB610** và đặt tên là Lab2 rồi lưu ở đường dẫn D:\VDK\Lab2.

Thêm đoan code bên dưới vào file main.c

```
#include <xc.h>
#include <p24fj1024gb610.h>
void Timer1_Init(){
  T1CON = 0x00;
  TMR1 = 0x00;
  PR1 = 62500;
  T1CONbits.TCS = 0;
  T1CONbits.TCKPS = 2;
  T1CONbits.TON = 1;
int main() {
  ANSA = 0;
  TRISA = 0;
  ANSD = 0;
  TRISDbits.TRISD6 = 1;
  while(1) {
    if(PORTDbits.RD6 == 0){
      Timer1 Init();
      PORTA = 0x00;
      while (PORTDbits.RD6 == 0)
        if(TMR1 == PR1){
           PORTA = PORTA + +;
           TMR1 = 0;
      }
  return 0;
```

Lưu ý: để timer có thể chạy đúng theo yêu cầu, sinh viên cần thiết lập dao động trên MPLAB như hình 2.8 bên dưới.



Hình 2.8. Thiết lập cấu hình bit.

4. Bài tập

4.1. Bài tập chuẩn bị ở nhà

- 1. Giải thích quy trình làm việc của Timer loại dựa trên hình 2.1.
- 2. Nếu muốn định thời ở khoảng thời gian 500 ms giây và 100 ms giây thì PRx sẽ bằng bao nhiều. Cho F = 4 Mhz và Prescale tự chọn. Viết code C tương ứng.

4.2. Bài tập trên lớp

- Lập trình để hệ thống đếm lên sau 500 ms sử dụng Timer 2 ở chế độ định thời, xuất kết quả ra led.
- 2. Lập trình để hệ thống thỏa mãn yêu cầu sau: Khi nhấn S3 1 lần thì LED sáng dần 20%, khi sáng cực đại mà vẫn nhấn nữa thì LED sẽ tắt rồi sáng dần lên tương ứng với số lần nhấn của S3.

TÀI LIỆU THAM KHẢO

- 1. PIC24FJ1024GB610 family datasheet.pdf.
- 2. Explorer_16_32_Schematics_R6_3.pdf.
- 3. PIC24FJ1024GB610 Plug-In Module (PIM) Information Sheet.pdf.
- 4. dsPIC24-FRM-Timer1-Module-(70005279B).pdf.