

# 同济大学实验报告纸

软件工程专业2026届 1 班2250758 姓名林继申 第 组 同组人员

课程名称计算机组成原理实验 实验名称数码显示管和加法器实验 实验日期2023年10月11日

## [实验目的]

1. 掌握数码显示管的工作方式
2. 学习使用门电路组成半加器和全加器
3. 掌握集成全加器的逻辑功能

## [实验设备]

1. TD-DS实验系统
2. 74LS00 - 2输入端四与非门
3. 74LS86 - 2输入端四异或门
4. 74LS47 BCD - 7段译码器/驱动器
5. 74LS83 - 4位二进制全加器

## [实验原理]

### 1. 译码器的分类

译码器分为变量译码和显示译码。

显示译码用来将一组二进制编码转换成对应的七段码。此类译码器型号有74LS47(共阳), 74LS48(共阴), CC4511(共阴)等。

共阳极是把所有LED的阴极连接到共同接点COM, 而每个LED的阳极为a、b、c、d、e、f、g及dp(小数点)显示亮度低, 能耗低。

共阳极将公共极COM接到+5V, 当某一字段发光二极管的阳极为低电平时, 相应字段就点亮, 当某一字段的阳极为高电平时, 相应字段就不亮。显示亮度高, 能耗高, 耐用性较差。

### 2. 二进制编码BCD码 (Binary-Coded Decimal)

把十进制数的每一位分别写成二进制形式的编码, 在

# 同济大学实验报告纸

软件工程专业 2026 届 | 班 20250758 姓名 陈继坤 第 组 同组人员

课程名称 计算机组成原理实验 实验名称 数码显示管和加法器实验 实验日期 2023 年 10 月 11 日

计算机中使用BCD格式可以保存数值的精确度，又可免去使计算机作浮点运算时所耗费的时间，也用于简化对使用十进制数字的设备（比如时钟和计时器）的处理。

8421编码是最常用的一种BCD码，是一种有权码。

8421编码使用四位二进制数表示一位十进制数，从左到右每一位对应的权分别是 $2^3, 2^2, 2^1, 2^0$ （8421）。

用四位二进制表示一位十进制，会多出 6 种状态（1010~1111），一般被称为非法码。

## 3. 数码显示管（7段码）

7段数码管是通过对不同的管脚输入相应的电平，使其发光亮显，从而显示出数字的器件。除常见的7段数码管外，还有其他具有斜向笔划的更多段的显示管，如：15段码米字管。

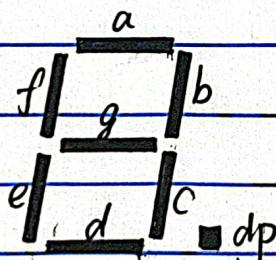


图1 7段码数码显示管示意图 图2 15段码米字管示意图

由于点阵显示器(Dot-matrix)的普及，这些“多利管”已基本上被后者取代（成本、制造工艺、性价比等因素）。

## 4. 半加器

半加器是两个1位二进制数相加，求和及进位的逻辑电路（不考虑来自低位的进位）。

## 5. 全加器

全加器是两个1位二进制数进行相加，并考虑来自低位的进位，求和及进位的逻辑电路（相当于三个1位二进制数相加）。

# 同济大学实验报告纸

软件工程专业 2026 届 | 班 225058 姓名 林锐坤 第 组 同组人员

课程名称 计算机组成原理实验 | 实验名称 数码显示管和加法器实验 | 实验日期 2023 年 10 月 11 日

## 1. 74LS47 BCD 码 - 七段译码器功能验证

### (1) 74LS47 引脚排列

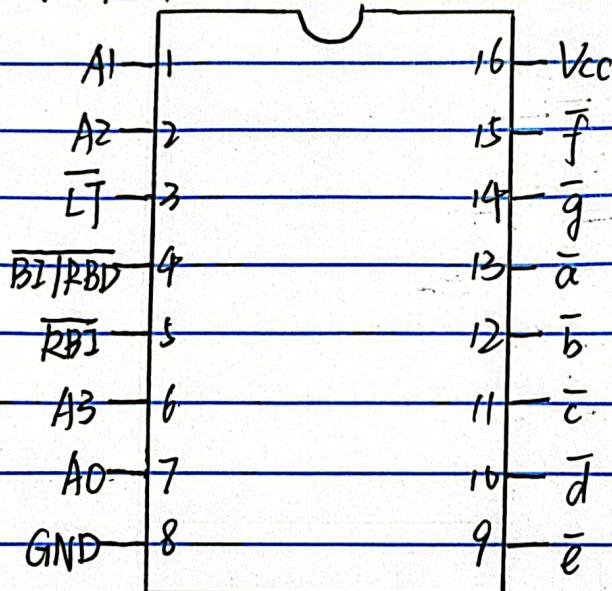


图 3 74LS47 引脚排列图

A3、A2、A1、A0 是 BCD 码输入端，a、b、c、d、e、f、g 为译码输出端，输出“0”有效，用来驱动共阳极 LED 数码管。

### (2) 74LS47 控制引脚说明

3 号引脚 LT 试灯输入是为了检查数码管各段是否能正常发光而设置的。当 LT=0 时，无论输入 A3、A2、A1、A0 为何种状态，译码器输出均为低电平。若驱动的数码管正常则显示 8。

5 号引脚 RBI 灭零输入是为使不希望显示的 0 熄灭而设定的。当 A3=A2=A1=A0=0 时，本应显示 0，但是在 RBI=0 作用下，使译码器输出全 1。其结果和加入灭灯信号的结果一样，将 0 熄灭。

4 号引脚 BI 灭灯输入是为控制多位数码显示的灭灯所设置的。BI=0 时，不论 LT 和输入 A3、A2、A1、A0 为

# 同济大学实验报告纸

软件工程专业2026届1班221058姓名林继申第组同组人员

课程名称计算机组成原理实验 实验名称数码显示管和驱动器实验 实验日期 2023年10月11日

何种状态，译码器输出均为高电平，使其阳极7段数码管熄灭。

4号引脚  $\overline{RBD}$  复零输出和灭灯输出  $B1$  共用一端，两者配合使用，可以实现多位数码显示的灭零控制。

## (3) 74LS47 逻辑功能表和显示图形

Decimal or Function	Inputs						Outputs							
	$\overline{LT}$	$\overline{RB1}$	$A3$	$A2$	$A1$	$A0$	$\overline{B1}/\overline{RBD}$	$\bar{a}$	$\bar{b}$	$\bar{c}$	$\bar{d}$	$\bar{e}$	$f$	$\bar{g}$
0	H	H	L	L	L	L	H	L	L	L	L	L	H	
1	H	X	L	L	L	H	H	H	L	L	H	H	H	
2	H	X	L	L	H	L	H	L	L	H	L	L	H	
3	H	X	L	L	H	H	H	L	L	L	H	H	L	
4	H	X	L	H	L	L	H	H	L	L	H	H	L	
5	H	X	L	H	L	H	H	L	H	L	L	H	L	
6	H	X	L	H	H	L	H	H	H	L	L	L	L	
7	H	X	L	H	H	H	H	L	L	H	H	H	H	
8	H	X	H	L	L	L	H	L	L	L	L	L	L	
9	H	X	H	L	L	H	H	L	L	H	H	L	L	
10	H	X	H	L	H	L	H	H	H	L	L	H	L	
11	H	X	H	L	H	H	H	H	H	L	L	H	H	
12	H	X	H	H	L	L	H	H	L	H	H	H	L	
13	H	X	H	H	L	H	H	L	H	H	L	H	L	
14	H	X	H	H	H	L	H	H	H	H	L	L	L	
15	H	X	H	H	H	H	H	H	H	H	H	H	H	
$\overline{B1}$	X	X	X	X	X	X	L	H	H	H	H	H	H	
$\overline{RB1}$	H	L	L	L	L	L	L	H	H	H	H	H	H	
$\overline{LT}$	L	X	X	X	X	X	H	L	L	L	L	L	L	

表1 74LS47逻辑功能表

# 同济大学实验报告纸

软件工程专业 2026届 1 班 225058 姓名 林继申 第 组 同组人员

课程名称 计算机组成原理实验 验名称 数码显示管和加法器实验 实验日期 2023 年 10 月 11 日

0	1	2	3	4	5	6	7
1	1	2	3	4	5	6	7
8	9	10	11	12	13	14	15
0	0	1	0	1	1	0	1

图4 74LS47 显示图形

## 2. 用门电路实现半加器

### (1) 半加器的逻辑原理

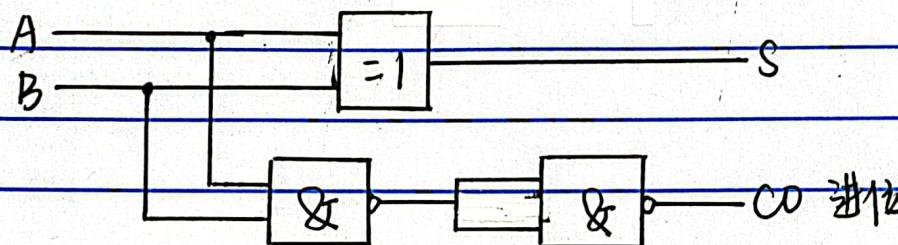


图5 半加器的逻辑原理图

### (2) 半加器的逻辑表达式和逻辑功能表

$$S = \bar{A}B + A\bar{B}$$
 异或

$$C = AB$$
 与

输入		输出	
A	B	S	CO
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

表2 半加器的逻辑功能表

## 3. 用门电路实现全加器

# 同济大学实验报告纸

软件工程专业 2026 届 | 班 2250758 姓名 林继申 第 组 同组人员  
课程名称 计算机组装原理实验 实验名称 数码显示管和加法器实验 实验日期 2023 年 10 月 11 日

## (1) 全加器的逻辑原理

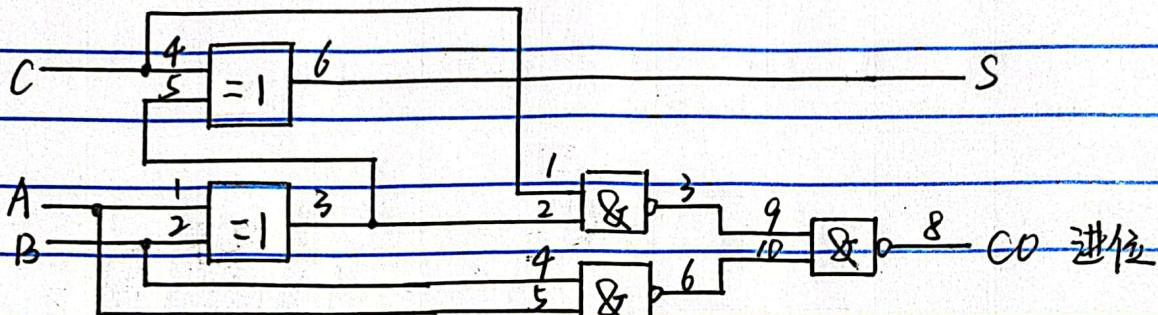


图6 全加器的逻辑原理图

## (2) 全加器的逻辑表达式和逻辑功能表

$$S_i = A_i \oplus B_i \oplus C_{i-1}$$

$$C_i = (A_i \oplus B_i) C_{i-1} + A_i B_i$$

$$= \overline{(A_i \oplus B_i) C_{i-1}} \cdot \overline{A_i B_i}$$

输入				
$C_{i-1}$	$A$	$B$	$S$	$C_i$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

表3 全加器的逻辑功能表

## 4. 74LS83 芯片的逻辑功能验证

(设定 A 输入 1001, B 任取 5 组)

(1) 促成 4 位二进制加法器(超前进位)

# 同济大学实验报告纸

软件工程 专业 2026 届 1 班 225078 姓名 林继申 第 组 同组人员

课程名称 计算机组成原理实验 实验名称 数码显示管和加法器实验 实验日期 2023 年 10 月 11 日

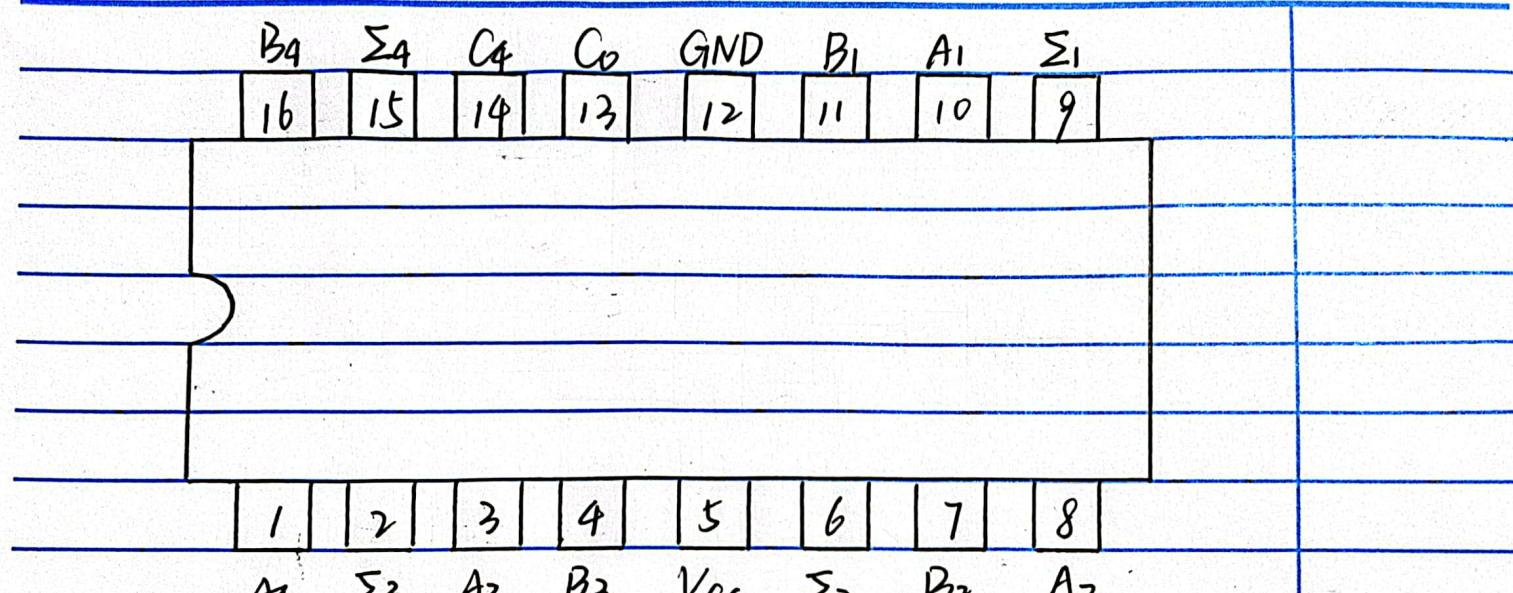


图 7 74LS83 芯片引脚图

$A_1$ .  $A_2$ .  $A_3$ .  $A_4$  对应的 10. 8. 3. 1 号脚位依次接逻辑电平开关 (输入按照  $A_4$ .  $A_3$ .  $A_2$ .  $A_1$  的顺序).

$\Sigma_1$ .  $\Sigma_2$ .  $\Sigma_3$ .  $\Sigma_4$ .  $C_4$  对应的 9. 6. 2. 15. 14 号脚位依次接逻辑电平显示 (输入按照  $A_4$ .  $A_3$ .  $A_2$ .  $A_1$  的顺序)

14 号引脚  $C_4$  为进位输出, 13 号引脚  $C_0$  为进位输出, 12 号引脚 GND 接地, 5 号引脚  $V_{cc}$  接 +5V 电压。

(2) 实验引脚接线示意图

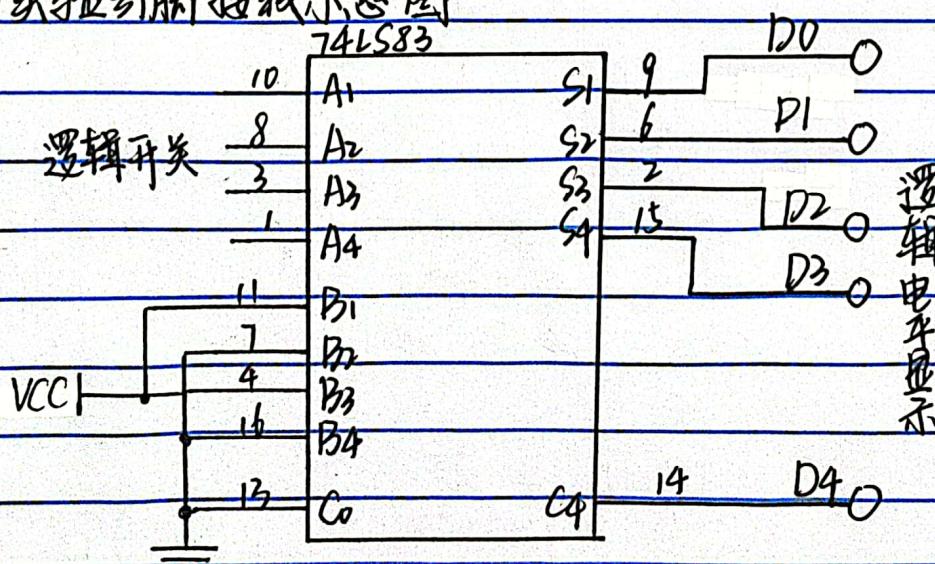


图 8 实验引脚接线示意图

# 同济大学实验报告纸

软件工程专业 2026 届 1 班 220758 姓名 林继申 第 组 同组人员

课程名称 计算机组成原理实验 实验名称 数码显示管和加法器实验 实验日期 2023 年 10 月 11 日

(3) 通过改变输入，观察输出结果并记录

设定 A 输入为 1001，B 任取 5 组

	输入				输出					
	B <sub>4</sub>	B <sub>3</sub>	B <sub>2</sub>	B <sub>1</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>	
	0	0	0	1	0	0	1	0	0	
	0	0	1	0	0	0	1	0	1	
	0	1	1	0	0	1	1	0	0	
	1	1	1	0	0	1	1	1	0	
	1	1	1	1	0	1	1	1	0	

表 4 74LS83 芯片逻辑功能验证输入输出记录表

5. 用 74LS83 实现十六进制到 BCD 码的转换

(1) 逻辑原理图

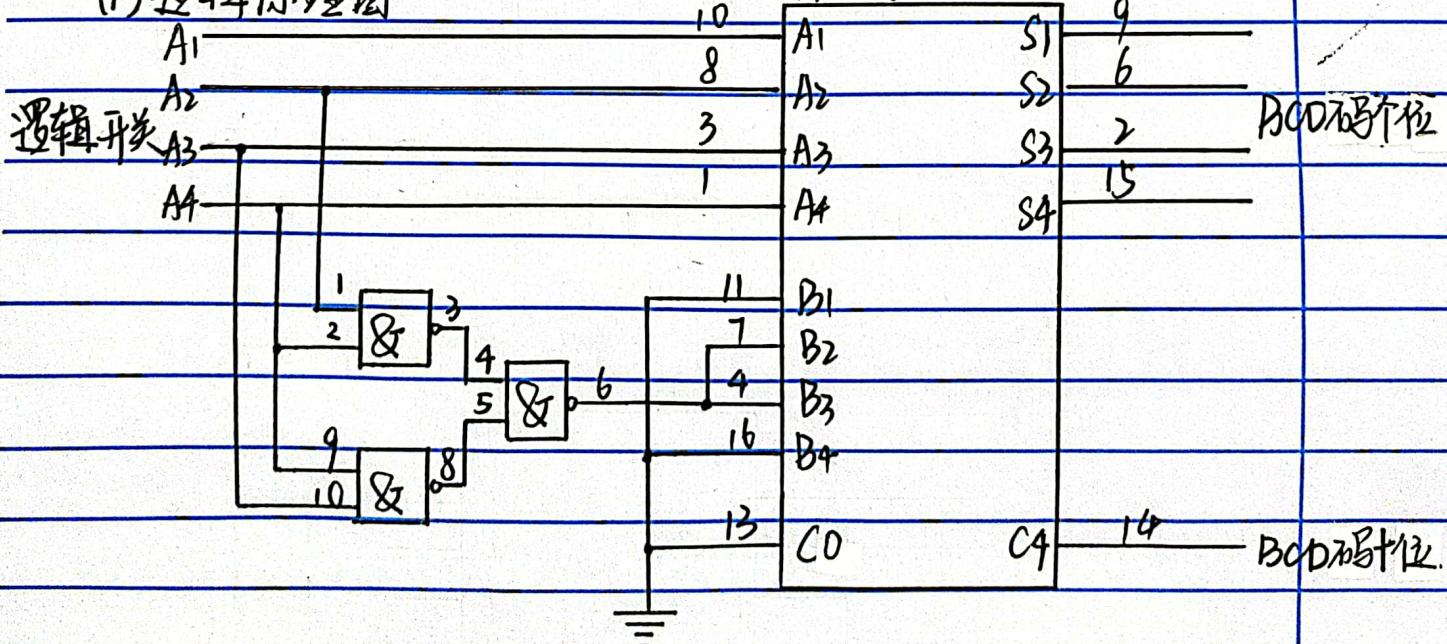


图 9 用 74LS83 芯片实现十六进制到 BCD 码转换的逻辑原理图

(2) 电路原理

一个 16 进制数可以看作是两个 BCD 码相加的结果，如果两个 BCD 码相加大于 9 或最高位有进位，则应加

# 同济大学实验报告纸

软件工程 专业 2026 届 1 班 2250758 姓名 林继坤 第 组 同组人员

课程名称 计算机组成原理实验 实验名称 数码显示器和加法器实验 实验日期 2023 年 10 月 11 日

b (BCD 码为 0110) 进行校正，依此电路原理设计转换电路。

## (3) 接线方法

① 74LS83 A<sub>1</sub>, A<sub>2</sub>, A<sub>3</sub>, A<sub>4</sub> (10, 8, 3, 1) 脚位分别接逻辑电平开关，S<sub>1</sub>, S<sub>2</sub>, S<sub>3</sub>, S<sub>4</sub> (9, 6, 2, 18) 脚位接数码管 D~A。注意高位在左边。

② C<sub>4</sub> (14 号脚位) 接左边数码管 A，另外 B~D 孔接地。

③ 数码管 74LS83 芯片按脚位接 V<sub>cc</sub>, GND 接地。

## (4) 观察数码管显示，并记录实验结果

A <sub>4</sub>	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	数码管 1	数码管 2
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	0	2
0	0	1	1	0	3
0	1	0	0	0	4
0	1	0	1	0	5
0	1	1	0	0	6
0	1	1	1	0	7
1	0	0	0	0	8
1	0	0	1	0	9
1	0	1	0	1	0
1	0	1	1	1	1
1	1	0	0	1	2
1	1	0	1	1	3
1	1	1	0	1	4
1	1	1	1	1	5

表 5 用 74LS83 实现十六进制到 BCD 码的转换实验结果记录表

# 同济大学实验报告纸

软件工程 专业 2026 届 1 班 2250738 姓名 林继坤 第 组 同组人员

课程名称 计算机组装原理实验 实验名称 数码显示器和加法器实验 实验日期 2023 年 10 月 11 日

## 【实验小结】

在 74LS47 BCD 码 - 七段译码器功能验证实验中，我了解了译码器的分类和共阴极、共阳极的概念，掌握了二进制编码 BCD 码的知识，也了解了数码显示管的原理，我成功尝试用 74LS47 芯片实现数码显示管的数字显示。

在用门电路实现半加器和全加器的实验中，我理解了半加器和全加器的逻辑原理，并掌握了半加器和全加器的逻辑表达式和逻辑功能表。

在 74LS83 的芯片逻辑功能验证实验中，我了解了 74LS83 芯片不同引脚的功能与作用，通过改变输入，可以得到不同的输出结果，在数码管上显示出对应的数字。

在用 74LS83 实现十六进制到 BCD 码的转换实验中，1 个 16 进制数可以看作是两个 BCD 码 相加的结果，如果两个 BCD 码相加大于 9 或最高位有进位，则应加 6 (BCD 码为 0110) 进行校正，依据原理设计转换电路。

本次实验深入了我对数字逻辑知识的理解与掌握，加深了我对计算机组成原理知识的理解。